SYLLABUS

ELECTRONIC DEVICES AND CIRCUITS

Rationale: Electronics has become so much closely associated with normal life and industries that basic knowledge about the active and passive devices used in electronics instrumentation has become an important tool for the middle level technical man power. Routine problems of maintenance and repair can be dealt successfully by a diploma student if he is equipped with the working and circuitry associated with different type of amplifiers, Tuned voltage amplifiers, Oscillators, Multivibrator, Tuned based circuits used in CRO, Operational amplifier and waveshaping circuits.

TOPIC WISE DISTRIBUTION OF PERIODS

S. No.	Topics	L	T	P
1.	Single stage amplifiers	3	–	–
2.	Multistage transistor amplifier	9	–	–
3.	Transistor audio power amplifiers	9	–	–
4.	Feed back amplifiers	9	–	–
5.	Tuned voltage amplifiers	4	–	–
6.	Sinusoidal oscillators	6	–	–
7.	Waveshaping circuits	6	–	–
8.	Multivibrator circuits	6	–	–
9.	Operational amplifier	16	–	–
10.	Timer IC	4	–	–
11.	Regulated power supply	6	–	–
12.	Introduction to micro electronics	6	–	–
		84	–	56

DETAILED CONTENTS

1. Single Stage Amplifiers:

1.1 Transistor hybrid low frequency model in CE configuration, 'h' parameter and their physical significance, Typical values of 'h' parameters and their determination by transistor characteristics.

1.2 Expressions for voltage gain, Current gain, Input and output Impedance for a single stage CE amplifier circuit in 'h' parameters, Appropriate approximations.

2. Multistage Transistor Amplifiers:

2.1 Need of multistage amplifier, Different coupling schemes and their working, Brief mention of application of each of the type of coupling.

2.2 Working of RC. coupled and transformer coupled multistage amplifier, Approximate calculation of voltage gain for two stage R-C coupled amplifier.

2.3 Frequency response of R-C coupled and transformer coupled amplifiers and its physical explanation, Definition and physical significance of the term as bandwidth, Upper and lower cross over frequencies etc.

2.4 Direct coupled amplifier and its limitations differential amplifier typical circuits diagram and working.

3. Transistor Audio Power Amplifiers:

3.1 Difference between voltage and power amplifier, Importance of impedance matching in power amplifier, Collector efficiency of power amplifier.

3.2 Typical single ended power amplifier and its working, Graphical method for calculation of output power, Heat dissipation curve and importance of heat, Sinks, Class A, Class B, Class C amplifier (without derivation).

3.3 Working principle of push pull amplifier and circuits, Its advantages over single ended power amplifier, Cross over distortion in class B operation and its reduction, Different driver stages for push pull amplifier circuit.

3.4 Working principle of complementary symmetry push pull circuit and its advantages.

3.5 Boot strap technique in amplifiers.

3.6 Transformer less audio power amplifiers and their typical application.

3.7 Mention of at least one popular IC with its block diagram, Pin configuration and it working of each type of power amplifier.

4. Feed Back Amplifiers:

4.1 Basic principle and types of feed back.

4.2 Derivation of expression for the gain of an amplifier employing feed back.

4.3 Effect of negative feedback on gain, Stability, Distortion and band width (only physical explanation)

4.4 Typical feedback circuits:

(a) A.C. coupled amplifiers with emitter by-pass, Capacitor removed.

(b) Emitter follower and its application, Simple mathematical analysis for voltage gain and input impedance of above circuits.

5. Tuned Voltage Amplifiers:

5.1 Classification of amplifiers on the basis of frequency.

5.2 Review of basis characteristics of tuned circuits, (Series and Parallel)

5.3 Single and Double tuned amplifier, their working principles and frequency response (no mathematical derivation). Concepts of neutralization.

5.4 Staggered tuned amplifier and typical applications in brief.

5.5 Mention of at least one popular IC with its block diagram, Pin configuration and it working of each type of Tuned amplifier.

6. Sinusoidal Oscillators:

6.1 Application of oscillators.

6.2 Use of positive feedback/negative resistance for generation of oscillation, Barkhausen's criterion for oscillations.

6.3 Different oscillators circuits, Tuned collector, Hartley, Colpitts, Phase shift, Wien's bridge and crystal oscillator and their working principles (no mathematical derivation).

6.4 Mention of at least one popular IC with its block diagram, Pin configuration and it working of each type of oscillators.

7. Waveshaping Circuits:

7.1 General idea about different waveshapes.

7.2 Review of transient phenomena in R-C and R-L circuits.

7.3 R-C and R-L differentiating circuits and integrating circuits. Their applications (physical explanation for square/rectangular input waveshapes only).

7.4 Diode clippers series and shunt biased type double clipper circuits.

7.5 Zener diode clipper circuits.

7.6 Use of transistor for clipping. Diode clamping circuit for clamping to negative peak, Positive peak or any other levels for different input waveforms (e.g sine, square, triangular).

AKC TECHNICAL CLASSES

Scanned with CamScanner

8. MULTIVIBRATOR CIRCUITS:

8.1 Ideal transistor switch; Explanation using C.E. output characteristics, Calculation of component values (collector and base resistors) for a practical transistor switch.

8.2 Transistor switching time. Use of speed up capacitor (Physical explanation).

8.3 Basic concept of working of collector coupled bistable, Monostable and stable multivibrator circuits including principle of triggering.

8.4 Operation of Schmitt trigger, Calculation of upper trigger potential (UTP) and lower trigger potential (LTP).

8.5 Mention of applications of multivibrators and Schmitt trigger. Its use as waveform generator.

8.6 Transistorised voltage controlled oscillator (basic) principle only.

8.7 Mention of at least one popular IC with its block diagram, Pin configuration and it working of each type of Multivibrator circuits.

9. Operational Amplifiers:

9.1 Specifications of ideal operational amplifier and its block diagram.

9.2 Definition of inverting and noninverting inputs, Differential voltage gain and input and output off set, Voltage input offset current, Input bias current, Common mode rejection ratio (CMMR), Power supply rejection ratio (PSRR) and slew rate.

9.3 Method of offset null adjustments, Use of op-amp. as an inverter scale changer, Adder, Subtractor, Differential amplifier, Buffer amplifier, Differentiator, Integrator, Comparator, Schmitt Trigger, Generation of Square and Triangular Waveform, Log and anti-log amplifiers, PLL and its application and IC power amplifier.

9.4 IC OP-AMP Application:

Inverting/Noninverting VCVS integrators, Differentiators CCVS and VCCS instrumentation amplifiers, Active filter (LP, HP and Notch), Oscillators. Log/Antilog modules, Precision rectifier, Peak detector, Sample and Hold Circuit, IC analog multiplier application, Analog multiplexer and demultiplexer.

10. Timer IC:

Block diagram of IC timer (such as NE 555) and its working, use of 555 timer as monostable and astable multivibrator, and waveform generator.

11. Regulated Power Supply

11.1 Concept of regulation.

11.2 Basic regulator circuits (using zener diode).

11.3 Concept of series and shunt regulator circuits.

11.4 Three terminal voltage regulator ICS (positive negative and variable) application. Block diagram, Pin configuration and working of popular regulator IC.

11.5 OP-AMP regulators, IC regulators, Fixed voltage regulators, (78/79, XX) 723 IC regulators (Current limiting, Current fold back), SMPS.

12. Introduction to Microelectronics

- Advantages of integration, Types of Integrated circuits, Monolithic and hybrid circuits.
- Different stages of fabrication of ICs—epitaxial growth, Oxidation and film deposition, Diffusion and ion implantation, Lithography and etching. (Only brief idea of all)
- Masking, Selective doping, Fine-line lithography and isolation for monolithic circuits.
- Introduction to monolithic device elements such as BJT, MOS, Transistor and integration of other circuit elements.
- Very large scale integration (V.L.S.I.). (Only brief idea)

AKC TECHNICAL CLASSES

Scanned with CamScanner

विषय-सूची

A.	एकल चरण ट्रांजिस्टर प्रवर्धक (Single Stage Transistor Amplifiers)	A-1–A-32
1.	बहुचरण ट्रांजिस्टर प्रवर्धक (Multistage Transistor Amplifiers)	1–34
2.	ट्रांजिस्टर ऑडियो शक्ति प्रवर्धक (Transistor Audio Power Amplifiers)	35–67
3.	फीडबैक प्रवर्धक (Feedback Amplifiers)	68–92
4.	ट्यून्ड वोल्टेज प्रवर्धक (Tuned Voltage Amplifiers)	93–113
5.	दोलित्र (Oscillators)	114–138
6.	वेव शेपिंग परिपथ (Wave Shaping Circuits)	139–185
7.	मल्टीवाईब्रेटर परिपथ (Multivibrator Circuit)	186–208
8.	ऑपरेशनल प्रवर्धक (Operational Amplifiers)	209–264
9.	टाइमर (Timer IC)	265–272
10.	रैगुलेटेड पॉवर सप्लाई (Regulated Power Supply)	273–291
11.	माइक्रोइलैक्ट्रॉनिक्स से परिचय (Introduction of Microelectronics)	292–311
12.	टाइम बेस परिपथ (Time Base Circuit)	312–318
13.	प्रयोगात्मक (Practicals)	319–389
14.	प्रोजैक्ट्स (Projects)	390–396
15.	बहुविकल्पीय प्रश्न बैंक (Multiple Choice Question Bank)	397–417
16.	तैरते को नाव का सहारा (Tairte koh Naav Ka Sahaara)	418–472
•	बोर्ड परीक्षाओं में पूछे जाने वाले महत्त्वपूर्ण प्रश्न	473–478
•	प्रश्न-पत्र	

A एकल चरण ट्रांजिस्टर प्रवर्धक (SINGLE STAGE TRANSISTOR AMPLIFIER)

§ A.1 परिचय (Introduction) :

ऐसी युक्तियाँ जो किसी इनपुट (वैद्युत) सिगनल के वोल्टेज, धारा या पॉवर स्तर को बढ़ाती है, प्रवर्धक कहलाती हैं। प्रवर्धन हेतु ट्रांज़िस्टर का प्रयोग किया जाता है। सामान्यत:, प्रत्येक इलैक्ट्रॉनिक सिस्टम (system) में प्रवर्धक होता है। एक बड़े हॉल में प्रवर्धक की सहायता से ही माइक्रोफोन की आउटपुट के आयाम को इतना बढ़ा कर लाउडस्पीकर को दिया जाता है, जिससे हॉल में बैठा हर व्यक्ति माइक पर बोलने वाले की आवाज को सुन सकता है।

रेडियो तथा टी० वी० पर हम ध्वनि को तभी सुन सकते हैं जब रिसीवर द्वारा प्राप्त कमजोर सिगनल (weak signal) का प्रवर्धक द्वारा प्रवर्धन (amplification) किया जाता है।

अब तक आपने ट्रांजिस्टरों तथा उनकी डी० सी० बायसिंग के बारे में पढ़ा है। आपको याद होगा कि ट्रांजिस्टर को प्रवर्धक के रूप में तभी प्रयोग किया जा सकता है जब उसकी उचित डी०सी० बायसिंग कर दी गई हो जिससे उसका आपरेटिंग बिन्दु सक्रिय क्षेत्र के बीच में स्थिर हो जाये। आपने बायसिंग करने के लिये विभिन्न परिपथों का अध्ययन एवं विश्लेषण किया तथा पाया कि विभव विभाजक बायसिंग परिपथ (potential divider biasing circuit) बायसिंग के लिये सर्वोत्तम है। अब हम आपको बतायेंगे कि प्रवर्धक पर a.c. सिगनल आरोपित करने पर वह कैसा व्यवहार करता है।

"An amplifier is a device that increases the voltage, current or power of an input signal with the aid of transistor by furnishing the additional power from a separate dc source."

§ A.2. सूक्ष्म सिगनल प्रवर्धक (Small Signal Amplifiers) :

जब ट्रांजिस्टर की उचित बायसिंग कर दी जाये, तभी वह प्रवर्धक के रूप में कार्य कर सकता है। ट्रांजिस्टर को बायस करने के पश्चात् यदि एक कॉमन एमीटर प्रवर्धक के बेस तथा एमीटर के बीच a.c. सिगनल लगाया जाये तो बेस वोल्टेज तथा बेस धारा का मान घटेगा/बढ़ेगा (fluctuate) अर्थात् a.c. के पॉजिटिव अर्द्धचक्र में बढ़ेगा तथा निगेटिव अर्द्धचक्र में घटेगा। अत: कलक्टर धारा का मान भी घटेगा/बढ़ेगा (fluctuate)। चूँकि कलक्टर धारा R_C में प्रवाहित होती है, अत: प्रवर्धित आउटपुट कलक्टर प्रतिरोध पर प्राप्त किया जा सकता है।

यदि इनपुट सिगनल बहुत क्षीण (weak) होता है जिससे कलक्टर धारा में हुए परिवर्तन कलक्टर धारा के d.c. मान (या Q-बिन्दु मान) की तुलना में काफी कम होते हैं, तो प्रवर्धक को स्मॉल सिगनल प्रवर्धक (small signal amplifier) या वोल्टेज प्रवर्धक (voltage amplifier) कहते हैं।

इस बात को बहुत ही स्पष्ट रूप से समझ लें। मान लीजिये कि I_C का d.c. मान (या Q-बिन्दु मान) 3 mA है। जब बेस पर इनपुट a.c. सिगनल लगाते हैं तो मान लीजिये कि

AK TECHNICAL CLASSES

Scanned with CamScanner

कलक्टर धारा का मान ±0·1 mA परिवर्तित होता है, अर्थात् 2·9 mA तथा 3·1 mA के मध्य घटता बढ़ता है। स्पष्ट है कि कलक्टर धारा में परिवर्तन (0·1 mA) उसके d.c. मान 3 mA से काफी कम है। चूँकि ट्रांजिस्टर के आपरेटिंग बिन्दु को सक्रिय क्षेत्र के मध्य में स्थिर किया गया है, तो कलक्टर धारा में इस छोटे से परिवर्तन से वह सक्रिय क्षेत्र में ही रहेगा। ऐसा प्रवर्धक स्मॉल सिगनल प्रवर्धक या वोल्टेज प्रवर्धक कहते हैं।

इस प्रकार के प्रवर्धक प्राय: रिसीवरों (टी० वी० या रेडियो में), टेपरिकार्डर, स्टीरियो (stereo) इत्यादि में प्रथम स्टेज (first stage) के रूप में लगाये जाते हैं।

"When a signal is applied between the base and emitter terminal in CE configuration, base current starts flowing. Due to transistor action, the a.c. collector current (that is larger (times of collector current)) flows through the load. (i.e., connected in output section between collector and emitter). Thus a large voltage is developed across the collector load equal to multiplication of collector current and load resistance $I_C R_L$. This phenomena is known as 'amplifying property of a transistor'.

When the input signal is so weak as to produce small fluctuations in the collector current compared to its quiescent value, the amplifier is known as 'small signal amplifier' and when fuctuations in collector current are large that are beyond the linear portion of characteristics, the amplifier is known as large signal amplifier."

§ A.3. एकल चरण तथा बहुचरण प्रवर्धक (Single Stage and Multistage Amplifiers) :

जब प्रवर्धन (Amplification) का केवल एक पद (single stage) अर्थात केवल एक ट्रांजिस्टर प्रयोग किया जाता है, उसे एकल चरण प्रवर्धक कहते हैं।

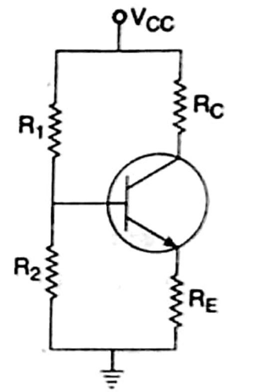
यदि एकल चरण प्रवर्धक से प्राप्त वोल्टेज लाभ (voltage gain) पर्याप्त (sufficient) नहीं होता, तो कई एकल चरण प्रवर्धकों को एक के बाद एक जोड़ देते हैं (cascading)। इससे अधिक वोल्टेज लाभ प्राप्त हो जाता है। जिस प्रवर्धक में प्रवर्धन के कई पद (multiple stage) लगे हों, बहुचरण प्रवर्धक (multiple stage amplifier) कहलाता है।

"When only one transistor is used to amplify a weak signal, the amplifier is known as single stage transistor amplifier. Amplifier using number of stages of amplification is known as multi-stage amplifier."

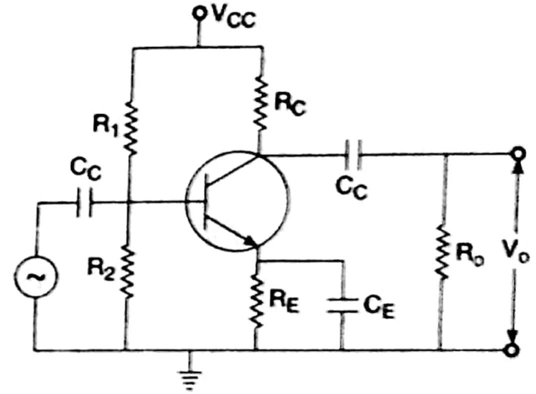
§ A.4. एकल चरण ट्रांजिस्टर प्रवर्धक (Single Stage Transistor Amplifier):

चित्र A.1(a) में विभव विभाजक बायसिंग परिपथ प्रदर्शित है। लगभग सभी प्रवर्धक इस बायसिंग का प्रयोग करते हैं क्योंकि यह विधि-सर्वोत्तम होती है तथा आपरेटिंग बिन्दु को स्थिरता प्रदान करती है। जब इस परिपथ को प्रवर्धक के रूप में प्रयोग किया जाता है तो इसमें कुछ और घटक (components) भी लगाये जाते हैं।

सिंगल स्टेज प्रवर्धक का परिपथ (Circuit Diagram of Single Stage Amplifier)—चित्र A.1(b) में सिंगल स्टेज प्रवर्धक का परिपथ प्रदर्शित है। इसमें R_1, R_2 तथा बायसिंग प्रतिरोध है। ट्रांजिस्टर को C_E (कॉमन एमीटर) मोड में संयोजित (connect) किया गया है। सप्लाई वोल्टेज V_{CC} डी० सी० बायसिंग हेतु संयोजित की गई है। तीन संधारित्र भी प्रयोग में लाये गये हैं। इनपुट तथा आउटपुट साइड में युग्मन संधारित्र (coupling capacitors) C_C प्रयोग किये गये हैं जबकि एमीटर प्रतिरोध R_E के समानान्तर में बाइपास संधारित्र (bye pass capacitor) C_E का प्रयोग किया गया है।



(a) विभव विभाजक परिपथ



(b) विभव विभाजक परिपथ का प्रवर्धक के रूप में प्रयोग

चित्र A.1—सिंगल स्टेज प्रवर्धक

C_C कप्लिंग संधारित्र हैं। यह इनपुट a.c. सिगनल को पास (pass) कर देते हैं किन्तु d.c. को रोक देते हैं (अर्थात् ब्लॉक (block) कर देते हैं) अत: इन्हे ब्लॉकिंग संधारित्र (blocking capacitor) भी कहते हैं। उदाहरणत:, यदि R_0 तथा ट्रांजिस्टर के कलक्टर के मध्य C_C न होता तो कलक्टर की डी०सी० वोल्टेज पर आरोपित हो जाती। किन्तु C_C के कारण d.c. वोल्टेज ब्लॉक हो जायेगी तथा R_0 पर केवल a.c. आउटपुट प्राप्त होगी।

संधारित्र C_E बाइपास संधारित्र है। यह एमीटर टर्मिनल के सारे a.c. घटकों को बाइपास कर देता है। यदि C_E संयोजित नहीं किया जाये तो R_E पर उत्पन्न a.c. वोल्टेज, इनपुट a.c. वोल्टेज पर प्रभाव डालेगी (अर्थात् V_{BE} को कम कर देगी क्योंकि $V_{BE} = V_B - V_E$ या $V_{BE} = V_B - I_E R_E$) । इससे प्रवर्धक का वोल्टेज लाभ (voltage gain) घट जायेगा। अत:, C_E लगाने से a.c. घटक R_E को बाइपास करके C_E से पास (pass) हो जाते हैं तथा R_E से केवल डी० सी० पास होती है। यदि C_E इनपुट सिगनल की न्यूनतम आवृत्ति (lowest frequency) को आसानी से पास (pass) कर देता है, तो उच्च आवृत्तियाँ और भी आसानी से पास (pass) हो जायेंगी $\left(X_C = \frac{1}{2\pi f C} \right)$। अत: C_E के मान का चुनाव इस प्रकार से किया जाता है जिससे न्यूनतम आवृत्ति पर इसका प्रतिघात एमीटर प्रतिरोध X_{C_E}, R_E की तुलना मे काफी

Scanned with CamScanner

कम हो। व्यवहारिक तौर पर न्यूनतम आवृत्ति पर X_{C_E} का मान R_E के दसवें भाग से अधिक नहीं होना चाहिये अर्थात् न्यूनतम आवृत्ति पर $X_{C_E} \le \frac{R_E}{10}$ ।

आउटपुट पर जो भी प्रतिरोध संयोजित हो, उसे R_0 से प्रकट किया गया है। अधिकांशत:, प्रवर्धन के कई चरण (stage) प्रयुक्त किये जाते हैं। अत: R_0 द्वारा अगले स्टेज का इनपुट प्रतिरोध प्रकट किया जाता है।

प्रवर्धक इनपुट सिगनल का कितना प्रवर्धन कर पाता है, इसे प्रवर्धक के वोल्टेज लाभ (voltage gain) द्वारा प्रकट किया जाता है।

ऑपरेशन (Operation)—ज़ब कोई सिगनल एमीटर बेस जंक्शन पर किया जाता है, तो बेस व एमीटर के मध्य वोल्टेज परिवर्तित होती है तथा इस कारण एमीटर व कलक्टर धारा भी उसी अनुसार परिवर्तित होती हैं।

कलक्टर एमीटर वोल्टेज—

$$V_{CE} = V_{CC} - I_C R_C$$

इनपुट a.c. सिगनल के पाज़िटिव अर्द्धचक्र में अग्र वोल्टेज V_{BE} का मान बढ़ता है तथा बेस व कलक्टर धारा भी बढ़ती है। अत: $I_C R_C$ का मान बढ़ता है जिससे V_{CE} कम हो जाती है तथा आउटपुट वोल्टेज का निगेटिव चक्र प्राप्त होता है।

इनपुट के निगेटिव अर्द्धचक्र में अग्र वोल्टेज V_{BE} का मान घटता है तथा बेस व कलक्टर धारायें घटती हैं। अत: V_{CE} का मान बढ़ता है तथा आउटपुट वोल्टेज का पाज़िटिव चक्र प्राप्त होता है।

उक्त विश्लेषण से निम्न बातें स्पष्ट होती हैं—

(i) इनपुट का पाजिटिव अर्द्धचक्र आउटपुट के निगेटिव अर्द्धचक्र को उत्पन्न करता है तथा इनपुट का निगेटिव अर्द्धचक्र आउटपुट के पाज़िटिव अर्द्धचक्र को उत्पन्न करता है अर्थात *CE* प्रवर्धन के इनपुट व आउटपुट के मध्य 180° का कलान्तर होता है।

(ii) प्रवर्धक का वोल्टेज लाभ A_V (Voltage gain)—

माना a.c. इनपुट वोल्टेज V_{BE} में परिवर्तन $= \Delta V_{BE}$

कलक्टर धारा के मान में परिवर्तन $= \Delta I_C$

अत: आउटपुट वोल्टेज में परिवर्तन $= R_0 \Delta I_C$

$$\text{वोल्टेज लाभ, } A_V = \frac{\text{change in a.c. output voltage across } R_0}{\text{change in a.c. input voltage}}$$

$$= \frac{R_0 \Delta I_C}{\Delta V_{BE}} = \frac{R_0 \beta \Delta I_B}{\Delta V_{BE}}$$

$$= \frac{R_0 \beta}{r_i}$$

$\left(r_i = \frac{\Delta V_{BE}}{\Delta I_B}\right.$ जहाँ r_i *CE* प्रवर्धक का इनपुट प्रतिरोध है।)

चूँकि r_i का मान कम होता है (लगभग 1 kΩ) β का मान 100 के लगभग होता है तथा R_0 का मान उच्च ले सकते हैं। अत: A_V का मान 1 से काफी अधिक होता है तथा ट्रांजिस्टर वोल्टेज प्रवर्धक के रूप के कार्य करता है उदाहरणत:, यदि $R_0 = 2\ k\Omega$, $r_i = 1\ k\Omega$ तथा $\beta = 100$, तब $A_V = 200$ अर्थात आउटपुट पर प्राप्त वोल्टेज इनपुट वोल्टेज की 200 गुना होगी अर्थात वोल्टेज का प्रवर्धन हो जायेगा।

"Almost all amplifiers use potential divider biasing arrangement, because the circuit is simple in design and provides good stabilization of the operating point. The resistors R_1, R_2 and R_E form the biasing and stabilization circuits. The biasing circuit must establish a proper operating point otherwise a part of the –ve half cycle of the signal may be cut-off in the output. The resistor R_0 connected across the output terminals is called the load. When a number of stages are employed then R_0 represents the input resistance for the next stage.

For coupling of one stage of amplifier to the next stage, capacitor C_C, called the coupling or blocking capacitor of about 10 μF is used. Because of its presence, the output across the load resistance R_0 is free from the collector d.c. voltage. In its absence R_C will come in parallel with the resistor R_1 of the biasing network of next stage and thereby change the biasing conditions of the next stage.

Another capacitor, called the emitter by-pass capacitor C_E, of capacity of about 100 μF is used in parallel with emitter resistance R_E in order to provide a low reactance path to the amplified ac signal. In the absence of this capacitor, amplified ac signal flowing through R_E will cause a voltage drop across it which in turn will feedback the input side and reduce the output voltage."

§ A.5. प्रवर्धक के निष्पादन का विश्लेषण (Analysis of Performance of Amplifier) :

प्रवर्धक के निष्पादन (performance) का विश्लेषण (analysis) करने हेतु निम्न दो विधियों का प्रयोग होता है—

(i) ग्राफीय विधि (Graphical Method)—ट्रांजिस्टर के आउटपुट अभिलक्षणों तथा लोड लाइनों की सहायता से ग्राफीय विश्लेषण (graphical analysis) किया जाता है। यह अभिलक्षण ट्रांजिस्टर का विनिर्माता (manufacturer) द्वारा प्रदान किये जाते हैं। जब ट्रांजिस्टर को a.c. इनपुट दी जाती है, तो बेस धारा परिवर्तित होती है। इससे कलक्टर धारा तथा कलक्टर एमीटर वोल्टेज भी परिवर्तित होती हैं, जिनको अभिलक्षणों पर देखा जा सकता है।

इस विधि से प्राप्त परिणाम अधिक यथार्थ (accurate) होते हैं। दीर्घ सिगनल प्रवर्धक (large signal amplifiers) या पॉवर प्रवर्धक (power amplifiers) के लिये तो केवल यही विधि उपयुक्त है।

AKC TECHNICAL CLASSES

Scanned with CamScanner

(ii) समतुल्य परिपथ विधि (Equivalent Circuit Method)—प्रवर्धक के निष्पादन (performance) के विश्लेषण की सबसे उपयुक्त विधि तुल्यॉंक परिपथ विधि (equivalent circuit method) है। इसमें प्रवर्धक परिपथ को उसके a.c. समतुल्य परिपथ में कनवर्ट (convert) कर दिया जाता है। सभी संधारित्रों तथा d.c. सप्लाई को लघुपथ (short circuit) से प्रतिस्थापित (replace) कर दिया जाता है। ट्रांजिस्टर को भी उसके तुल्य a.c. परिपथ से प्रतिस्थापित (replace) कर दिया जाता है। मुख्यत:, ट्रांजिस्टर का h-पैरामीटर मॉडल विश्लेषण हेतु प्रयोग किया जाता है। इस प्रकार प्रवर्धक का तुल्यॉंक a.c. परिपथ प्राप्त हो जाता है, जिससे धारा लाभ, वोल्टेज लाभ, इनपुट प्रतिबाधा तथा आउटपुट प्रतिबाधा की गणना की जा सकती है।

§ A.6. लोड लाइन (Load Line) :

(i) डी० सी० लोड लाइन (Load Line)—आपको याद होगा कि जब डी० सी० लोड लाइन के समीकरण (अर्थात् ट्रांजिस्टर की आउटपुट साइड में V_{CE} तथा I_C के मध्य समीकरण) को ट्रांजिस्टर के आउटपुट अभिलक्षणों पर प्लॉट (plot) किया जाता है तो एक सरल रेखा (straight line) प्राप्त होती है, जिसे d.c. लोड लाइन कहा जाता है।

विभव विभाजक बायसिंग परिपथ (potential divider biasing circuit) के आउटपुट साइड पर किरचॉफ वोल्टेज नियम लगाकर समीकरण प्राप्त किया गया —

$$V_{CE} = V_{CC} - I_C(R_C + R_L)$$

अत:
$$I_C = \left(\frac{-1}{R_C + R_E}\right)V_{CE} + \left(-\frac{V_{CC}}{R_C + R_E}\right)$$

उक्त समीकरण की सरल रेखा के समीकरण $y = mx + c$ से तुलना करने पर

$$m = -\frac{1}{R_C + R_E} \quad \text{तथा} \quad C = \frac{V_{CC}}{R_C + R_E}$$

अत:, उक्त समीकरण का ढाल (slope) $\left(-\frac{1}{R_C + R_E}\right)$ है तथा y-अक्ष (y-axis) से इसका कटान बिन्दु $\left(\frac{V_{CC}}{R_C + R_E}\right)$ है।

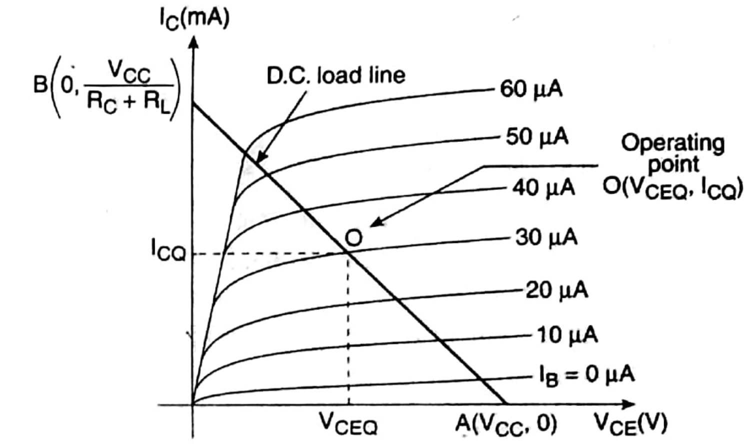
दूसरे शब्दों में,

यदि $I_C = 0, \quad V_{CE} = V_{CC}$

यदि $V_{CE} = 0, \quad I_C = \frac{V_{CC}}{R_C + R_E}$

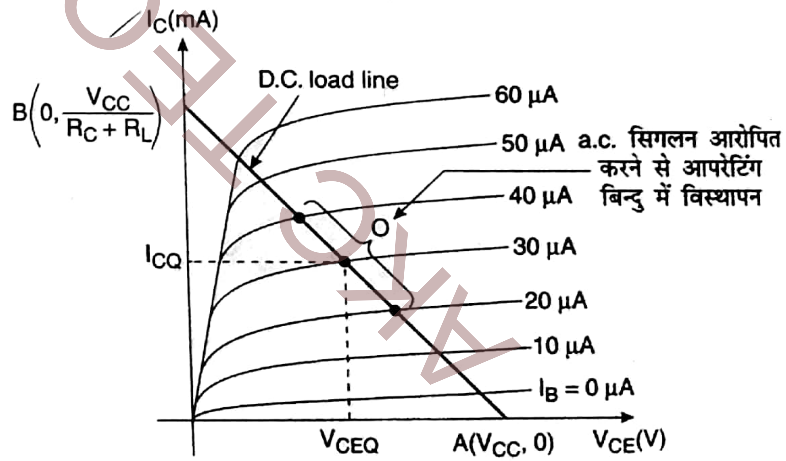
अत:, विभव विभाजक बायस परिपथ की डी० सी० लोड लाइन एक सरल रेखा है जो बिन्दु $A\,(V_{CC}, 0)$ तथा बिन्दु $B\left(0, \frac{V_{CC}}{R_C + R_E}\right)$ से गुजरती है। इसको चित्र A.2 में

प्रदर्शित किया गया है। चित्र A.2 में डी० सी० लोड लाइन को ट्रांजिस्टर के आउटपुट अभिलक्षणों पर खींचा गया है। के निर्धारित मान पर जिस बिन्दु O पर यह रेखा आउटपुट अभिलक्षण वक्र (curve) को काटती है, वह ट्रांजिस्टर का आपरेटिंग बिन्दु होता है। आउटपुट बिन्दु के संगत (corresponding) V_{CEQ} तथा I_{CQ} के मान ट्रांजिस्टर के d.c. आपरेटिंग बिन्दु या Q बिन्दु को प्रदर्शित करते हैं।



चित्र A.2—*CE* प्रवर्धक की डी०सी० लोड लाइन

(ii) ए० सी० लोड लाइन (A.C. load line)—जब सिंगल स्टेज प्रवर्धक पर a.c. सिगनल लगायेंगे तो क्या होगा। मान लीजिये कि ट्रांजिस्टर में प्रवाहित डी० सी० बेस धारा I_B है। यदि इस ट्रांजिस्टर प्रवर्धक के बेस पर डी० सी० वोल्टेज के साथ-साथ a.c. वोल्टेज भी आरोपित कर दी जाये, जिसका आयाम (amplitude) V_m हो, तो बेस वोल्टेज का मान अपने डी० सी० मान के दोनों ओर परिवर्तित होने लगेगा। अर्थात् बेस एमीटर वोल्टेज V_{BE} का मान अपने डी० सी० मान V_{BE} से $\pm V_m$ तक परिवर्तित होगी।

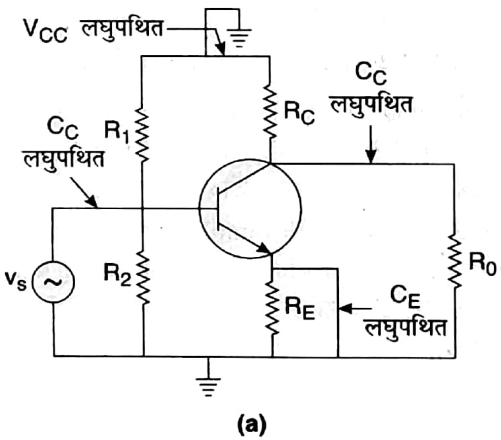


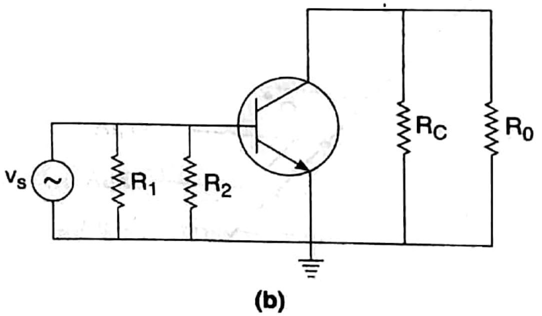
चित्र A.3—a.c. सिगनल लगाने से ऑपरेटिंग बिन्दु में विस्थापन

Scanned with CamScanner

V_{BE} के परिवर्तित होने से बेस धारा भी अपने औसत मान के दोनों ओर परिवर्तित होगी। मान लीजिये की डी० सी० बेस धारा का मान 30 μA है तथा आरोपित a.c. वोल्टेज बेस धारा को उसके औसत मान से ± 10 μA परिवर्तित करती है तो बेस धारा का कुल तात्क्षणिक मान (total instantaneous value) 30 μA ± 10 μA अर्थात् 20 μA तथा 40 μA बीच परिवर्तित होगी। बेस धारा के साथ-साथ कलक्टर धारा I_C तथा कलक्टर एमीटर वोल्टेज V_{CE} भी परिवर्तित होगी। इससे आपरेटिंग बिन्दु भी अपने डी० सी० मान के दोनों ओर विस्थापित होगा (चित्र A.3)।

ध्यान रखें कि चूँकि उक्त परिवर्तन इनपुट a.c. सिगनल लगाये जाने के कारण हो रहे हैं, अत: यह बहुत तेजी से होंगे। a.c. परिवर्तनों के लिये संधारित्र का प्रतिघात $\left(X_C = \frac{1}{2\pi fC}\right)$ बहुत कम होता है, इसलिये इनको लघुपथित (short circuit) माना जा सकता है। a.c. विश्लेषण करने हेतु d.c. सप्लाई को भी लघुपथित (short circuit) मान लिया जाता है। उक्त दोनों बातों को ध्यान में रखते हुये जब सिंगल स्टेज प्रवर्धक का तुल्य a.c. परिपथ बनाया जाता है तो वह चित्र A.4(a) के अनुरुप प्राप्त होता है। इस a.c. तुल्य परिपथ को पुन: (एक ही भू टर्मिनल दर्शाते हुये चित्र में बनाया गया है।)





चित्र A.4—सिंगल स्टेज प्रवर्धक का a.c. तुल्य परिपथ

चित्र A.4(b) को ठीक प्रकार से समझना आवश्यक है। इस परिपथ को देखकर अक्सर छात्र कुछ प्रश्न उठाते हैं—

(i) R_1 तथा R_2 को समानान्तर में क्यों रखा गया है?

चूँकि R_1 तथा R_2 का एक सिरा बेस से जुड़ा है, तथा सप्लाई को भू-सम्पर्कित मानने के बाद R_1 तथा R_2 दोनों का दूसरा सिरा भूसम्पर्कित हो जाता है, अत: R_1 तथा R_2 को समानान्तर में प्रदर्शित किया गया है।

(ii) संधारित्रों को क्यों प्रदर्शित नहीं किया गया है?

चूँकि a.c. सिगनल के लिये इनका प्रतिघात (reactance) $X_C = \frac{1}{2\pi fC}$ अत्यंत कम होता है, अत:, इन्हें a.c. विश्लेषण के लिये लघुपथित मान लिया जाता है।

(iii) डी० सी० सप्लाई क्यों लघुपथित मान ली गई?

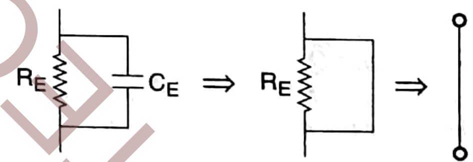
a.c. विश्लेषण करते समय d.c. सप्लाई के व्यवहार का अध्ययन करना आवश्यक नहीं है, अत: डी० सी० सप्लाई लघुपथित मान ली गई।

(iv) R_C तथा R_0 समानान्तर में कैसे आ गये?

उक्त दोनों प्रतिरोधों का एक सिरा कलक्टर C से तथा दोनों का दूसरा सिरा भू-सम्पर्कित हो गया, अत: दोनों समानान्तर में आ गये।

(v) R_E को क्यों प्रदर्शित नहीं किया गया है।

चित्र A.4(b) के अनुसार यदि C_E को लघुपथित मान लिया जाये, तो R_E के समानान्तर में लघुपथ होने के कारण R_E में कोई a.c. धारा प्रवाहित नहीं होगी अर्थात् R_E के समानान्तर में 0 Ω के कारण तुल्य प्रतिरोध 0 Ω हो जायेगा (चित्र A.5)।



चित्र A.5—बायपास संधारित्र के कारण a.c. परिपथ में R_E लघुपथित हो जाता है।

चित्र, में हम देखते हैं कि R_C तथा R_0 समानान्तर में हैं और यह समानान्तर संयोजन (parallel combination) इस परिपथ में लोड की भाँति कार्य करते हैं। यह परिपथ का a.c. लोड है तथा a.c. विश्लेषण में इसी लोड के लिये लोड लाइन अंकित की जानी चाहिये। ध्यान दें कि d.c. लोड का मान $R_E + R_C$ था जबकि a.c. लोड का मान $R_C \| R_0$ है। अत:, d.c. व a.c. लोड में भिन्नता होने के कारण ही d.c. व a.c. लोड लाइन भिन्न-भिन्न होती है।

"जब a.c. लोड ($R_{ac} = R_C \| R_0$) के लिये लोड लाइन खींची जाती है, तो उसे a.c. लोड लाइन कहते हैं।"

Scanned with CamScanner

d.c. लोड लाइन व d.c. लोड लाइन में अंतर
(Difference between d.c. load line and a.c. load line)

d.c. लोड लाइन	a.c. लोड लाइन
(i) यह प्रवर्धक के I_C व V_{CE} के मध्य सरल रेखा होती है जो कि केवल d.c. बायसिंग apply करने के पश्चात् खीची जाती है।	(i) a.c. सिंगनल apply करने के पश्चात् V_{CE} व I_C का मान a.c. लोड लाइन से ज्ञात किया जा सकता है।
(ii) इसकी सहायता से प्रवर्धक का *Q*-Point ज्ञात किया जा सकता है।	(ii) a.c. सिंगनल apply करने पर ट्रांजिस्टर के V_{CE} तथा I_C variations a.c. load line से ज्ञात किये जा सकते हैं तथा ट्रांजिस्टर के वोल्टेज तथा धारा लाभ ज्ञात किया जा सकता है।
(iii) यह *Q*-Point से Pass करती है तथा इसका slope $-\frac{1}{R_{d.c.}}$ होता है।	(iii) यह भी *Q*-Point से Pass करती है किन्तु इसका Slope $-\frac{1}{R_{a.c.}}$ होता है तथा यह d.c. लोड लाइन के slope से अधिक होता है।

***"d.c. load line**—The d.c. load line of an amplifier is a straight line ($I_C V_S V_{CE}$) drawn on output characteristics that enables to choose an appropriate Q-point for working of an amplifier.*

***a.c. load line**—When an ac signal is applied, the transistor voltage V_{CE} and collector current I_C vary above and below the quiescent point Q. So point Q is common to both dc and ac load lines. The ac load line gives the values of V_{CE} and I_C when an ac signal is applied. For drawing a.c. load line, take a convenient collector current change ΔI_C and compute the corresponding collector-emitter voltage change $DV_{CE} = -\Delta I_C R_C$ to obtain another point lying on the a.c. load line. Now the a.c. load can be drawn by joining this point and point Q. A.C. load is steeper than d.c. load line but the two lines intersect at the quiescent point Q determined by the biasing d.c. voltages and currents. A.C. load line takes into account the a.c. load resistance while the d.c. load line considers only the d.c. load resistance."*

§ A.7. a.c. लोड लाइन खींचने की विधि (Method of Drawing a.c. Load Line) :

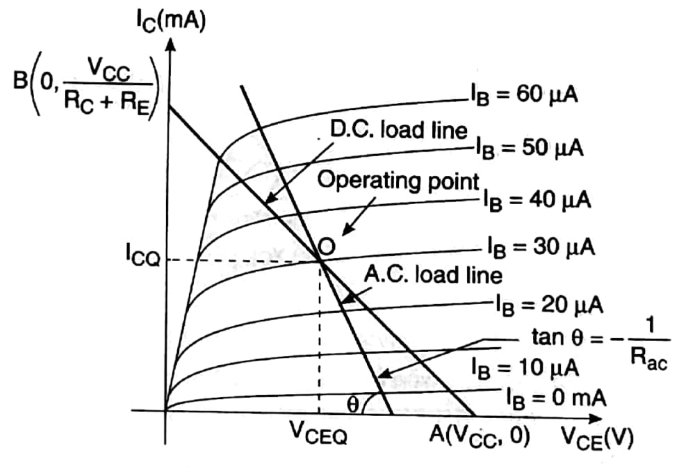
(i) सर्वप्रथम प्रवर्धक के a.c. लोड प्रतिरोध $R_{a.c.}$ के मान की गणना कीजिये

$$R_{a.c.} = R_C \,||\, R_0 = \frac{R_C R_0}{R_C + R_0}$$

(ii) अतः, a.c. लोड लाइन का ढाल (slope) $= -\frac{1}{R_{a.c.}}$

(iii) a.c. लोड लाइन को बिन्दु से अवश्य गुजरना चाहिये क्योंकि ''बिन्दु परिपथ की शून्य सिगनल स्थिति (zero signal condition) की जानकारी देता है।

अतः आउटपुट अभिलक्षणों पर ऐसी रेखा खींचिये जिसका ढाल $-\frac{1}{R_{a.c.}}$ है तथा जो आपरेटिंग बिन्दु से भी गुजरती है (चित्र A.6)। इसी को परिपथ की a.c. लोड लाइन (a.c. load line)



चित्र A.6—a.c. लोड लाइन खींचना

§ A.8. a.c. लोड लाइन की सहायता से सिंगल स्टेज प्रवर्धक के धारा लाभ तथा वोल्टेज लाभ की गणना करना (Calculation of Current Gain and Voltage gain of Single Stage Amplifier Using a.c. Load Line) :

यदि सिंगल स्टेज ट्रांजिस्टर में a.c. इनपुट वोल्टेज (बेस तथा एमीटर के मध्य) लगायी जाये, तो प्रभावी बेस वोल्टेज (effective base voltage) अपने औसत मान के दोनों ओर विस्थापित होती रहेगी। माना कि a.c. इनपुट वोल्टेज का शिखर मान V_M है। अतः बेस वोल्टेज का अधिकतम मान

$$v_{BE\,(max)} = V_{BE} + V_m$$

तथा बेस वोल्टेज का न्यूनतम मान

$$v_{BE\,(min)} = V_{BE} + V_m$$

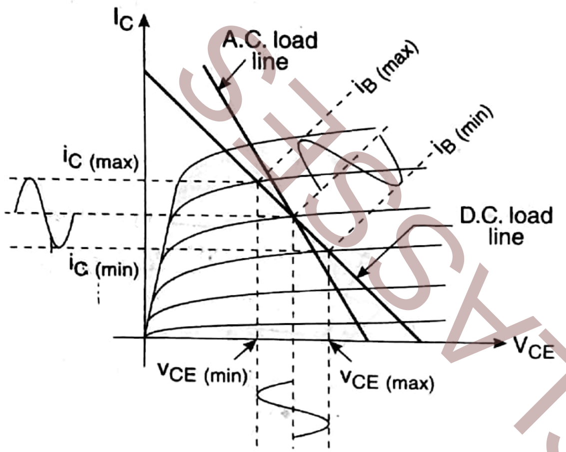
अतः, इनपुट वोल्टेज में कुल विस्थापन $V_m - (-V_m) = 2V_m$

बेस एमीटर वोल्टेज के विस्थापन से बेस धारा भी विस्थापित होगी।

बेस धारा में विस्थापन $= i_{B(max)} - i_{B(min)}$। इससे कलक्टर धारा का मान अपने अधिकतम मान $i_{C(max)}$ तथा न्यूनतम मान $i_{C(min)}$ के बीच परिवर्तित होता रहेगा तथा v_{CE} का मान $v_{CE(max)}$ तथा $v_{CE(min)}$, के मध्य परिवर्तित होता रहेगा (चित्र A.7)। उक्त सभी मानों अर्थात् $i_{B(max)}, i_{B(min)}, v_{BE(max)}, v_{BE(min)}, v_{CE(max)}, v_{CE(min)}$, को आउटपुट अभिलक्षणों में चिन्हित (locate) किया गया है।

AKC TECHNICAL CLASSES

Scanned with CamScanner



चित्र A.7—a.c. लोड लाइन की सहायता से सिंगल स्टेज प्रवर्धक के धारा लाभ व वोल्टेज लाभ ज्ञात करना

अत: प्रवर्धक का धारा लाभ (current gain) :

$$A_i = \frac{i_{C(\max)} - i_{C(\min)}}{i_{B(\max)} - i_{B(\min)}}$$

तथा प्रवधर्क का वोल्टेज लाभ (voltage gain)

$$A_v = \frac{v_{CE(\max)} - v_{CE(\min)}}{v_{i(\max)} - v_{i(\min)}}$$

§ A.9. CE प्रवर्धक में आउटपुट वोल्टेज का इनपुट वोल्टेज के सापेक्ष कला उत्क्रमण (Phase Reversal of Output Voltage with Respect to Input Voltage in CE Amplifier) :

एक CE प्रवर्धक में

$$V_{CE} = V_{CC} - I_C R_C$$

जब प्रवर्धक में कोई a.c. इनपुट नहीं दी जाती है तो R_C में d.c. वोल्टतापात $I_C R_C$ होता है।

जब प्रवर्धक को a.c. इनपुट वोल्टेज दी जाती है तो बेस धारा में परिवर्तन होता है। यदि इनपुट वोल्टेज बढ़ती है तो बेस धारा का मान बढ़ता है जिससे कलक्टर धारा का मान भी बढ़ेगा। इससे V_{CE} कम हो जायेगा।

यदि इनपुट घटता है तो बेस धारा भी कम हो जाती है जिससे कलक्टर धारा I_C कम हो जाती है।

I_C के घटने पर V_{CE} बढ़ती है।

V_{CE} में हुआ परिवर्तन δV_{CE} ही लोड पर आउटपुट a.c. वोल्टेज के रूप में प्राप्त होता है।

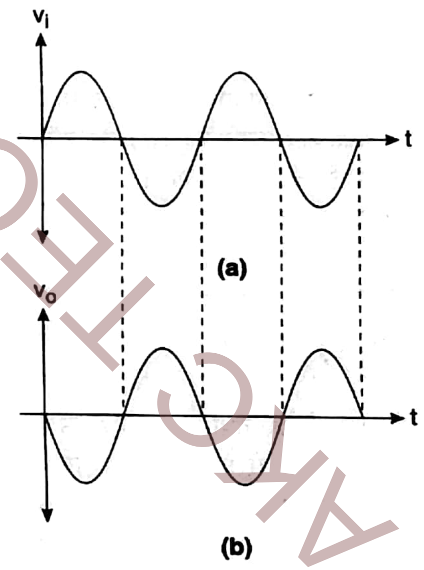
$$v_0 = -R_C \delta I_C$$

अत: इनपुट के धनात्मक चक्र में v_{BE} बढ़ने से I_B तथा I_C बढ़ते है जिससे v_0 घट जाती है।

इसी प्रकार इनपुट के ऋणात्मक चक्र में V_{BE} घटने से I_B तथा I_C घटते है जिससे V_{CE} बढ़ जाती है।

उक्त विश्लेषण से स्पष्ट है कि *CE* प्रवर्धक में जब इनपुट a.c. का पॉज़िटिव अर्द्ध चक्र चल रहा होता है तो आउटपुट a.c. का ऋणात्मक अर्द्ध चक्र चल रहा होता है। जब इनपुट a.c. का निगेटिव अर्द्धचक्र चल रहा होता है तो आउटपुट का पॉजिटिव अर्द्धचक्र चल रहा होता है।

अत:, इनपुट तथा आउटपुट विपरीत कला में होती है (चित्र A.8)। दूसरे शब्दों में *CE* प्रवर्धक में इनपुट वोल्टेज तथा आउटपुट वोल्टेज में 180° का कलान्तर होता है। ध्यान रखें कि *CB* तथा *CC* मोड में इनपुट तथा आउटपुट वोल्टेज समान कला में होती है (तालिका A.1)।



चित्र A.8— (a) इनपुट तरंग (b) आउटपुट तरंग

Scanned with CamScanner

AKC TECHNICAL CLASSES

तालिका A.1

मोड	इनपुट वोल्टेज तथा आउटपुट वोल्टेज में कलान्तर
CE	180°
CB	0°
CC	0°

"During the positive half cycle of input signal, V_{CE} increases and hence I_B and I_C increases. So V_{CE} decreases and produces the negative half cycle of the output voltage.

During the negative half cycle of input signal, V_{BE} decreases and hence I_B and I_C decreases. So V_{CE} increases and produces the positive half cycle of the output voltage."

§ A.10. ट्रांजिस्टर का हाइब्रिड समतुल्य परिपथ (Hybrid Equivalent Circuit of Transistor) :

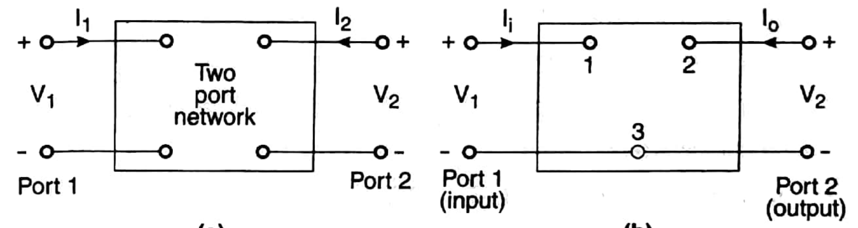
अधिकतर निर्माता ट्रांजिस्टर के अभिलक्षणों हाईब्रिड पैरामीटर (hybrid parameter) के रूप में विशिष्टित (specify) करते हैं। हाइब्रिड को पैरामीटर को h-पैरामीटर (h parameter) भी कहा जाता है। हाइब्रिड शब्द का अर्थ है mixed या मिले-जुले। hybrid शब्द का प्रयोग इसलिये किया जाता है क्योंकि चारों h-parameter की अलग-अलग इकाइयाँ (units) होती हैं।

आप जानते हैं कि ट्रांजिस्टर एक तीन टर्मिनल वाली युक्ति है। यदि इसमें से एक निवेश टर्मिनल (input terminal) बनाया जाये, दूसरे को आउटपुट टर्मिनल बनाया जाये तथा तीसरे टर्मिनल को इनपुट तथा आउटपुट के बीच उभयनिष्ठ (common) रखा जाये तो हमें दो पोर्ट नेटवर्क (two port network) प्राप्त होता है। टर्मिनल के एक जोड़े (pair) को पोर्ट (port) कहते हैं। दो पोर्ट नेटवर्क वह परिपथ होता है जिसमें टर्मिनलों के दो जोड़े (pair) होते हैं।

प्रत्येक पोर्ट (port) के लिये दो चर (variable) राशियाँ होती हैं (वोल्टेज तथा धारा)। इस प्रकार दो पोर्ट नेटवर्क (two port network) में चार राशियाँ होती हैं। इन चारों राशियों को चित्र A.9(a) में दिखाया गया है।

चित्र में port 1 पर वोल्टेज को V_1 तथा धारा को I_1 से प्रदर्शित किया गया है। port 2 पर वोल्टेज को V_2 तथा धारा को I_1 से प्रदर्शित किया गया है।

चित्र A.9(b) में ट्रांजिस्टर को दो पोर्ट जालक्रम (two port network) के रूप में दिखाया गया है। इसके लिये ट्रांजिस्टर का तीसरा टर्मिनल इनपुट तथा आउटपुट में संयुक्त (common) कर दिया गया है। port -1 को इनपुट पोर्ट तथा port-2 को आउटपुट पोर्ट बनाया गया है। इनपुट पोर्ट पर धारा का मान I_i तथा वोल्टेज का मान V_i द्वारा प्रदर्शित किया गया है। आउटपुट पोर्ट पर धारा का मान I_0 तथा वोल्टेज का मान V_0 द्वारा प्रदर्शित किया गया है।



(a) (a) दो पोर्ट नेटवर्क

(b) (b) ट्रांजिस्टर के तीसरे टर्मिनल को कॉमन करके ट्रांजिस्टर को दो पोर्ट की तरह प्रयोग करना।

चित्र A.9

दो पोर्ट जालक्रम (two port network) की इन चार राशियों को कई तरह से सम्बन्धित (relate) कर सकते हैं। ट्रांजिस्टर परिपथों में इन चार राशियों को अधिकांशतः निम्न दो समीकरणों द्वारा सम्बन्धित (relate) करते हैं—

$$v_1 = h_{11}\, i_1 + h_{12}\, v_2 \qquad ...(1)$$

$$i_2 = h_{21}\, i_1 + h_{22}\, v_2 \qquad ...(2)$$

इसमें $h_{11}, h_{12}, h_{21}, h_{22}$ को h-parameters कहते हैं तथा यह ट्रांजिस्टर नेटवर्क की चारों राशियों (v_1, i_1, v_2, i_2) को सम्बन्धित करते हैं। इन h-पैरामीटरों को परिभाषित करने हेतु पहले $v_2 = 0$ रखते हैं (अर्थात् port 2 को लघुपरिपथित (short circuit) कर देते हैं) तथा फिर $i_1 = 0$ रखते हैं अर्थात् port 1 को खुला परिपथ (open circuit) कर देते हैं।

समीकरण 1 में $v_2 = 0$ रखने पर

$$v_1 = h_{11}\, i_1 + h_{12} \times 0$$

$$v_1 = h_{11}\, i_1$$

$$h_{11} = \left.\frac{v_1}{i_1}\right|_{v_2=0} = h_i$$ इनपुट प्रतिबाधा (आउटपुट को लघु परिपथित करने पर)

इसी प्रकार

$$h_{21} = \left.\frac{i_2}{i_1}\right|_{v_2=0} = h_f$$ अग्र धारा अनुपात (आउटपुट को लघुपरिपथित करने पर)

$$h_{12} = \left.\frac{v_1}{v_2}\right|_{i_1=0} = h_r$$ रिवर्स वोल्टेज अनुपात (इनपुट को खुला परिपथित करने पर)

$$h_{22} = \left.\frac{i_2}{v_2}\right|_{i_1=0} = h_0$$ आउटपुट एडमीटैन्स (इनपुट को खुला परिपथित करने पर)

Scanned with CamScanner

अब यह देखिये कि इन चारों h-parameters की इकाईयाँ क्या हैं?

1. h_i वोल्टेज तथा धारा का अनुपात है। अत: इसकी इकाई ओम (Ω) है।
2. h_0 धारा तथा वोल्टेज का अनुपात है। अत: इसकी इकाई म्हो या सिमैन्स (siemens) है।
3. h_r तथा h_f समान राशियों के अनुपात हैं तथा इनकी कोई इकाई नहीं है।

इस प्रकार हम देखते हैं कि इन h-parameters की इकाइयाँ अलग-अलग है। इस कारण इन्हें हाइब्रिड पैरामीटर (hybrid parameter) कहा जाता है।

समीकरण (1) व (2) को ट्रांजिस्टर के लिये निम्न प्रकार से भी लिखा जा सकता है—

$$v_i = h_i\, i_i + h_r\, v_0 \qquad ...(3)$$

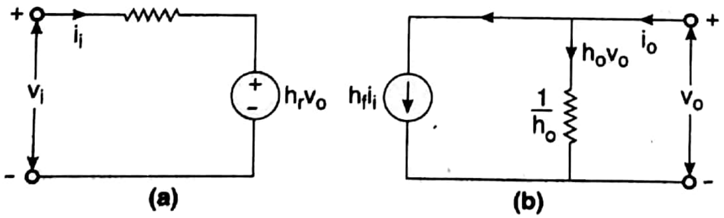
$$i_0 = h_f\, i_i + h_0\, v_0 \qquad ...(4)$$

इन समीकरणों की सहायता से ट्रांजिस्टर का h-parameter मॉडल बनाया जाता है।

§ A.11. h-पैरामीटर समीकरणों की सहायता से तुल्य परिपथ बनाना (Formation of Equivalent Circuit with the help of h–parameters) :

समीकरण (3) की प्रत्येक पद (term) की इकाई वोल्ट (volt) है। इसलिय किरचॉफ वोल्टेज नियम का प्रयोग करके हमें एक ऐसा परिपथ बनाना है, जो समीकरण 3 में फिट (fit) हो जाये अर्थात् एक ऐसा परिपथ, समीकरण (3) को संतुष्ट (satisfy) करे।

इससे चित्र A.10(a) में बनाया गया परिपथ प्राप्त होता है। इस परिपथ में यदि किरचॉफ वोल्टेज नियम लगाया जाये तो समीकरण (3) ही प्राप्त होता है। इसमें $h_r v_0$ एक निर्भर वोल्टता स्रोत (dependent voltage source) है जिसका मान आउटपुट वोल्टेज v_0 पर निर्भर (depend) करता है।

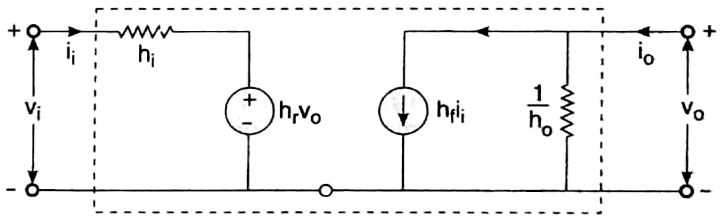


(a) समीकरण $v_i = h_i i_i + hrv_0$ को संतुष्ट करने हेतु बनाया गया परिपथ।　(a) समीकरण $i_0 = h_f i_i + h_0 v_0$ को संतुष्ट करने हेतु बनाया गया परिपथ

चित्र A.10

इसी प्रकार समीकरण (4) में प्रत्येक पद (term) की इकाई धारा है। अत: किरचॉफ धारा नियम प्रयोग करके ऐसा परिपथ बनाते हैं जो समीकरण (4) में फिट (fit) हो जाये अर्थात् एक ऐसा परिपथ जो समीकरण (4) को सन्तुष्ट (satisfy) करे। ऐसा परिपथ चित्र A.10(b) में दिखाया गया है।

इस परिपथ में यदि किरचॉफ धारा नियम लगाया जाये तो समीकरण (4) ही प्राप्त होता है। $h_f i_i$ एक निर्भर धारा स्रोत (dependent current source) है जिसका मान निवेश (input) धारा पर निर्भर करता है। चित्र A.10(a) तथा चित्र A.10(b) के परिपथों को संयुक्त (combine) करने पर चित्र A.11 प्राप्त होता है।



चित्र A.11—पूर्ण हाइब्रिड मॉडल (Complete hybrid circuit)

ध्यान रहे कि निवेश व निर्गत के उभयनिष्ट टर्मिनल (common) को इस चित्र में लघुपरिपथित कर दिया गया है।

§ A.12. ट्रांजिस्टर के हाइब्रिड मॉडल (Hybrid Models of Transistor) :

उभयनिष्ठ उत्सर्जक बन्ध (Common emitter configuration) **के लिये ट्रांजिस्टर का हाइब्रिड मॉडल परिपथ बनाना—**

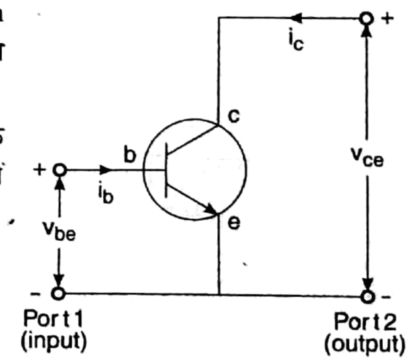
चित्र A.12 में ट्रांजिस्टर को उभयनिष्ठ उत्सर्जक बन्ध (common emitter configuration) में दिखाया गया है। इसमें—

निवेश धारा　$i_i = i_b$

निवेश वोल्टता　$v_i = v_{be}$

निर्गत धारा　$i_0 = i_c$

निर्गत वोल्टता　$v_0 = v_{ce}$



चित्र A.12—CE बंध में ट्रांजिस्टर

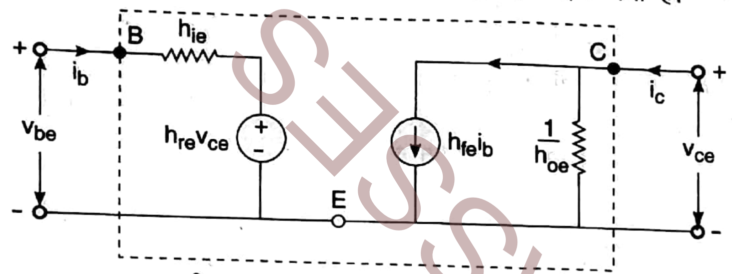
उभयनिष्ठ उत्सर्जक बन्ध (Common emitter configuration) में उत्सर्जक (emitter) टर्मिनल को निवेश तथा निर्गत में कॉमन कर देते हैं। इसलिये इसके h-parameters में 'e' अक्षर लगा देते हैं। उक्त मानों को समीकरण (3) व (4) में रखने पर

$$v_{be} = h_{ie}\, i_b + h_{re}\, v_{ce} \qquad ...(5)$$

$$i_c = h_{fe}\, i_b + h_{oe}\, v_{ce} \qquad ...(6)$$

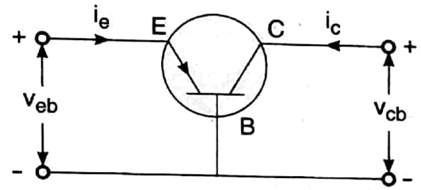
Scanned with CamScanner

चित्र A.12 ये उक्त मानों को रखने पर चित्र A.13 प्राप्त होता है। ध्यान रहे कि परिपथ में उत्सर्जक टर्मिनल को निवेश व निर्गत साइड में कॉमन कर दिया गया है।



चित्र A.13—CE बन्द का हाइब्रिड मॉडल

उभयनिष्ठ उत्सर्जक बन्ध (Common base Configuration) **के लिये हाइब्रिड मॉडल बनाना**—उभयनिष्ठ आधार बन्ध (Common base Configruation) में चित्र A.14 के अनुसार



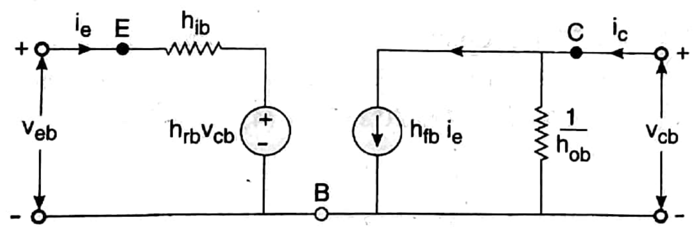
चित्र A.14—CB बन्ध में ट्रांजिस्टर

निवेश धारा	$i_i = i_e$
निवेश वोल्टता	$v_i = v_{eb}$
निर्गत धारा	$i_0 = i_c$
निर्गत वोल्टता	$v_0 = v_{cb}$

इसमें आधार टर्मिनल को संयुक्त किया गया है। इन मानों को समीकरण (3) व (4) में रखने पर समीकरण (7) व (8) प्राप्त होते हैं तथा इसका हाइब्रिड मॉडल (hybrid model) चित्र A.15 में दिखाया गया है। h-पैरामीटरों के आगे 'b' अक्षर लगा दिया जाता है।

$$v_{eb} = h_{ib}\, i_e + h_{rb}\, v_{cb} \qquad ...(7)$$

$$i_c = h_{fb}\, i_e + h_{ob}\, v_{cb} \qquad ...(8)$$



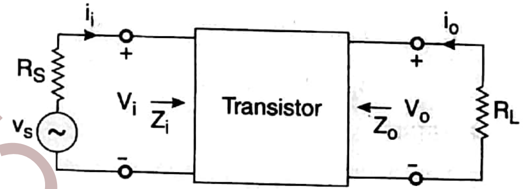
चित्र A.15—*CB* बन्ध का हाइब्रिड मॉडल

§ A.13. हाइब्रिड मॉडल का प्रयोग कर ट्रांजिस्टर के पैरामीटरों की गणना (Calculation of Transistor Parameters Using Hybrid Model) :

हाइब्रिड मॉडल का प्रयोग करके हम ट्रांजिस्टर के पैरामीटरों जैसे धारा लाभ, इनपुट प्रतिबाधा, वोल्टेज लाभ, शक्ति प्रवर्धन, आउटपुट प्रतिबाधा आदि ज्ञात कर सकते हैं।

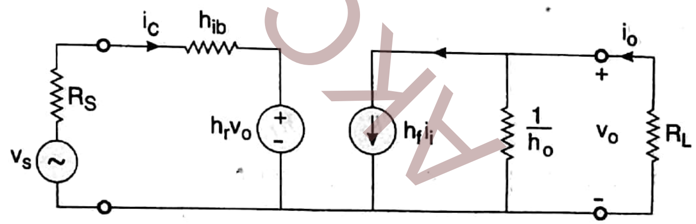
यहाँ पर इस बात का ज्ञान होना अति आवश्यक है कि कॉमन बेस, कॉमन एमीटर तथा कॉमन कलक्टर बंध (configuration) में ट्रांजिस्टर के h-तुल्य मॉडल की शक्ल एक सी होती है। इसलिये, इस खण्ड में प्राप्त समीकरण का हम तीनों बंधों मे प्रयोग कर सकते हैं। इसके लिये केवल प्रत्येक समीकरण में उस बंध के लिये परिभाषित पैरामीटर डालने की आवश्यकता है। अर्थात् उभयनिष्ट आधार (common base) में h_f, h_i, h_r, h_0 के स्थान पर $h_{fb}, h_{ib}, h_{rb}, h_{ob}$ डालना पड़ेगा, उभयनिष्ट उत्सर्जक (common emitter) में $h_{fe}, h_{ie}, h_{re}, h_{oe}$ डालना पड़ेगा।

चित्र A.16 में ट्रांजिस्टर को एक दो पोर्ट नेटवर्क के रूप में रखा गया है। इसमें ट्रांजिस्टर का बंध *CB*, *CE*, *CC* में से कोई भी हो सकता है। जिस बन्ध के लिये ट्रांजिस्टर पैरामीटरों का मान ज्ञात करना हो, उसी बन्ध के h-पैरामीटरों का मान इन समीकरणों में डाला जा सकता है।



चित्र A.16—ट्रांजिस्टर को दो पोर्ट जालक्रम के रूप में प्रदर्शित करना

चित्र A.17 में ट्रांजिस्टर के स्थान पर उसका h-मॉडल रखकर हाइब्रिड तुल्य परिपथ बनाया गया है (चित्र A.17)।



चित्र A.17—ट्रांजिस्टर के स्थान पर उसका तुल्य हाइब्रिड मॉडल प्रतिस्थापित करना

Scanned with CamScanner

धारा लाभ (Current Gain)—*h*-parameters से सम्बन्धित समीकरण निम्न होते हैं—

$$v_i = h_i i_i + h_r v_0 \quad ...(1)$$

$$i_0 = h_f i_i + h_0 v_0 \quad ...(2)$$

चित्र (A.17) से पता चलता है कि

$$v_0 = -i_0 R_L \quad ...(3)$$

इसका मान समीकरण (2) में डालने पर

$$i_0 = h_f i_i - h_0 i_0 R_L$$

या $$i_0 (1 + h_0 R_L) = h_f i_i$$

या $$\frac{i_0}{i_i} = \frac{h_f}{1 + h_0 R_L}$$

या $$A_i = \frac{i_0}{i_i} = \frac{h_f}{1 + h_0 R_L} \quad ...(4)$$

नोट—यदि h_0 का मान नगण्य मान लिया जाये तो

$$A_i = h_f$$

वोल्टेज लाभ (Voltage Gain)—समीकरण (1) के अनुसार,

$$v_i = h_i i_i + h_r v_0$$

समीकरण (4) के अनुसार,

$$\frac{i_0}{i_i} = \frac{h_f}{1 + h_0 R_L} \quad \text{या} \quad i_i = \frac{i_0 (1 + h_0 R_L)}{h_f} \quad ...(5)$$

समीकरण (3) के अनुसार

$$v_0 = -i_0 R_L \quad \text{या} \quad i_0 = -\frac{v_0}{R_L} \quad ...(6)$$

समीकरण (6) का मान समीकरण (5) में डालने पर

$$i_i = -\frac{v_0}{R_L} \frac{i_0 (1 + h_0 R_L)}{h_f} \quad ...(7)$$

समीकरण (7) का मान समीकरण (1) में डालने पर

$$i_i = -\frac{h_i (1 + h_0 R_L) v_0}{h_f R_L} + h_r v_0$$

या $$A_v = \frac{v_0}{v_i} = \frac{-h_f R_L}{h_i + (h_i h_0 - h_f h_r) R_L} \quad ...(8)$$

नोट—यदि $(h_r h_0 - h_f h_r) R_L$ को h_i की तुलना में नगण्य मान लें, तो

$$A_v = -\frac{h_f R_L}{h_i}$$

इनपुट प्रतिबाधा (Input Impedance)—समीकरण (1) में $v_0 = -i_0 R_L$ डालने पर,

$$v_i = h_i i_i - h_r R_L i_0$$

चूँकि $$A_i = \frac{i_0}{i_i}, \quad \text{अत:} \quad i_0 = A_i i_i$$

अत: $$v_i = h_i i_i - h_r R_L A_i i_i$$

अत: $$\frac{v_i}{i_i} = h_i - h_r R_L A_i$$

या $$Z_i = h_i - h_r R_L A_i \quad \left(\text{चूँकि } z_i = \frac{v_i}{i_i}\right)$$

चूँकि $$A_i = \frac{h_f}{1 + h_0 R_L}$$

अत: $$Z_i = h_i - \frac{h_r h_f R_L}{1 + h_0 R_L}$$

यदि इस समीकरण के दूसरे पद (term) को नगण्य माना जाये,

$$Z_i = h_i$$

शक्ति लाभ (Power Gain)—

$$A_p = (\text{वोल्टेज लाभ} \times \text{धारा लाभ})$$

$$= \frac{-h_f R_L}{h_i + (h_i h_0 - h_f h_r) R_L} \times \frac{h_f}{1 + h_0 R_L}$$

$$= \frac{-h_f^2 R_L}{[h_i + (h_i h_0 - h_f h_r)](1 + h_0 R_L) R_L}$$

आउटपुट प्रतिबाधा (Output Impedence)—किसी प्रवर्धक की आउटपुट प्रतिबाधा उसके आउटपुट वोल्टेज तथा आउटपुट धारा के अनुपात के तुल्य होती है, जबकि इनपुट सिगनल स्रोत v_S (input signal source) को शून्य कर दिया गया हो। अर्थात् इनपुट स्रोत

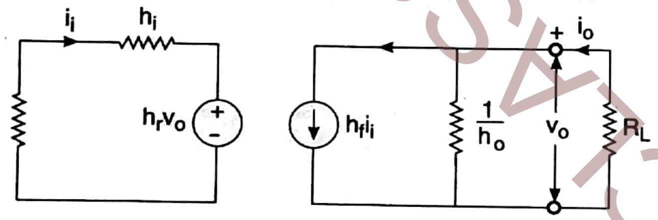
AKC TECHNICAL CLASSES

Scanned with CamScanner

(source) को लघुपथित करने पर आउटपुट वोल्टेज तथा आउटपुट धारा के अनुपात को आउटपुट प्रतिबाधा कहते हैं।

चित्र A.17 में इनपुट सप्लाई को लघु परिपथित करने पर ($v_s = 0$) चित्र A.18 प्राप्त होता है। इनपुट परिपथ में किरचॉफ वोल्टेज नियम लगानें पर—

$$-i_i R_s - h_i i_i - h_f v_0 = 0 \quad \text{या} \quad i_i = -\frac{h_f v_0}{R_s + h_i}$$



चित्र A.18—निर्गत प्रतिबाधा के मान की गणना करने के लिये परिपथ

समीकरण (2) में उक्त मान डालने पर

$$i_0 = h_f i_i + h_0 v_0$$

$$= -\frac{h_f h_r v_0}{R_S + h_i} + h_0 v_0$$

$$\frac{v_0}{i_0} = \frac{1}{h_0 - \left[\frac{h_f h_r}{(h_i + R_S)}\right]}$$

$$Z_0 = \frac{1}{h_0 - \left[\frac{h_f h_r}{h_i + R_S}\right]}$$

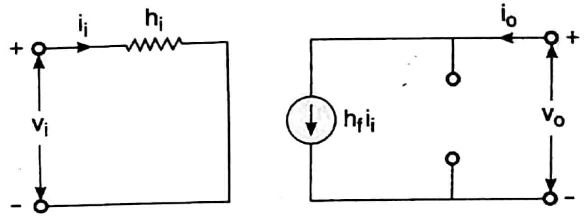
नोट—यदि $\frac{h_f h_r}{h_i + R_S}$ को नगण्य मान लिये जाये, तो $z_0 = \frac{1}{h_0}$

§ A.14. सरल हाइब्रिड मॉडल (Approximate Hybrid Model) :

सामान्यत: *CE* तथा *CB* बन्ध में h_r तथा h_0 का मान अत्यन्त कम होते हैं तथा यह ट्रांजिस्टर के Z_i, Z_0, A_v, A_i आदि की गणना में अधिक असर नहीं डालते।

h_r के कम होने के कारण $h_r v_0$ भी बहुत कम हो जाता है तथा इसे शून्य मान सकते हैं। अत: सरल मॉडल में $h_r v_0$ को लघुपरिपथित कर देते हैं।

h_0 का मान बहुत कम होने से $\frac{1}{h_0}$ का मान बहुत अधिक हो जाता है। इसलिये व्यवहारिक रूप से $\frac{1}{h_0}$ को खुला परिपथ मान लेते हैं। इससे ट्रांजिस्टर का सरल हाइब्रिड मॉडल (चित्र A.19) प्राप्त होता है।



चित्र A.19—सरल हाइब्रिड मॉडल

h-पैरामीटर के विशिष्ट (Typical values) मान निम्नलिखित हैं—

1. $h_{ie} = 1\ k\Omega$
2. $h_{re} = 2{\cdot}5 \times 10^{-4}$
3. $h_{fe} = 50$
4. $h_{oe} = 25\ \mu S$ या $\frac{1}{h_{oe}} = 40\ k\Omega$

§ A.15. कॉमन एमिटर प्रवर्धक का सरल *h*-तुल्यांक मॉडल द्वारा विश्लेषण (Analysis of CE Amplifier by Approximate *h*-model) :

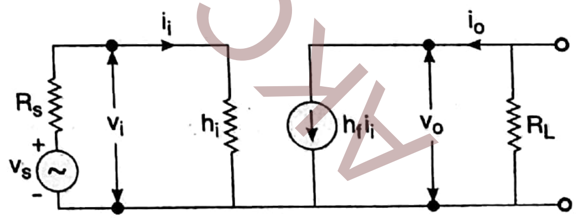
1. धारा लाभ (Current Gain)—चित्र A.20 से

$$i_0 = h_f i_i \quad \text{या} \quad \frac{i_0}{i_i} = h_f \quad \text{अत:} \quad A_i = h_f$$

2. इनपुट प्रतिबाधा (Input Impedence)—चित्र A.20 से

$$v_i = i_i h_i,$$

$$Z_i = \frac{v_i}{i_i} = h_i$$



चित्र A.20—सरल हाइब्रिड समतुल्य परिपथ

Scanned with CamScanner

3. वोल्टेज लाभ (Voltage Gain)—चित्र A.20 से

$$v_0 = -i_0 R_L$$

परन्तु $$i_0 = h_f i_i$$

तथा $$i_i = \frac{v_i}{h_i}$$

अत: $$i_0 = \frac{h_f v_i}{h_i}$$

i_0 का मान डालने पर

$$v_0 = -\frac{h_f v_i}{h_i} R_L$$

अत: $$A_v = \frac{v_0}{v_i}$$

$$= \frac{-h_f R_L}{h_i}$$

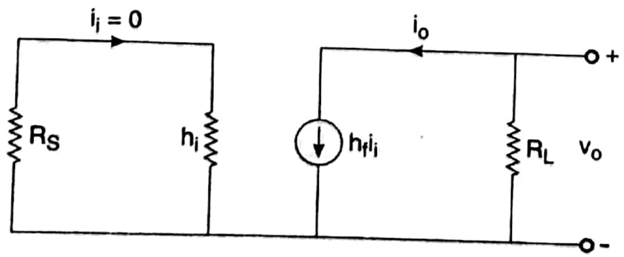
4. शक्ति लाभ (Power Gain)—शक्ति लाभ = धारा लाभ × वोल्टेज लाभ

$$A_p = -\frac{h_f^2 R_L}{h_i}$$

5. आउटपुट प्रतिबाधा (Output Impdence)—यदि चित्र A.21 में इनपुट source को लघुपथित कर दिया जाये तो $i_i = 0$ (चित्र A.21) अत: $h_f i_i = 0$ तथा $i_0 = 0$.

$$Z_0 = \frac{v_0}{i_0}$$

$$= \infty$$



चित्र A.21—आउटपुट प्रतिबाधा ज्ञात करने के लिये परिपथ

§ A.16. ट्रांजिस्टर अभिलक्षणों से ट्रांजिस्टर के *h*-पैरामीटर ज्ञात करना (Determination of *h*-parameters from Transistor Characteristics) :

कॉमन एमीटर मोड में h-पैरामीटरों को निम्न सूत्रों से ज्ञात किया जा सकता है—

$$h_{ie} = \frac{\Delta v_i}{\Delta i_i} = \left.\frac{\Delta v_{be}}{\Delta i_b}\right|_{V_{CE} = \text{नियत}} \quad \text{(ओम)} \qquad ...(A.1)$$

$$h_{re} = \frac{\Delta v_i}{\Delta v_0} = \left.\frac{\Delta v_{be}}{\Delta v_{ce}}\right|_{I_B = \text{नियत}} \quad \text{(कोई इकाई नहीं)} \qquad ...(A.2)$$

$$h_{fe} = \frac{\Delta i_0}{\Delta i_i} = \left.\frac{\Delta i_c}{\Delta i_b}\right|_{V_{CE} = \text{नियत}} \quad \text{(कोई इकाई नहीं)} \qquad ...(A.3)$$

$$h_{oe} = \frac{\Delta i_0}{\Delta v_0} = \left.\frac{\Delta i_c}{\Delta v_{ce}}\right|_{I_B = \text{नियत}} \quad \text{(म्हो)} \qquad ...(A.4)$$

ऊपर संकेत Δ, Q बिन्दु के आसपास धारा या वोल्टेज में सूक्ष्म परिवर्तन प्रदर्शित करता है। h-पैरामीटर ज्ञात करने के लिये ट्रांजिस्टर को सक्रिय क्षेत्र में रखा जाता है।

इसी प्रकार कॉमन बेस तथा कॉमन कलक्टर मोड में h-पैरामीटर ज्ञात करने के लिये v_i, v_0, i_i तथा i_0 के उपयुक्त मान उपयुक्त सूत्रों में रखकर चारों h-पैरामीटरों की गणना की जा सकती है।

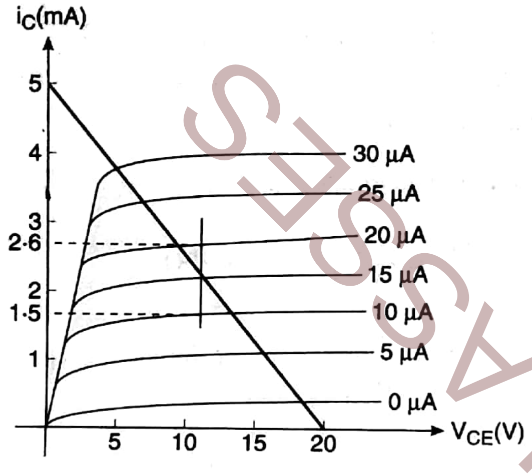
h_{ie} तथा h_{re} इनपुट अभिलक्षणों से h_{fe} तथा h_{oe} तथा आउटपुट अभिलक्षणों से ज्ञात किये जाते हैं।

(i) h_{fe} ज्ञात करना (Calculation of h_{fe})—चूँकि उक्त चारों पैरामीटरों में से h_{fe} सर्वाधिक महत्वपूर्ण होता है, अत: सबसे पहले h_{fe} की गणना के बारे में बताया जा रहा है।

उक्त चारों में पैरामीटरों की गणना हेतु सबसे पहले Q-बिन्दु की स्थिति ज्ञात करते हैं। समीकरण (A.3) के अनुसार h_{fe} ज्ञात करने के लिये v_{CE} का मान नियत रहना चाहिये। अत: बेस तथा कलक्टर धारा में परिवर्तनों को Q-बिन्दु से गुजरने वाली ऊर्ध्वाधर (vertical) रेखा पर लेना चाहिये, क्योंकि इस रेखा पर v_{CE} का मान नियत रहेगा। समीकरण (A.3) के अनुसार कलक्टर धारा में सूक्ष्म परिवर्तन Δi_c को बेस धारा में सूक्ष्म परिवर्तन Δi_b से भाग देकर h_{fe} के मान की गणना की जा सकती है। अधिक (accuracy) के लिये इन परिवर्तनों को अत्यधिक सूक्ष्म होना चाहिये।

चित्र A.22 में $V_{CE} = 10V$ पर i_b का मान 10 µA से 20 µA परिवर्तन करने पर i_c का मान 1·5 mA से 2·6 mA परिवर्तित हुआ।

Scanned with CamScanner



चित्र A.22—h_{fe} की गणना

अत:,

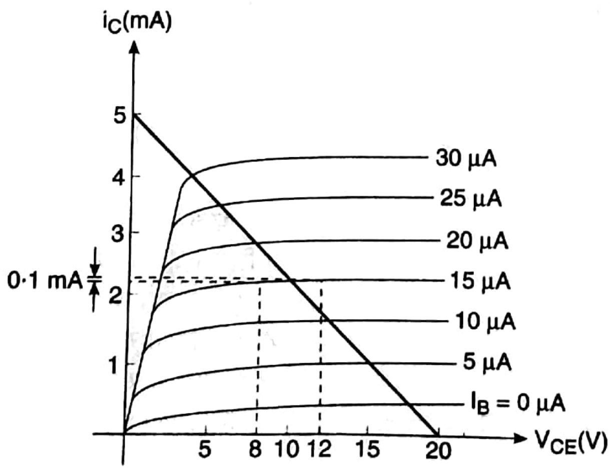
$$\Delta i_c = (2{\cdot}6 - 1{\cdot}5)\ \text{mA} = 1{\cdot}1\ \text{mA}$$

$$\Delta i_c = (30 - 20)\ \mu\text{A} = 10\ \mu\text{A}$$

अत:

$$h_{fe} = \left.\frac{\Delta i_c}{\Delta i_b}\right|_{V_{CE} = \text{नियत}} = \frac{1{\cdot}1\times10^{-3}}{10\times10^{-6}} = 110$$

h_{oe} की गणना (Calculation of h_{oe})—चित्र A.23 में I_B के नियत मान $I_B = 15\ \mu$A पर i_C में परिवर्तन Δi_C तथा v_{ce} में परिवर्तन Δv_{ce} ज्ञात कर h_{oe} की गणना की जा सकती है।



चित्र A.23—h_{oe} की गणना (आउटपुट अभिलक्षणों से)

$$I_B = 15\ \mu\text{A}$$

$$\Delta i_c = 2{\cdot}2\ \text{mA} - 2{\cdot}1\ \text{mA}$$

$$= 0{\cdot}1\ \text{mA}$$

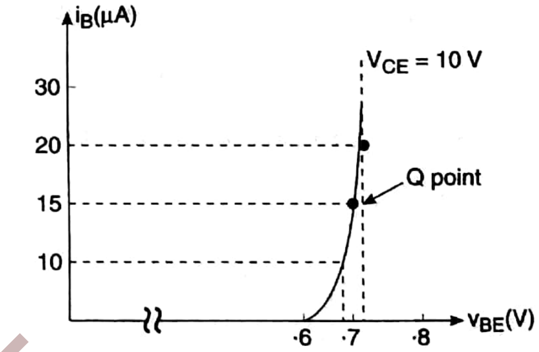
$$\Delta V_{CE} = 12\ \text{V} - 8\ \text{V} = 4\ \text{V}$$

अत:

$$h_{oe} = \left.\frac{\Delta i_c}{\Delta v_{ce}}\right|_{I_B = \text{constant}}$$

$$= \frac{0{\cdot}1}{4\ \text{V}} = 25\ \mu\text{S}$$

h_{ie} की गणना (Calculations of h_{ie})—h_{ie} का मान इनपुट अभिलक्षणों से ज्ञात किया जा सकता है। V_{CE} के नियत मान पर Δv_{be} तथा Δi_b की गणना करके h_{ie} का मान ज्ञात कर सकते हैं।



चित्र A.24—h_{ie} की गणना (इनपुट अभिलक्षणों से)

चित्र A.24 से $V_{CE} = 10$ पर

$$\Delta v_{be} = (0{\cdot}71 - 0{\cdot}69)\ \text{V}$$

$$= 0{\cdot}02\ \text{V}$$

$$\Delta i_b = (20 - 10)\ \mu\text{A}$$

$$= 10\ \mu\text{A}$$

अत:

$$h_{ie} = \left.\frac{\Delta v_{be}}{\Delta i_b}\right|_{V_{CE} = 10\ \text{V}}$$

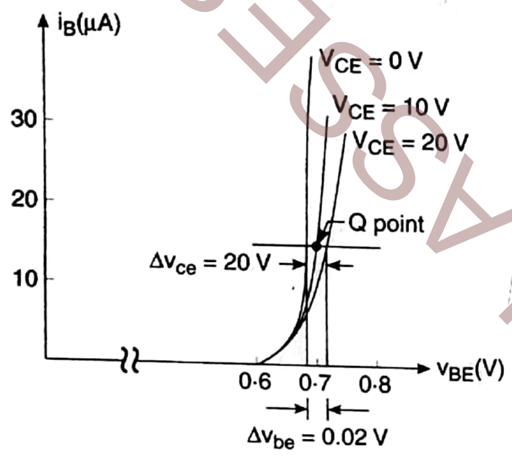
$$= \frac{0{\cdot}02\ \text{V}}{10\ \mu\text{A}}$$

$$= 2\ \text{k}\Omega$$

Scanned with CamScanner

AKC TECHNICAL CLASSES

h_{re} की गणना (Calculation of h_{re})— h_{re} के मान की गणना भी इनपुट अभिलक्षणों द्वारा की जा सकती है। इनपुट अभिलक्षणों पर यदि क्षैतिज (horizontal) लाइन खींची जाये, तो उस पर नियत रहता है।



चित्र A.25—h_{re} की गणना (इनपुट अभिलक्षणों से)

चित्र A.25 में क्षैतिज रेखा पर $I_B = 15\ \mu A$

$$\Delta v_{byc} = (0{\cdot}71 - 0{\cdot}69)\ V = 0{\cdot}02\ V$$

तथा

$$\Delta v_{ce} = (20 - 0)\ V = 20\ V$$

अत:

$$h_{re} = \left.\frac{\Delta v_{be}}{\Delta v_{ce}}\right|_{I_B = \text{constant}} = \frac{0{\cdot}02\ V}{20\ V} = 10^{-3}$$

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक कॉमन एमीटर प्रवर्धक में प्रयुक्त ट्रांजिस्टर के पैरामीटर निम्न हैं—

$$h_{ie} = 1{\cdot}6\ k\Omega$$
$$h_{re} = 2 \times 10^{-4}$$
$$h_{fe} = 110$$
$$h_{oe} = 20\ \mu S$$

लोड प्रतिरोध R_L का मान 4·7 kΩ है तथा स्रोत प्रतिबाधा R_S का मान 1 kΩ।

निम्न का मान ट्रांजिस्टर के सम्पूर्ण h-पैरामीटर मॉडल तथा सरल h-पैरामीटर मॉडल के द्वारा ज्ञात कीजिये तथा प्राप्त नतीजों की तुलना कीजिये—

(a) धारा लाभ **(b) वोल्टेज लाभ**

(c) इनपुट प्रतिबाधा **(d) आउटपुट प्रतिबाधा**

उत्तर : I. सम्पूर्ण h-पैरामीटर मॉडल द्वारा—

(a) धारा लाभ (A_i)—

$$A_i = \frac{h_{fe}}{1 + h_{oe}R_L} = \frac{110}{1 + (20\ \mu S)(4{\cdot}7\ k\Omega)}$$

$$= \frac{110}{1 + (2 \times 10^{-6} \times 4{\cdot}7 \times 10^3)}$$

$$= \frac{110}{1 + 0{\cdot}094} = 100{\cdot}54$$

(b) वोल्टेज लाभ (A_v)—

$$A_v = -\frac{h_{fe} R_L}{h_{ie} + (h_{ie} h_{oe} - h_{fe} h_{re}) R_L}$$

$$= -\frac{(110)(4{\cdot}7\ k\Omega)}{(1{\cdot}6\ k\Omega) + [(1{\cdot}6\ k\Omega)(20\ \mu S) - (110)(2 \times 10^{-4})]\, 4{\cdot}7}\ k\Omega$$

$$- \frac{110 \times 4{\cdot}7 \times 10^3}{1{\cdot}6 \times 10^3 + [(1{\cdot}6 \times 10^3 \times 20 \times 10^{-6}) - (110 \times 2 \times 10^{-4})]\, 4{\cdot}7 \times 10^3}$$

$$= \frac{-517 \times 10^3}{1600 + 47} = -313{\cdot}9$$

(c) इनपुट प्रतिबाधा (Z_i)—

$$Z_1 = h_{ie} - \frac{h_{fe} h_{re} R_L}{1 + h_{oe} R_L}$$

$$= 1{\cdot}6\ k\Omega - \frac{(110)(2 \times 10^{-4})(4{\cdot}7 \times 10^3)}{1 + (20 \times 10^{-6})(4{\cdot}7 \times 10^3)}$$

$$= 1600 - 94{\cdot}52\ \Omega = 1512\ \Omega = 1{\cdot}51\ k\Omega$$

(d) आउटपुट प्रतिबाधा (Z_0)—

$$Z_o = \frac{1}{h_{oe} - \left[\frac{h_{fe} h_{re}}{h_{ie} + R_S}\right]}$$

Scanned with CamScanner

$$= \frac{1}{20\times10^{-6} - \left[\frac{110\times2\times10^{-4}}{1\cdot6\times10^{3}+1\times10^{3}}\right]}$$

$$= \frac{1}{20\times10^{-6} - 8\cdot46\times10^{-6}} = \frac{1}{11\cdot54\times10^{-6}}\,\Omega$$

$$= 86\cdot66 \text{ k}\Omega$$

II. सरल h-model तुल्य परिपथ द्वारा—

(1) धारा लाभ, $A_i = h_{fe} = 110$

(2) वोल्टेज लाभ, $A_v = -\frac{h_{fe}R_L}{h_{ie}} = \frac{110\times4\cdot7}{1\cdot6 \text{ k}\Omega} = -313\cdot9$

(3) इनपुट प्रतिबाधा, $Z_i = h_{ie} = 1\cdot6 \text{ k}\Omega$

(4) आउटपुट प्रतिबाधा, $Z_o = \frac{1}{h_{oe}} = 50 \text{ k}\Omega$

तुलना

Parameter	सम्पूर्ण h-parameter model द्वारा	सरल h-parameter model द्वारा
1. A_i	100·54	110
2. A_v	–313·9	–313·9
3. Z_i	1·51 kΩ	1·6 kΩ
4. Z_o	86·66 kΩ	50 kΩ

प्रश्नावली

1. (a) एक स्टेज के प्रवर्धक का परिपथ चित्र खींचिंये। बायसिंग अवयवों पर चिह्न लगाइये।
   (b) a.c. लोड लाइन क्या है? लोड लाइन के प्रयोग से लब्धि (gain) कैसे निकालेंगे? ***(UPBTE 1993)***
2. h-पैरामीटरों की परिभाषा दीजिये। CE विन्यास में ट्रांजिस्टर के अभिलक्षण वक्रों से पैरामीटर्स को कैसे ज्ञात करेंगे। ***(UPBTE 1994)***
3. RC युग्मित प्रवर्धक का आरेख खीचिये तथा उसे समझाइये। ***(UPBTE 1995, 96)***
4. एक ट्रांजिस्टर द्वारा प्रवर्धन का सिद्धान्त लिखिये। एक सरल प्रवर्धक का परिपथ आरेख खींचिये। ***(UPBTE 1997)***

5. h-प्राचलों की परिभाषा दीजिये। CE अभिविन्यास में ट्रांजिस्टर अभिलक्षणों से आप इनका मान किस प्रकार ज्ञात करेंगे। ***(UPBTE 1998)***
6. RC युग्मित प्रवर्धक पर टिप्पणी लिखिये। ***(UPBTE 1998)***
7. भार रेखा क्या है। इसे एकल स्टेज प्रवर्धक की धारा एवं वोल्टता लब्धियों की गणना करने में किस प्रकार उपयोग में लाया जाता है। ***(UPBTE 1999)***
8. निम्न पर टिप्पणी लिखिये—
   सिंगल स्टेज CE प्रवर्धक में इनपुट सिंगल स्टेज CE प्रवर्धक में इनपुट वोल्टता के सापेक्ष आउटपुट वोल्टता का कला उत्क्रमण। ***(UPBTE 1999)***
9. प्र० ध० भार लाइन की सहायता से एकल पाद ट्रांजिस्टर प्रवर्धक में वोल्टता कला के उत्क्रमण की व्याख्या कीजिये। ***(UPBTE 2000)***
10. ट्रांजिस्टरों के h-प्राचल पर संक्षिप्त टिप्पणी लिखिये। ***(UPBTE 2000)***
11. (a) एकल पद प्रवर्धक का परिपथ आरेख खीचिये तथा उसमें प्रयुक्त प्रत्येक घटक का कार्य बताइये।
    (b) ट्रांजिस्टर को द्वि-पार्श्व (two port) जाल मानकर इसके h-प्राचलों की गणना कीजिये। इनके प्ररुपी मान बताइये। ***(UPBTE 2001)***
12. (a) ट्रांजिटस्टर की CE संरचना का परिपथ खींचिये तथा h–पैरामीटर मॉडल बनाइये।
    (b) किसी CE प्रवर्धक को $R_S = 800\ \Omega$ के आंतरिक प्रतिरोध वाले वोल्टता स्रोत से चलाया जाता है। लोड प्रतिबाधा 2 किलो ओह्म प्रतिरोध है। h-पैरामीटर निम्नवत् दिये गये हैं। $h_{ie} = 1100\ \Omega$, $h_{re} = 2\times10^{-4}$ म्हो, $h_{fe} = 50$, $f_{oe} = 25\ \mu$A/V प्रवर्धक निवेशी प्रतिबाधा तथा कुल वोल्टता लाभ की गणना कीजिये। ***(UPBTE 2002)***

हल : $h_{ie} = 1100\ \Omega$, $h_{re} = 2\times10^{-4}$ म्हो, $h_{fe} = 50$, $h_{oe} = 25\times10^{-6}$ A/V, $R_S = 800\ \Omega$, $R_L = 2$ kΩ.

निवेशी प्रतिबाधा, $Z_i = h_{ie} - \frac{h_{fe}h_{re}R_L}{1+h_{oe}R_L}$

$$= 1100\,\Omega - \frac{(50)(2\times10^{-4})(2000\,\Omega)}{1+(25\times10^{-6})(2000\,\Omega)}$$

$$= 1100 - 19.05$$

$$= 1080.95\ \Omega$$

वोल्टता लाभ, $A_v = \frac{h_{fe}R_L}{h_{ie}+(h_{ie}h_{oe}-h_{fe}h_{re})R_L}$

$$= \frac{-50\times2000\,\Omega}{1100+(1100\times25\times10^{-6}-50\times2\times10^{-4})2000}$$

$$= \frac{-10^5}{1100+35} = -88\cdot1$$

Scanned with CamScanner

AKC TECHNICAL CLASSES

1 बहुचरण ट्रांजिस्टर प्रवर्धक

(MULTISTAGE TRANSISTOR AMPLIFIER)

§ 1.1. बहुचरण प्रवर्धक की आवश्यकता (Need of a Multistage Amplifer) :

एकल चरण प्रवर्धक से प्राप्त लब्धि या लाभ (gain) व्यावहारिक अनुप्रयोगों के लिये बहुत कम होती है। किसी भी क्षीण सिगनल को शक्तिशली सिगनल में बदलने के लिये जितनी लब्धि (gain) की आवश्यकता होती है, वह एकल चरण प्रवर्धक प्रदान नहीं कर पाता। इस कारण प्रवर्धन के कई चरणों को एक के बाद एक जोड़कर प्रवर्धक (amplifier) की लब्धि (gain) को बढ़ाया जाता है। इसके लिये पहले स्टेज के आउटपुट को दूसरे स्टेज के इनपुट को दे देते हैं तथा इस स्टेज के आउटपुट को अगले स्टेज (चरण) के इनपुट के रूप में देते हैं। इस प्रकार का प्रवर्धक बहुचरण प्रवर्धक (multistage amplifier) कहलाता है।

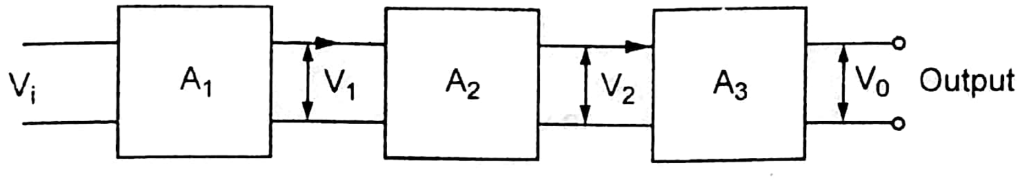
प्रत्येक इलैक्ट्रॉनिक प्रणाली (system) में बहुचरण प्रवर्धक का प्रयोग किया जाता है। रेडियो रिसीवर, टेलीविजन, रडार इत्यादि के परिपथों में प्रवर्धकों के कई स्टेज जोड़कर बहुचरण प्रवर्धक बनाया जाता है, जिससे सिगनल का प्रवर्धन अच्छी प्रकार से हो पाता है।

एक ऐसा ट्रांजिस्टर सर्किट जिसमें प्रवर्धन के कई चरण या स्टेज होते हैं, बहुचरण प्रवर्धक कहलाता है।

"The gain of single stage is not sufficient for practical applications. The voltage level of a signal can be raised to the desired level if we use more than one stage. When a number of amplifier stages are used in succession (one after the other), it is called a multistage amplifier or a cascaded amplifier. Much higher gains can be obtained from the multistage amplifiers."

§ 1.2. बहुचरण प्रवर्धक की लब्धि (Gain of Multistage Amplifier) :

चित्र 1.1 में प्रवर्धक के तीन स्टेज प्रदर्शित किये गये हैं। इसमें पहले स्टेज के आउटपुट को दूसरे स्टेज के इनपुट से जोड़ा गया है तथा दूसरे स्टेज के आउटपुट को तीसरे स्टेज के इनपुट से जोड़ा गया है। इस प्रकार से कई स्टेजों को जोड़कर बहुचरण प्रवर्धक प्राप्त किया जा सकता है।



चित्र 1.1—बहुचरण प्रवर्धक

यदि प्रथम पद की इनपुट V_i है तब प्रथम पद की आउटपुट,

$$V_1 = A_1 V_i$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

चूँकि प्रथम स्टेज की आउटपुट द्वितीय स्टेज को इनपुट के रूप में दी जाती है, इसलिये द्वितीय स्टेज की आउटपुट,

$$V_2 = A_2 V_i = A_2 A_1 V_i,$$ जो तीसरे स्टेज की इनपुट होगी,

अतः तृतीय स्टेज की आउटपुट,

$$V_o = A_3 V_2 = A_3 A_2 A_1 V_i$$

अतः बहुचरण प्रवर्धक की कुल लब्धि (overall gain)—

$$A = \frac{V_o}{V_i} = A_1 \times A_2 \times A_3$$

यदि बहुचरण प्रवर्धक में n स्टेज प्रयुक्त किये गये हैं जिनकी अलग-अलग वोल्टेज लब्धि क्रमशः $A_1, A_2, A_3, \ldots A_n$ है तो मल्टीस्टेज प्रवर्धक की कुल लब्धि,

$$A = A_1 \times A_2 \times A_3 \times \ldots \times A_n$$

§ 1.3. डैसीबल (Decibels) :

प्रायः प्रवर्धक की पॉवर गेन व वोल्टेज गेन का मान डैसीबल (decibels or dB) में व्यक्त किया जाता है जिसके विषय में आप इस खंड में पढ़ेंगें।

प्रवर्धक की पॉवर गेन को डैसीबल में व्यक्त करना (Specifying power gain of amplifier in decibels)—

किसी प्रवर्धक के शक्ति लाभ को निम्न सूत्र द्वारा व्यक्त किया जाता है—

$$A_p = \frac{P_o}{P_i}$$

जहाँ $P_o =$ आउटपुट पॉवर, $P_i =$ इनपुट पॉवर

कभी-कभी शक्ति लाभ को बेल (Bel) में व्यक्त करना अधिक सुविधाजनक होता है। बेल (bel) शक्ति लाभ के लघुगणक (logarithm) को कहते हैं। अतः, बेल में शक्ति लाभ—

$$\text{power gain in Bel } A_p = \log_{10} \frac{P_o}{P_i} \text{ bels}$$

इस इकाई का नाम Alexender Graham Bell के नाम पर रखा गया है।Bel के दस गुने (ten times) को डैसीबल कहा जाता है।

$$\text{अतः, decibel में शक्ति लाभ (power gain in decibels)} = 10 \log_{10} \frac{P_o}{P_i} \text{ dB}$$

अतः, जब पॉवर गेन को डैसीबल में व्यक्त किया जाता है तो उसके आगे dB लिखा जाता है। उदाहरणतः, यदि किसी प्रवर्धक की इनपुट पॉवर 0·5 W तथा आउटपुट पॉवर 50 W है तो पॉवर लाभ

$$A_p = \frac{50 \text{ W}}{0{\cdot}5 \text{ W}} = 100$$

यदि इस पॉवर लाभ को dB में व्यक्त किया जाये, तो dB में पॉवर लाभ

$$\text{power gain in dB} = 10 \log_{10} \frac{P_o}{P_i} = 10 \log_{10} \frac{50 \text{ W}}{0{\cdot}5 \text{ W}}$$
$$= 10 \log_{10} 100 = 10 \times 2 = 20 \text{ dB.}$$

यदि प्रवर्धक का पॉवर लाभ दोगुना हो जाये, तो इसमें 3 dB की वृद्धि होती है (power gain increases by 3 dB for each factor of 2)—

माना कि पॉवर गेन $A_p = 2$ है, तो में पॉवर गेन

$$10 \log_{10} 2 \simeq 3 \text{ dB}$$

यदि $A_p = 4$ तो dB में पॉवर गेन

$$10 \log_{10} 4 \simeq 6 \text{ dB}$$

यदि $A_p = 8$ तो dB में पॉवर गेन

$$10 \log_{10} 8 \simeq 9 \text{ dB}$$

स्पष्ट है कि जब पॉवर गेन दोगुनी होती है डैसीबल पॉवर लगभग 3 dB बढ़ जाती है (तालिका 1.1)

तालिका 1.1

Power gain	Power gain (in dB)
1	0 dB
2	3 dB
4	6 dB
8	9 dB
16	12 dB

निगेटिव डैसीबल (Negative Decibels)—

यदि पॉवर गेन 1 से कम हो, तो power loss (attenuation) होता है, तथा dB पॉवर गेन निगेटिव हो जाती है। माना कि इनपुट पॉवर 3 W हो तथा आउटपुट पॉवर 1·5 W हो, तो पॉवर गेन

$$A_p = \frac{1{\cdot}5 \text{ W}}{3 \text{ W}} = 0{\cdot}5$$

dB में पॉवर गेन $10 \log_{10} 0{\cdot}5 \simeq -3$ dB

यदि $A_p = 0{\cdot}25$ तो dB में पॉवर गेन

$$10 \log 0{\cdot}25 \simeq -6 \text{ dB}$$

यदि $A_p = 0{\cdot}125$ तो dB में पॉवर गेन

$$10 \log 0{\cdot}125 \simeq -9 \text{ dB}$$

उक्त से स्पष्ट है कि पॉवर गेन आधी होने पर डैसीबल पॉवर गेन 3 dB कम हो जाती है (तालिका 1.2)।

पॉवर गेन 10 गुना होने पर डैसीबल गेन में 10 dB की वृद्धि होती है (10 dB increase for each increase in factor of 10)

यदि पॉवर गेन 10 है तो dB में पॉवर गेन

$$10 \log 10 = 10 \text{ dB}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

तालिका 1.2

Power gain	Power gain (in dB)
1	0 dB
0·5	–3 dB
0·25	–6 dB
0·125	–9 dB
0·0625	–12 dB

यदि पॉवर गेन 100 है तो dB में पॉवर गेन

$$10 \log 100 = 20 \text{ dB}$$

यदि पॉवर गेन 1000 है तो dB में पॉवर गेन

$$10 \log 1000 = 30 \text{ dB}$$

स्पष्ट है कि जब पॉवर गेन 10 गुना होती है, तो डैसीबल पॉवर गेन में 10 dB की वृद्धि होती है (तालिका 1.3)।

तालिका 1.3

Power gain	Power gain (in dB)
1	0 dB
10	10 dB
100	20 dB
1000	30 dB
10000	40 dB

इसी प्रकार यदि पॉवर गेट 0·1 होती है तो dB पॉवर गेन –10 dB होती है, पॉवर गेन 0·01 होने पर dB पॉवर गेन –20 dB हो जाती है, पॉवर गेन 0·001 होने पर dB पॉवर गेन –30 dB हो जाती है इत्यादि।

प्रवर्धक की वोल्टेज गेन को डैसीबल में व्यक्त करना (Specifying voltage gain of amplifier in decibels)—वोल्टेज लाभ को भी डैसीबल में व्यक्त किया जा सकता है। डैसीबल वोल्टेज लाभ निम्न प्रकार से परिभाषित किया जा सकता है—

$$\text{Voltage gain in decibels} = 20 \log \frac{V_o}{V_i} \quad \text{or} \quad 20 \log A_v$$

जहाँ $A_v = \frac{V_o}{V_i}$ (voltage gain)

उदाहरणत : यदि $A_v = 40$, तो डैसीबल में वोल्टेज लाभ

$$20 \log 40 = 32 \text{ dB}$$

उल्लेखनीय है कि यदि वोल्टेज गेन दोगुनी होती है तो डैसीबल वोल्टेज गेन में 6 dB की वृद्धि होती है (तालिका 1.4) तथा यदि वोल्टेज गेन आधी होती है तो डैसीबल वोल्टेज गेन 6 dB कम हो जाती है (तालिका 1.5)।

तालिका 1.4

Voltage gain	Voltage gain (in decibels)
1	0 dB
2	6 dB
4	12 dB
8	18 dB

तालिका 1.5

Voltage gain	Voltage gain (in decibels)
1	0 dB
0·5	–6 dB
0·25	–12 dB
0·125	–18 dB

यह भी उल्लेखनीय है कि वोल्टेज गेन 10 गुना हो जाती है तो डैसीबल वोल्टेज गेन में 20 dB की वृद्धि होती है (तलिका 1.6)

तालिका 1.6

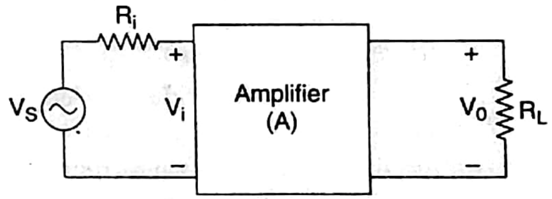
Voltage gain	Voltage gain (in decibels)
1	0 dB
10	20 dB
100	40 dB
10000	60 dB

पॉवर गेन तथा वोल्टेज गेन में सम्बन्ध (Relation of power and voltage gains)—यदि किसी प्रवर्धक की इनपुट वोल्टेज V_i तथा आउटपुट वोल्टेज V_o हो (चित्र 1.2) तो प्रवर्धक की इनपुट पॉवर

$$P_i = \frac{V_i^2}{R_i}$$

तथा प्रवर्धक की आउटपुट पॉवर

$$P_o = \frac{V_o^2}{R_L}$$



चित्र 1.2—पॉवर गेन तथा वोल्टेज गेन में सम्बन्ध प्राप्त करना

जहाँ R_i प्रवर्धक की इनपुट प्रतिबाधा तथा R_L प्रवर्धक के आउटपुट पर लगी लोड प्रतिबाधा है।

अतः प्रवर्धक की पॉवर गेन

$$A_p = \frac{P_o}{P_i} = \frac{\frac{V_o^2}{R_L}}{\frac{V_i^2}{R_i}} = \left(\frac{V_o}{V_L}\right)^2 \frac{R_i}{R_L}$$

$$= A_v^2 \frac{R_i}{R_L} \quad \ldots(1.1)$$

यदि इनपुट तथा लोड प्रतिबाधायें मैच हों (If the input and load impedence are matched)—

Scanned with CamScanner

यदि इनपुट तथा लोड प्रतिबाधायें matched हों (अर्थात $R_i = R_L$)।

अतः, समीकरण 1.1 से— $A_P = A_v^2$ ...(1.2)

अर्थात पॉवर गेन वोल्टेज गेन का square होती है।

समीकरण 1.2 के दोनों side का log लेने पर

$$\log A_p = 2 \log A_v \quad ...(1.3)$$

समीकरण 1.3 की दोनों side को 10 से गुणा करने पर

$$10 \log A_p = 20 \log A_v \quad ...(1.4)$$

समीकरण 1.4 से स्पष्ट है कि impedence matched system में डैसीबल पॉवर गेन तथा डैसीबल वोल्टेज गेन का मान समान (equal) होता है।

यदि इनपुट तथा लोड प्रतिबाधायें मैच न हों (If the input and load impedences are not matched)—

यदि प्रवर्धक की इनपुट व लोड प्रतिबाधायें matched न हों तो लोड प्रतिबाधा इनपुट प्रतिबाधा के तुल्य नहीं होती ($R_L \neq R_i$)।इस स्थिति में डैसीबल पॉवर गेन व डैसीबल वोल्टेज का मान अलग-अलग calculate करना पड़ता है।

बहुचरण की डैसीबल (decibel) **में लब्धि ज्ञात करना** (To find gain of multistage amplifier in dB)—

यदि n स्टेज जिनकी वोल्टेज गेन क्रमशः $A_1, A_2, A_3, ..., A_n$ हैं, को जोड़कर बहुचरण प्रवर्धक बनाया जाये, तो बहुचरण प्रवर्धक की वोल्टेज गेन

$$A = A_1 \times A_2 \times A_3 \times ... \times A_n$$

उक्त समीकरण का log लेने पर तथा 20 से गुणा करने पर,

$$20 \log A = 20 \log A_1 + 20 \log A_2 + ... + 20 \log A_n$$

अतः प्रवर्धक की कुल वोल्टेज गेन dB में,

$$A_{dB} = A_{dB_1} + A_{dB_2} + ... + A_{dB_n}$$

अतः बहुचरण प्रवर्धक का dB में कुल लाभ (gain) सभी स्टेजों के dB में अलग-अलग वोल्टेज लाभ का योग करके प्राप्त किया जा सकता है।

उदाहरणतः माना कि किसी दो स्टेज वाले प्रवर्धक के प्रथम स्टेज का वोल्टेज लाभ 100 (अर्थात 40 dB) है तथा दूसरे स्टेज का वोल्टेज लाभ 200 (अर्थात 46 dB) है तो इस दो स्टेज प्रवर्धक का कुल लाभ

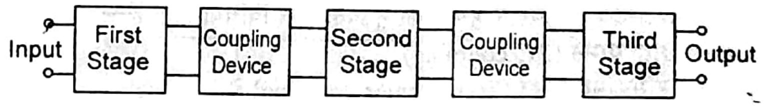
$$A = 100 \times 200 = 20,000$$

इस प्रवर्धक का dB में कुल वोल्टेज लाभ होगा

$$A_{dB} = 40 \text{ dB} + 46 \text{ dB} = 86 \text{ dB}.$$

§ 1.4. युग्मन का अर्थ (Meaning of Coupling) :

बहुचरण प्रवर्धक प्राप्त करने के लिये प्रवर्धक के एक स्टेज को अगले-अगले स्टेज से जोड़ा जाता है। एक स्टेज को अगले स्टेज से जोड़ने के लिये युग्मन युक्ति (coupling device) को प्रयोग किया जाता है। एक स्टेज को दूसरे स्टेज से किसी युग्मन युक्ति के माध्यम से जोड़ने की प्रक्रिया को युग्मन कहते हैं (चित्र 1.3)।



चित्र 1.3—बहुचरण प्रवर्धक के कई स्टेज जोड़ने के लिये युग्मन युक्ति का प्रयोग

§ 1.5. युग्मन की आवश्यकता (Need of Coupling) :

बहुचरण प्रवर्धक में एक स्टेज का अगले स्टेज से जोड़ने के लिये युग्मन युक्ति का प्रयोग निम्न आवश्यकताओं की पूर्ति हेतु किया जाता है—

(1) पहले स्टेज की a.c. आउटपुट को अगले स्टेज की इनपुट में स्थानांतरण (Transfer) करने के लिये।

(2) दोनों स्टेज की d.c. बायसिंग को अलग रखने के लिये अर्थात् यदि दो प्रवर्धकों को बिना युग्मन युक्तियों के जोड़ दिया जाये, तो वे एक-दूसरे की d.c. बायसिंग को डिस्टर्ब कर सकते हैं।

"In a multistage amplifier, a number of single stage amplifier are connected in cascade arrangement, i.e. output of first stage is connected to the input of the second stage through a suitable coupling device and so on. The purpose of coupling device (e.g. a capacitor, transformer, etc.) is :

(i) to transfer a.c. output of one stage to the input of the next stage and

(ii) to isolate the d.c. conditions of one stage from the next stage. Each stage consists of one transistor and associated circuitry and is coupled to the next stage through a coupling device. The name of the amplifier is usually given after the type of coupling used."

§ 1.6. युग्मन के प्रकार (Types of Coupling) :

अभी हमने देखा कि बहुचरण प्रवर्धक प्राप्त करने हेतु युग्मन युक्तियों द्वारा एक स्टेज को दूसरे स्टेज से जोड़ा जाता है। इन युग्मन युक्तियों में यह विशेषता होनी आवश्यक है कि यह a.c. सिगनल को एक स्टेज से दूसरे स्टेज को pass होंने दें किन्तु d.c. को न होने दें (अर्थात दोनों स्टेजों की d.c. बायसिंग अलग रहे)।

संधारित्र ऐसी युक्ति है जो कि a.c. को तो pass करती है लेकिन d.c. को pass नहीं करती। ऐसा इसलिये क्योंकि संधारित्र (capacitor) का प्रतिघात $X_c = \frac{1}{2\pi fC}$ होता है। चूंकि d.c. की आवृत्ति शून्य होती है, अतः d.c. पर संधारित्र का प्रतिघात (reactance) अनंत होता है तथा d.c. के लिये संधारित्र खुला परिपथ (open circuit) की भांति व्यवहार करता है तथा d.c. को pass नहीं होने देता। उच्च आवृत्तियों पर संधारित्र का प्रतिघात कम होता है तथा संधारित्र उन्हें pass कर देता है।

ट्रांसफॉर्मर वह युक्ति है जो विद्युत चुम्कीय प्रेरण (Electromagnetic induction) के सिद्धान्त पर कार्य करती है। यह केवल a.c. पर कार्य करती है, d.c. पर नहीं।

अतः, मल्टीस्टेज प्रवर्धकों में युग्मन हेतु मुख्य तौर पर यह दो युक्तियाँ, अर्थात कैपेसिटर तथा ट्रांसफॉर्मर, प्रयुक्त की जाती हैं।

Scanned with CamScanner

AKG TECHNICAL CLASSES

अतः, मल्टीस्टेज प्रवर्धकों में युग्मन की मुख्यतः निम्न विधियाँ होती हैं—

(i) *RC* युग्मन (*RC* coupling)
(ii) ट्रांसफॉर्मर युग्मन (Transformer coupling)
(iii) प्रत्यक्ष युग्मन (Direct coupling)

§ 1.7. मल्टीस्टेज प्रवर्धकों की आवृत्ति अनुक्रिया वक्र (Frequency Response Curve of Multistage Amplifiers) :

किसी प्रवर्धक का कार्य निवेश संकेत (Input signal) का प्रवर्धन करने का होता है। लेकिन प्रवर्धक को प्राप्त निवेश संकेत किसी एक विशेष आवृत्ति का नहीं होता। इनपुट सिगनल में आवृत्तियों का परास (range) होता है। उस पूरे परास (range) में से कोई भी आवृत्ति उस इनपुट सिगनल में हो सकती है।

उदाहरण के तौर पर मनुष्य की ध्वनि में 30 Hz से 18 kHz तक की सभी आवृत्तियाँ पायी जाती हैं। इस सिगनल को ऑडियो सिगनल भी कहते हैं।

इसलिये किसी प्रवर्धक के लिये आवश्यक है कि वह प्रत्येक आवृत्ति को समान रूप से प्रवर्धित करे। प्रवर्धक का विभिन्न आवृत्तियों पर लाभ (gain) ज्ञात करने के लिये ही आवृत्ति अनुक्रिया वक्र खींचा जाता है।

निवेश संकेत की आवृत्ति तथा वोल्टता लाभ (voltage gain) के बीच खींचा गया ग्राफ आवृत्ति अनुक्रिया वक्र कहलाता है। चूँकि आवृत्ति की बहुत बड़ी सीमा के लिये यह ग्राफ खींचा जाता है, इसलिये सेमीलॉग ग्राफ पेपर का प्रयोग किया जाता है।

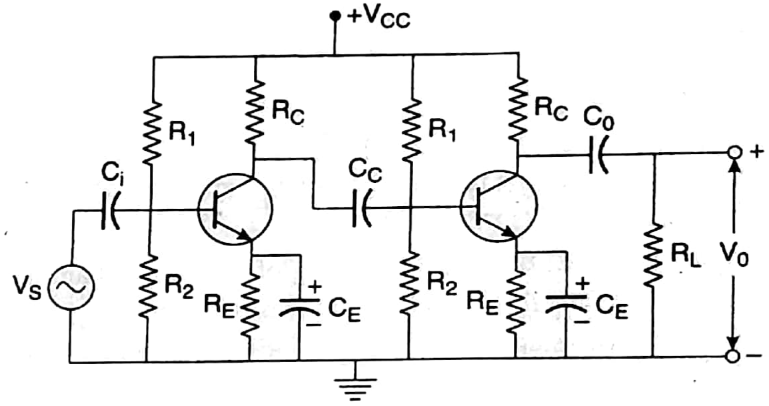
ग्राफ पेपर पर *x*-अक्ष पर आवृत्ति तथा *y*-अक्ष पर वोल्टेज लाभ लेकर इस ग्राफ को खींचा जाता है। किसी प्रवर्धक के आवृत्ति अनुक्रिया वक्र से यह स्पष्ट हो जाता है कि विभिन्न आवृत्तियों पर प्रवर्धक का वोल्टेज लाभ (voltage gain) कितना है तथा आवृत्ति की किस रेंज में इस प्रवर्धक को प्रयोग करना उचित है अर्थात आवृत्ति की किस रेंज में इस प्रवर्धक को प्रयोग करने पर संतोषजनक (satisfactory) वोल्टेज लाभ प्राप्त होगा।

मल्टीस्टेज प्रवर्धकों में विभिन्न कप्लिंग युक्तियाँ लगाने के कारण विभिन्न प्रकार के मल्टीस्टेज प्रवर्धकों के आवृत्ति अनुक्रिया वक्र भी भिन्न होते हैं।

अतः, प्रत्येक कप्लिंग स्कीम के आवृत्ति अनुक्रिया वक्र का अध्ययन करना महत्वपूर्ण है। अगले कुछ खण्डों में विभिन्न कप्लिंग स्कीम को परिपथ, उनके घटकों का महत्व तथा उनकी आवृत्ति अनुक्रिया वक्र का विवरण दिया जा रहा है। आपसे अनुरोध है कि इनका ध्यानपूर्वक अध्ययन करें।

§ 1.8. प्रतिरोध संधारित्र युग्मन (Resistance Capacitance Coupling or *RC* Coupling) :

युग्मन की यह विधि सबसे अधिक प्रयोग में लायी जाती है। इस विधि को *RC* कप्लिंग विधि इसलिये कहा जाता है क्योंकि इस प्रकार के युग्मन में पहले स्टेज के कलैक्टर प्रतिरोध (R_C) पर प्राप्त सिगनल को दूसरे स्टेज की बेस को एक युग्मन संधारित्र C_C (coupling capacitor) द्वारा युग्मित (couple) किया जाता है (चित्र 1.4)। युग्मन संधारित्र C_C पहले स्टेज की d.c. वोल्टेज को दूसरे स्टेज पर पहुँचने से रोकता है किन्तु ac signal को pass करता है) इसलिये इस संधारित्र को ब्लॉकिंग संधारित्र (blocking capacitor) भी कहते हैं (blocking का अर्थ है रोकना)। इस रोक संधारित्र के कारण एक स्टेज की d.c. बायसिंग दूसरे स्टेज को प्रभावित नहीं करती।



चित्र 1.4—*RC* युग्मित द्विचरण प्रवर्धक

***RC* युग्मित प्रवर्धक में प्रयुक्त मुख्य घटकों का विवरण** (Description of Main Components used in *RC* Coupled Amplifier)—*RC* युग्मित प्रवर्धक का basic building block विभिन्न सिंगल स्टेज प्रवर्धक होतें हैं। इन सिंगल स्टेजों को कप्लिंग कैपेसिटर के माध्यम से युग्मित (couple) किया जाता है। सिंगल स्टेज प्रवर्धक में प्रवर्धन हेतु ट्रांजिस्टर का प्रयोग किया जाता है। ट्रांजिस्टर को कॉमन एमीटर मोड में संयोजित किया गया है। सप्लाई वोल्टेज V_{CC} डी॰ सी॰ बायसिंग हेतु संयोजित की गई है। R_1, R_2, तथा R_E बायसिंग प्रतिरोध हैं। R_1, R_2 प्रवर्धक को पोटैंशियल डिवाइडर बायसिंग प्रदान करते हैं जिससे ट्रांजिस्टर का आपरेटिंग बिन्दु प्रवर्धन के समय अपने आउटपुट अभिलक्षणों के सक्रिय क्षेत्र (active region) में रहता है। इस प्रकार इनपुट सिगनल ठीक प्रकार से प्रवर्धित हो जाता है तथा जब वह प्रवर्धित होकर आउटपुट पर प्राप्त होता है तो उसकी तरंग का आकार ठीक इनपुट तरंग के समान होता है अर्थात तरंग के आकार में विरूपण (distortion) नहीं होता।

RC युग्मित प्रवर्धकों में प्रत्येक दो स्टेजों में मध्य एक उच्च मान का संधारित्र C_C लगाया जाता है जिसको युग्मन संधारित्र (coupling capacitor) कहा जाता है। यह युग्मन संधारित्र एक स्टेज के a.c. आउटपुट को दूसरे स्टेज के इनपुट पर युग्मित (couple) करता है तथा दोनों स्टेजों की d.c. बायसिंग को isolate करता है।

C_E बाइपास संधारित्र (by pass capacitor) है। यह एमीटर टर्मिनल के सारे a.c. घटकों को बाइपास कर देता है। यदि C_E संयोजित नहीं किया जाये तो R_E पर उत्पन्न a.c. वोल्टेज, इनपुट a.c. वोल्टेज पर प्रभाव डालेगी (अर्थात् V_{BE} को कम कर देगी क्योंकि ($V_{BE} = V_B - V_E$ या $V_{BE} = V_B - I_E R_E$)। इससे प्रवर्धक का वोल्टेज लाभ (voltage gain) घट जायेगा। अतः, C_E लगाने से a.c. घटक R_E को बाइपास करके C_E से पास (pass) हो जाते हैं तथा R_E से केवल डी॰ सी॰ पास होती है। यदि C_E इनपुट सिगनल की न्यूनतम आवृत्ति (lowest frequency) को आसानी से पास (pass) कर देता है, तो उच्च आवृत्तियाँ और भी आसानी से पास (pass) हो जायेंगी $\left(X_C = \frac{1}{2\pi fc}\right)$। अतः C_E के मान का चुनाव इस प्रकार से किया जाता है जिससे न्यूनतम आवृत्ति पर इसका प्रतिघात एमीटर प्रतिरोध X_{C_E}, R_E की तुलना में काफी कम

Scanned with CamScanner

हो। व्यवहारिक तौर पर नयूनतम आवृत्ति पर X_{C_E} का मान R_E के दसवें भाग से अधिक नहीं होना चाहिये अर्थात् न्यूनतम आवृत्ति पर $X_{C_E} \leq \frac{R_E}{10}$ ।

आउटपुट पर जो भी प्रतिरोध संयोजित हो, उसे R_L से प्रकट किया गया है। अधिकांशतः प्रवर्धन के कई चरण (stage) प्रयुक्त किये जाते हैं। अतः R_L द्वारा अगले स्टेज का इनपुट प्रतिरोध प्रकट किया जाता है।

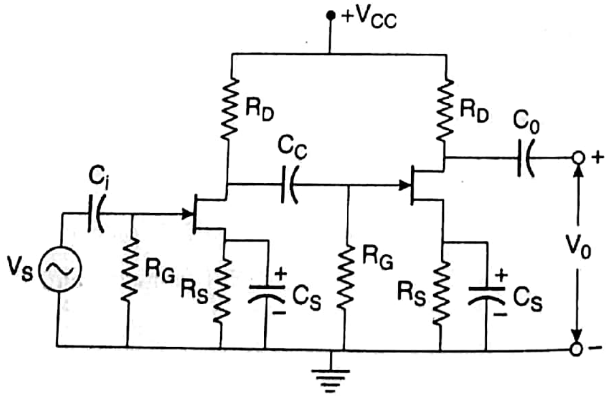
RC युग्मित प्रवर्धक की कार्यप्रणाली (Working of RC coupled amplifier)—

चित्र 1.4 में एक द्विचरण RC युग्मित प्रवर्धक (Two stage multistage amplifier) का चित्र प्रदर्शित है। इसको two stage इसलिये कहा गया है क्योंकि इसमें प्रवर्धक को दो स्टेज (अर्थात दो ट्रांजिस्टर) हैं।

चित्र को देखने से ज्ञात होता है कि पहले स्टेज के कलक्टर पर प्राप्त सिगनल (जो कि इस स्टेज का आउटपुट सिगनल भी है) को अगली स्टेज के बेस पर एक कप्लिंग संधारित्र के द्वारा प्रदान (feed) किया जा रहा है अर्थात दोनों स्टेजों के मध्य एक संधारित्र C_C लगाया गया है जिसको कप्लिंग संधारित्र कहते हैं। इसी प्रकार यदि दो से अधिक स्टेज वाला प्रवर्धक होता है तो प्रत्येक दो स्टेज के मध्य कप्लिंग संधारित्र प्रयोग किया जाता है।

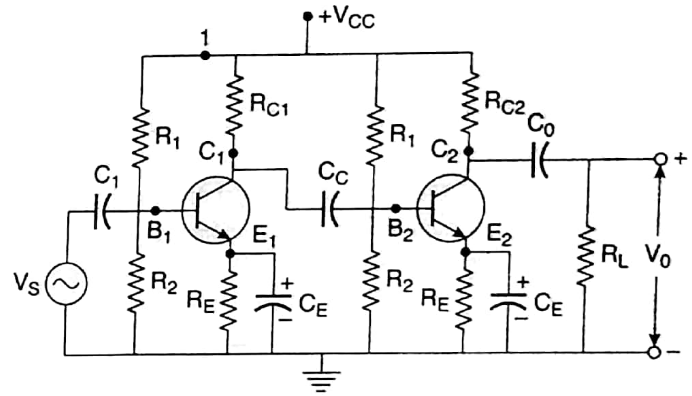
जब a.c. सिगनल को पहले स्टेज की बेस पर एप्लाई किया जाता है, तो यह प्रवर्धित होकर कलक्टर प्रतिरोध R_C पर प्राप्त होता है। R_C पर प्राप्त इस प्रवर्धित सिगनल को और अधिक प्रवर्धित करने के लिये इसे अगले स्टेज की बेस पर एक युग्मन संधारित्र C_C (coupling capacitor) के माध्यम से दे देते हैं। इस प्रकार दूसरा स्टेज सिगनल को और अधिक प्रवर्धित कर देता है। इस प्रकार कई स्टेजों (stages) प्रयोग में लाकर सिगनल को अधिक प्रवर्धित (Amplify) किया जा सकता है।

बहुचरण RC प्रवर्धकों में बाइपोलर जंक्शन ट्रांजिस्टरों (BJT) के अतिरिक्त फील्ड एफेक्ट ट्रांजिस्टर (FET) का भी प्रयोग कर सकते है (चित्र 1.5)। FET छोटा तथा हल्का होता है। BJT की अपेक्षा इसका इनपुट प्रतिरोध भी अधिक प्राप्त होता है।



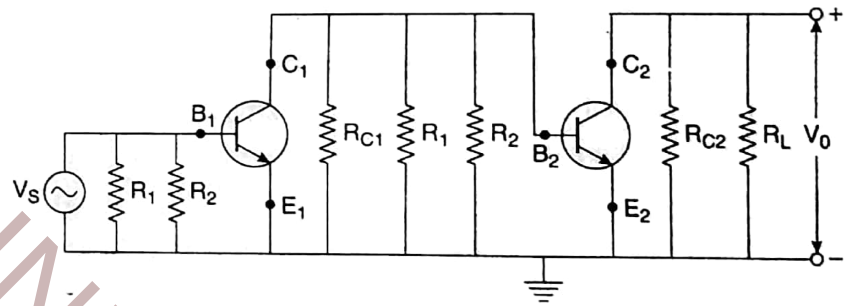
चित्र 1.5—FET का प्रयोग करके RC युग्मित द्विचरण प्रवर्धक

RC युग्मित प्रवर्धक का वोल्टेज लाभ ज्ञात करना (To find voltage gain of RC coupled amplifier)— a.c. वोल्टेज लाभ ज्ञात करने के लिये RC युग्मित प्रवर्धक (चित्र 1.6)



चित्र 1.6—RC युग्मित प्रवर्धक

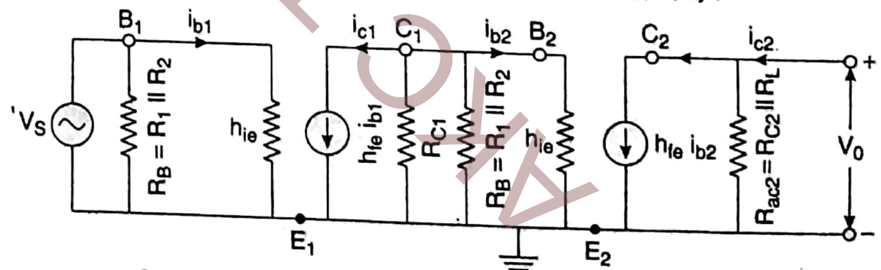
का a.c. तुल्य परिपथ (चित्र 1.7) खींचना पड़ेगा। यह परिपथ खींचने के लिये निम्न बातों का ध्यान रखना पड़ता है—



चित्र 1.7—a.c. तुल्य सर्किट

(1) सभी युग्मन संधारित्र तथा बाइपास संधारित्र को लघु परिपथित (short circuit) कर दीजिये।

(2) d.c. पावर सप्लाई को भी लघु परिपथ से प्रतिस्थापित (replace) कर दीजिये। a.c. तुल्य सर्किट बनाने के लिये V_{CC} को लघु परिपथित कर देते हैं जिसके कारण बिन्दु (1) (चित्र 1.6) भूयोजित (ground) हो जाता है। इसलिये R_1 तथा R_2 दोनों बेस तथा भू (ground) के बीच दिखाये गये हैं (चित्र 1.7 देखें)।

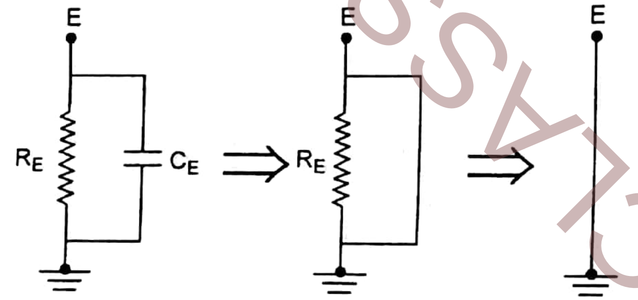


चित्र 1.8—ट्रांजिस्टरों को h-परिमाप मॉडल द्वारा प्रतिस्थापित किया जाना

Scanned with CamScanner

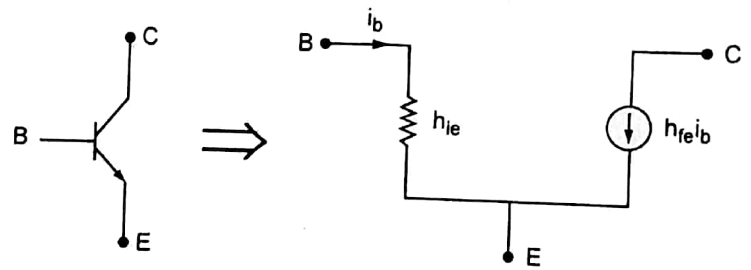
बिन्दु (1) के भू (ground) हो जाने के कारण ही R_{C_1} को कलक्टर C_1 तथा भू (ground) के बीच दर्शाया गया है। इसी कारण R_{C_2} को भी C_2 तथा भू (ground) के बीच दर्शाया गया है।

साथ ही सभी संधारित्रों को लघु परिपथित का दिया गया है। R_E के समान्तर में C_E होने के कारण तथा C_E को लघु परिपथ किये जाने के कारण R_E परिपथ में नहीं दिखाया गया है (चित्र 1.9) अर्थात् किसी प्रतिरोध के समान्तर में लघु परिपथ होने के कारण संयुक्त (combination) का तुल्य प्रतिरोध शून्य हो जाता है। अतः दोनों एमीटर भू-संपर्कित (Grounded) दिखाये गये हैं।



चित्र 1.9—प्रतिरोध R_E का लघुपथित होना

चित्र 1.8 में ट्रांजिस्टरों के स्थान पर उनका h-परिमाप मॉडल (चित्र 1.10) (h-parameter model) दिखाया गया है।



चित्र 1.10—ट्रांजिस्टर का h-परिमाप समतुल्य

यह लगभग मॉडल (approximate model) होने के कारण इसमें h_{oe} तथा h_{re} को नगण्य (neglect) माना गया है। चित्र 1.7 में ट्रांजिस्टर को h-model से replace करके चित्र 1.8 प्राप्त होता है।

R_1 तथा R_2 समानान्तर में हैं इसलिये $R_B = R_1 \,||\, R_2$

इसी प्रकार $$R_{ac2} = R_{C2} \,||\, R_L = \frac{R_{C2} \cdot R_L}{R_{C2} + R_L}$$

जहाँ R_{ac2} दूसरे स्टेज का प्रत्यावर्ती भार (a.c. load) प्रतिरोध है।

द्विपदीय (two stage) प्रवर्धक की कुल लब्धि या लाभ ज्ञात करने के लिये प्रत्येक स्टेज की लब्धि या लाभ अलग-अलग ज्ञात करेंगे। पहले दूसरे स्टेज की लब्धि या लाभ ज्ञात करेंगे।

आपको याद होगा कि एकल स्टेज प्रवर्धक का वोल्टता लाभ होता है—

$$A_{v1} = -\frac{h_{fe} \cdot R_{ac}}{h_{ie}}$$

इसी कारण दूसरे स्टेज का लाभ $$A_{v2} = -\frac{h_{fe} \cdot R_{ac_2}}{h_{ie}}$$

पहले स्टेज का लाभ A_{v1} ज्ञात करने के लिये R_{ac_1} ज्ञात करना पड़ेगा।

चित्र को ध्यान से देखने पर पता चलता है कि पहले स्टेज का a.c. भार प्रतिरोध तीन प्रतिरोधों का समानान्तर संयुक्त रूप है, और वह तीन प्रतिरोध हैं R_{C_1}, R_B तथा h_{ie}.

अर्थात् $$R_{ac1} = R_{c1} \,||\, R_B \,||\, h_{ie}$$

अतः प्रथम स्टेज का वोल्टता लाभ,

$$A_{v_1} = -\frac{h_{fe} \cdot R_{ac_1}}{h_{ie}}$$

अतः two stage amplifier का कुल लाभ,

$$A_{v_m} = A_1 \times A_2$$

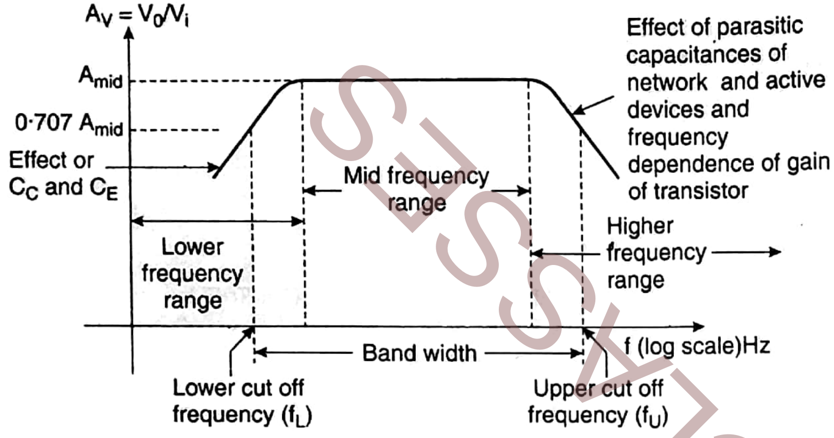
यहाँ यह बात अति महत्वपूर्ण है कि A_{v_1} का मान पहले प्रवर्धक के व्यक्तिगत लाभ (अर्थात उसके single stage gain) से कुछ कम होता है। इसका कारण यह है कि R_{C_1} के समान्तर में दूसरे स्टेज का निवेश प्रतिबाधा (input impedence) h_{ie} तथा बेस प्रतिरोध (base resistance) R_B आ जाता है जिससे उसके R_{ac_1} का मान कम हो जाता है।

ध्यान रखें यदि दो प्रवर्धक युग्मित किये जाते हैं तो दूसरे स्टेज की इनपुट प्रतिबाधा पहले स्टेज की लोड प्रतिबाधा के समानान्तर आ जाती है। इससे प्रथम स्टेज का प्रभावी लोड प्रतिरोध (या a.c. लोड प्रतिरोध) कम हो जाता है तथा प्रथम स्टेज का वोल्टेज लाभ भी कम हो जाता है। इसको लोडिंग एफैक्ट कहते हैं।

***RC* युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र** (Frequency Response Curve of *RC* Coupled Amplifier)—चित्र 1.11 में *RC* युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र प्रदर्शित है। *RC* युग्मित प्रवर्धक के आवृत्ति अनुक्रिया वक्र को तीन भागों में विभाजित किया गया है–निम्न आवृत्ति रेंज (lower frequency range), मध्य आवृत्ति रेंज (mid frequency range) तथा उच्च आवृत्ति रेंज (high frequency range)।

RC युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र देखने से पता चलता है कि वोल्टेज लाभ एक निश्चित रेंज (मध्य आवृत्ति रेंज) के लिये ही नियत रहता है तथा इस रेंज में वोल्टेज लाभ को मिड-फ्रीक्वैंसी गेन (mid frequency voltage gain or A_{mid}) कहा जाता है। कम आवृत्ति पर (निम्न आवृत्ति परास (range)) तथा बहुत अधिक पर (उच्च आवृत्ति परास (range)) पर वोल्टेज लाभ बहुत कम हो जाता है। मध्य आवृत्ति रेंज जोकि लगभग 50 Hz से 20 kHz तक होती है, में ही वोल्टेज लाभ नियत रहता है।

Scanned with CamScanner



चित्र 1.11—*RC* युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र

निम्न आवृत्तियों पर वोल्टेज लाभ कम होने के कारण (Why does the voltage gain falls at low frequency)–हम जानते हैं कि संधारित्र का प्रतिघात आवृत्ति पर निर्भर करता है।

अर्थात्
$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi fC}.$$

निम्न आवृत्ति रेंज पर gain कम होने के दो मुख्य कारण निम्न हैं—

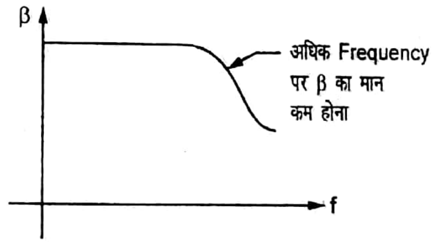
(i) *RC* युग्मित प्रवर्धक में दो स्टेजों को जोड़ने के लिये युग्मन संधारित्र C_C को प्रयोग किया जाता है। मध्य आवृत्ति रेंज (Mid frequency range) में आवृत्ति अधिक होने के कारण युग्मन संधारित्र का प्रतिघात कम होता है और हम इसे लघु परिपथ मान सकते हैं। किन्तु निम्न आवृत्ति रेंज में आवृत्ति का मान इतना कम होता है जिसके कारण प्रतिघात अत्यधिक हो जाता है। युग्मन संधारित्र के प्रतिघात अधिक होने के कारण उस पर वोल्टतापात (voltage drop) होता है तथा इससे सिगनल की हानि होता है तथा लाभ घट जाता है। यदि इनपुट पर d.c. सिगनल पर दिया जाये तो प्रतिघात अनंत हो जायेगा (क्योंकि d.c. सिगनल को आवृत्ति शून्य होती है) तथा आउटपुट वोल्टेज शून्य हो जायेगा। इस प्रकार हम देखते हैं कि आवृत्ति को निम्न आवृत्ति रेंज में कम करने पर आउटपुट वोल्टेज तथा वोल्टेज लाभ कम होने लगते हैं।

(ii) एमीटर संधारित्र C_E का कार्य एमीटर धारा के a.c. घटक को बाइपास करना होता है। यदि सिगनल की आवृत्ति मध्य आवृत्ति परास (mid frequency) में है तो C_E का प्रतिघात $\frac{1}{2\pi fC_E}$ कम होगा तथा यह a.c. को बाइपास कर देगा। किन्तु यदि सिगनल की आवृत्ति निम्न आवृत्ति (frequency) रेंज में है तो C_E का प्रतिघात (reactance) बढ़ जाने से वह a.c. घटकों को पूरी तरह से बाइपास नहीं कर पायेगा। अतः a.c. घटकों का कुछ भाग अब एमीटर प्रतिरोध R_E से भी प्रवाहित होने लगेगा। इस कारण प्रवर्धक का शुद्ध (Net gain) कम हो जायेगा। इस प्रक्रिया को ऋणात्मक धारा फीडवैक (Negative current feedback) भी कहते हैं तथा इसकी विस्तृत

जानकारी आपको प्रवर्धकों में पुनः भरण (feedback in amplifiers) (chapter No. 3) में दी जायेगी।

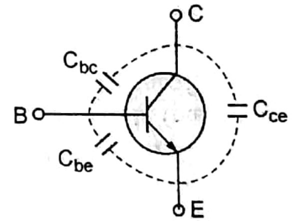
उच्च आवृत्ति रेंज में लाभ कम होने के कारण (Why does gain falls at high frequencies)—जैसा कि आवृत्ति अनुक्रिया वक्र से पता चलता है कि उच्च आवृत्तियों पर (अर्थात् high frequency range) में भी लाभ कम जो जाता है। इसके कारण निम्न हैं—

(i) किसी भी ट्रांजिस्टर के β का मान आवृत्ति पर निर्भर करता है। β का मान अधिक आवृत्ति पर बहुत कम हो जाती है जिससे प्रवर्धक का लाभ बहुत कम हो जाता है। (चित्र 1.12)



चित्र 1.12—β पर आवृत्ति का प्रभाव

(ii) चित्र 1.13 को ध्यान से देखें। जैसा कि आपने पढ़ा होगा कि ट्रांजिस्टर में दो संधियाँ होती हैं और इन संधियों पर depletion region भी होते हैं। इन depletion region के कारण ट्रांजिस्टर के तीनों टर्मिनलों के बीच में धारिता (capacitance) उत्पन्न हो जाता है। इसे अंतः इलैक्ट्रोड धारिता (inter electrode capacitance) कहते हैं। इन धारिताओं (capacitances) को समाप्त नहीं किया जा सकता।



चित्र 1.13—अंतः इलैक्ट्रोड धारिता

Capacitance C_{bc} बेस और कलक्टर के बीच होता है। इसलिये यह इनपुट को आउटपुट से जोड़ देता है। आवृत्ति अधिक होने पर C_{bc} का प्रतिघात अत्यंत कम हो जाता है।

इससे परिपथ में ऋणात्मक फीडबैक हो जाता है तथा लाभ कम हो जाता है।

C_{be} का प्रभाव इनपुट साइड में होता है। अधिक आवृत्ति पर इसका प्रतिघात कम हो जाता है जिससे प्रवर्धक की इनपुट प्रतिबाधा घट जाती है तथा लाभ कम हो जाता है।

(iii) प्रवर्धक परिपथ की संयोजक तारों की बीच में भी कुछ संधारिता होती है। इस धारिता को अंतः वायरिंग धारिता (interwiring capacitance) कहते हैं। मध्य आवृत्ति परास में इसका प्रभाव पता नहीं चलता क्योंकि इनका मान बहुत कम होती है (5 to 20 pF) किन्तु उच्च आवृत्ति पर यह महत्वपूर्ण हो जाते हैं तथा इनका प्रतिघात बहुत कम हो जाता है, जिससे लाभ भी कम हो जाता है।

मध्य आवृत्ति रेंज में लाभ लगभग एकसार रहता है (Gain of *RC* coupled amplifier remains almost flat at mid-frequencies)—सामान्यतः, *RC* युग्मित प्रवर्धक की मध्य आवृत्ति रेंज लगभग 50 Hz से 20 kHz होती है। मध्य आवृत्ति रेंज में *RC* युग्मित प्रवर्धक का

AKG TECHNICAL CLASSES

Scanned with CamScanner

वोल्टेज लाभ एकसार (flat) होता है। इस आवृत्ति रेंज में परिपथ में जुड़ी धारिताओं के मान बदलने पर भी आउटपुट वोल्टेज लगभग अप्रभावित रहता है। इस आवृत्ति रेंज में कप्लिंग धारिता C_C का प्रतिघात $\frac{1}{\omega C_C}$ का मान बहुत कम होता है तथा आवृत्ति बढ़ने पर यह प्रतिघात घटता है जो कि लाभ को बढ़ाने का प्रयत्न करता है परन्तु आवृत्ति बढ़ने पर यह प्रतिघात प्रथम स्टेज के लोडिंग को बढ़ा देता है जिससे लाभ घट जाता है। ये दोनों फैक्टर लगभग एक दूसरे को निरस्त कर देते हैं जिससे मध्य आवृत्ति रेंज में प्रवर्धक का वोल्टेज लाभ लगभग नियत रहता है।

इस आवृत्ति रेंज में ट्रांजिस्टर की आन्तरिक धारिताओं के प्रतिघात बहुत अधिक हो जाते हैं। क्योंकि स्वयं ये धारितायें बहुत सूक्ष्म (picofarad) में होती हैं। क्योंकि इन धारिताओं की तुल्य धारिता प्रतिरोधों के साथ समान्तर में होती हैं, अत: इन प्रतिघातों को इस आवृत्ति रेंज में नगण्य मान लेते हैं।

अत: RC युग्मित ट्रांजिस्टर प्रवर्धक की मध्य आवृत्ति रेंज वह रेंज है जिसमे सभी धारितीय प्रतिघातों को उनसे सम्बन्धित प्रतिरोधों की तुलना में नगण्य मानकर उनकी उपेक्षा (neglect) की जा सकती है।

इस प्रकार हम देखतें है कि RC युग्मित प्रवर्धक का लाभ मध्य आवृत्ति रेंज में नियत रहता है। यह रेंज 50 Hz से लगभग 20 kHz तक की होती है। यदि आवृत्ति को 50 Hz से कम करें, (अर्थात् low frequency range की ओर जायें) या 20 kHz से अधिक (अर्थात् उच्च आवृत्ति रेंज की ओर जायें), तो लाभ बहुत कम हो जाता है।

बैंड चौड़ाई (Band width) – RC युग्मित प्रवर्धक की आवृत्ति अनुक्रिया वक्र देखने से पता चलता है कि उसका लाभ मध्य आवृत्ति रेंज के लिये ही नियत (A_{mid}) रहता है। उच्च आवृत्ति तथा निम्न आवृत्ति में यह लाभ घट जाता है। इसलिये आवृत्ति की वह सीमा तय करने की आवश्यकता होती है जिसके भीतर प्रवर्धक के लाभ को अच्छा कहा जा सके।

यदि किसी आवृत्ति पर प्रवर्धक की लाभ उसकी अधिकतम लाभ (A_{mid}) की 70·7 % से अधिक है तो लाभ को अच्छा कहा जा सकता है। मध्य आवृत्ति क्षेत्र के दोनों ओर की आवृत्तियों के वह मान जहाँ पर प्रवर्धक का लाभ अधिकतम लाभ का 70·7 % हो जाता है, cut off frequency कहलाती हैं (चित्र 1.11)।

अर्थात् fu तथा f_L कट-ऑफ आवृत्ति हैं तथा इन पर प्रवर्धक का लाभ अधिकतम लाभ का 70·7 % होगा।

f_L चूँकि निम्न छोर पर है, इसलिये इसे न्यून कट ऑफ (Lower cut off frequency) आवृत्ति कहते हैं।

f_u चूँकि उच्च छोर पर है, इसे उच्च कट ऑफ आवृत्ति (Higher cut off frequency) कहते हैं। इन frequencies का अन्तर $fu - f_L$ बैंड चौड़ाई या Band width कहलाता है।

बैंड चौड़ाई वह आवृत्ति रेंज है जिसमें प्रवर्धक का वोल्टेज लाभ उसके अधिकतम लाभ का 70·7 % या उससे अधिक होता है।

"The range of frequencies over which the voltage gain of an amplifier is equal to (or greater than) 70·7 % of the maximum gain is known as Bandwidth."

ध्यान दें कि कट ऑफ आवृत्तियों पर वोल्टेज लाभ अधिकतम लाभ से 3 dB कम होता है।

माना कि अधिकतम वोल्टेज लाभ (मिड-आवृत्तियों पर) $= A_{mid}$

dB में अधिकतम वोल्टेज लाभ $= 20 \log A_{mid}$

कट ऑफ आवृत्तियों पर वोल्टेज लाभ $= 0{\cdot}707\, A_{mid}$

कट ऑफ आवृत्तियों पर वोल्टेज लाभ (dB) में $= 20 \log (0{\cdot}707\, A_{mid})$

अत:, अधिकतम वोल्टेज लाभ तथा कट ऑफ आवृत्तियों पर वोल्टेज लाभ में अंतर (dB में)

$$= 20 \log A_{mid} - 20 \log (0{\cdot}707\, A_{mid})\ \text{dB}$$
$$= 20 \log \left(\frac{A_{mid}}{0{\cdot}707\, A_{mid}}\right) \text{dB}$$
$$= 20 \log 1{\cdot}414 = 20 \log \sqrt{2}$$
$$= 10 \log 2 = 3\ \text{dB}$$

अत:, प्रवर्धक की बैंडविड्थ वह आवृत्ति सीमा होती है जिसमें उसका वोल्टेज लाभ अधिकतम लाभ से 3 dB कम हो जाता है।

"Bandwidth of an amplifier is the range of frequencies at the limits of which its voltage gain falls by 3 dB from the maximum gain."

हमने देखा कि कट-ऑफ आवृत्तियों पर वोल्टेज लाभ अधिकतम वोल्टेज लाभ का 0·707 (या $\frac{1}{\sqrt{2}}$) गुना हो जाता है। चूँकि पॉवर लाभ वोल्टेज लाभ के वर्ग (square) के समानुपाती होता है, अत: कट-ऑफ आवृत्ति पर शक्ति लाभ अधिकतम शक्ति लाभ का $\left(\frac{1}{\sqrt{2}}\right)^2$ अर्थात् $\frac{1}{2}$ होता है।

अत:, कट-ऑफ आवृत्ति पर पॉवर लाभ अधिकतम पॉवर लाभ का आधा होता है।

उक्त कारणों से कट-ऑफ आवृत्तियों को 3 dB आवृत्ति (3 dB frequencies) या अर्द्धशक्ति आवृत्ति (half power frequencies) भी कहा जाता है।

"कट ऑफ आवृत्तियाँ वह होती हैं जिन पर प्रवर्धक का वोल्टेज लाभ उसके अधिकतम मान का 70·7 % हो जाता है।"

"Cut off frequencis are those frequencies were the voltage gain of an amplifier falls to 70·7 % of its maximum value."

RC युग्मन के गुण-दोष व अनुप्रयोग (Merits and demerits and applications of RC coupling)—

गुण (Merits) –

1. इसका आवृत्ति अनुक्रिया वक्र बहुत अच्छा होता है तथा इसका लाभ पूरे ऑडियो रेंज में लगभग नियत रहता है। इस प्रकार ऑडियो रेंज में प्रयोग करने के लिये RC coupled amplifier सबसे अच्छा होता है।
2. इसमें प्रतिरोधों तथा संधारित्रों को प्रयोग होता है जो अत्यंत सस्ते होते हैं।
3. प्रतिरोध व संधारित्र छोटे आकार के होने के कारण परिपथ छोटा होता है।

दोष (Demerits) –

1. युग्मन के लिये संधारित्र का प्रयोग करते हैं। संधारित्र को प्रतिघात निम्न आवृत्तियों पर बहुत अधिक होता है। अत: निम्न आवृत्तियों के लिये इसका प्रयोग नहीं कर सकते।

Scanned with CamScanner

2. यह प्रतिबाधा मैचिंग (impedence matching) प्रदान नहीं कर पाता। इसकी आउट्पुट प्रतिबाधा बहुत अधिक होती है (किलोओम में) यदि प्रवर्धक के आउटपुट पर लाउडस्पीकर (loudspeaker) लगा हो, तो स्पीकर को बहुत कम शक्ति प्राप्त हो पाती है। (प्रतिबाधा मैचिंग (impedence matching) की अधिक जानकारी पाठ-2 में दी गयी है)।

अनुप्रयोग (Applications)—

RC कप्लिंग स्कीम के मुख्य अनुप्रयोग ऑडियो प्रवर्धकों में होता है; जैसे कि—

1. रिकार्ड प्लेयर (record players)
2. टेप रिकार्डर (tape recorder)
3. पब्लिक एड्रैस सिस्टम (public address system)
4. रेडियो रिसीवर (radio receiver)
5. टी० वी० रिसीवर (television receiver)

"This is the most popular and widely method of coupling because it is cheap and provides excellent audio fidelity over a wide range of frequency. It is usually employed for voltage amplification. A coupling capacitor C_C is used to connect the output of first stage to the input of the second stage and so on.

The resistances R_1, R_2 and R_E form the biasing and stabilisation network. The emitter bypass capacitor offers low reactance path to the signal. Without it, the voltage gain of each stage would be lost. The coupling capacitor C_C transmits a.c. signal but blocks d.c. This prevents d.c. interference between various stages and the shifting of operating point.

Operation. *When a.c. signal is applied to the base of the first transistor, it appears in the amplified form across its collector load R_C. The amplified signal developed across R_C is given to base of next stage through coupling capacitor C_C. The second stage does further amplification of the signal. In this way, the cascaded stages amplify the signal and the overall gain is considerably increased.*

Note that total the gain of a practical multistage amplifier is less than the product of the gains of individual stages. It is because when a second stage is made to follow the first stage, the effective load resistance of first stage is reduced due to the shunting effect of the input resistance of second stage. This reduces the gain of the stage which is loaded by the next stage. For instance, in a 3-stage amplifier, the gain of first and second stages will be reduced due to loading effect of next stage. However, the gain of the third stage which has no loading effect of subsequent stage, remains unchanged. The overall gain shall be equal to the product of the gains of three stages.

Frequency response. *Voltage gain drops off at low and high frequencies whereas it is uniform over mid-frequency range. This behaviour of the amplifier is explained below :*

(i) At low frequencies, the reactance of coupling capacitor C_C is quite high and hence very small part of signal passes from one stage to the next stage. Moreover, C_E cannot shunt the emitter resistance R_E effectively because of its large reactance at low frequencies. These two factors cause a falling off voltage gain at low frequencies.

(ii) At high frequencies, the reactance of C_C is very small and it behaves as a short circuit. This increases the loading effect of next stage and the voltage gain. Moreover, at high frequency, capacitive reactance of base-emitter junction is low which increases the base current. This reduces the current amplification factor β. Due to these two reasons, the voltage gain drops off at high frequencies.

(iii) At mid-frequencies, the voltage gain of the amplifier is constant. The effect of coupling capacitor in this frequency range is such so as to maintain a uniform voltage gain. Thus, as the frequency increases in this range, reactance of C_C decreases which tends to increase the gain. However, at the same time, lower reactance means higher loading of first stage and hence lower gain. These two factors almost cancel each other, resulting in a uniform gain at mid frequency range.

Advantages –

(i) It has excellent frequency response. The gain is constant over the audio frequency range which is the region of most importance for speech, music etc.

(ii) It has lower cost since it employs resistors and capacitors which are cheap.

(iii) The circuit is very compact as the modern resistors and capacitors are small and extremely light.

Disadvantages –

(i) The RC coupled amplifiers have low voltage and power gain. It is because the low resistance presented by the input of each stage to the preceding stage decreases the effective load resistance (R_{ac}) and hence the gain.

(ii) They have the tendency to become noisy with age, particularly in moist climates.

(iii) Impedance matching is poor. It is because the output impedance of RC coupled amplifier is several hundred ohms whereas that of a speaker is only a few ohms. Hence, little power is transferred to the loudspeaker.

Applications –

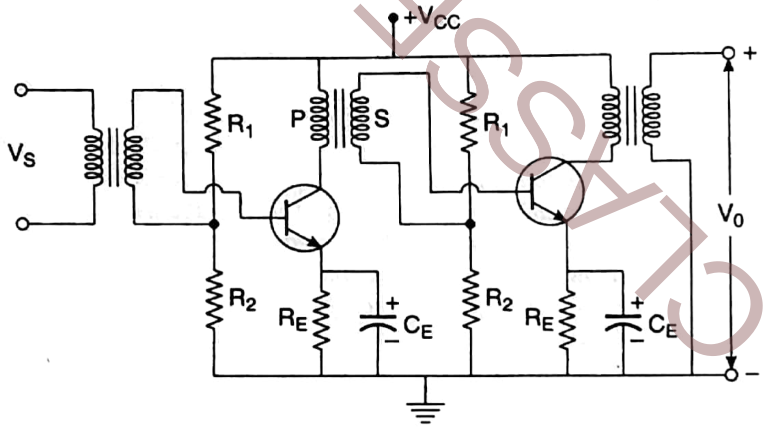
The RC coupled amplifiers have excellent audio fidelity over a wide range of frequency. Therefore, they are widely used as voltage amplifiers, e.g. in the initial stages of public address system. However, because of poor impedance matching, RC coupling is not used in the final stages."

AKC TECHNICAL CLASSES

Scanned with CamScanner

§ 1.9. टांसफॉर्मर युग्मन (Transformer Coupling) :

टांसफॉर्मर युग्मन विधि में एक प्रवर्धन स्टेज की a.c. आउटपुट वोल्टेज को अगले प्रवर्धन स्टेज के इनपुट में युग्मित करने हेतु ट्रांसफॉर्मर का प्रयोग किया जाता है। चित्र 1.14 में प्रवर्धन के दो स्टेजों के मध्य टांसफॉर्मर कप्लिंग प्रदर्शित की गई है।



चित्र 1.14—दो प्रवर्धन स्टेजों को ट्रांसफार्मर द्वारा युग्मित करना

प्रतिरोध R_C का स्थान ट्रांसफॉर्मर की प्राथमिक कुण्डली (primary winding) ने ले लिया है। ट्रांसफॉर्मर के द्वितीयक कुण्डली (secondary winding) को अगले स्टेज के बॉयसिंग सर्किट की वोल्टेज डिवाइडर (voltage divider) के बीच के बिन्दु (या दूसरे शब्दों में R_1 और R_2 के बीच के बिन्दु) तथा बेस के बीच में जोड़ा गया है (इस बात को ध्यानपूर्वक समझ लें) RC युग्मित प्रवर्धक में यह दोनों बिन्दु सीधे जुड़े हुये थे, पर ट्रांसफॉर्मर युग्मित प्रवर्धक (transformer coupled amplifier) में इन दोनों बिन्दुओं के बीच में ट्रांसफॉर्मर (transformer) की द्वितीयक कुण्डली (secondary winding) है (यदि यह बात याद रख लें, तो इसका सर्किट याद करना अत्यंत सरल हो जायेगा)।

यदि चित्र 1.14 का ध्यान से अध्ययन किया जाये तो एक मुख्य बात यह पता चलती है कि किसी युग्मन संधारित्र को प्रयोग नहीं किया गया है। RC युग्मित प्रवर्धक में युग्मन संधारित्र एक स्टेज की dc को दूसरे स्टेज में पहुँचने से रोकता था तो फिर यह कार्य यहाँ कौन करता है? अनुमान (guess) लगा करके देखें।

यदि आपका उत्तर टांसफॉर्मर है तो आपका उत्तर बिल्कुल ठीक है। टांसफॉर्मर की प्राइमरी व सेकेण्डरी कुण्डलियों के बीच में d.c. पथ (path) नहीं होता। प्राइमरी से सेकेण्डरी में सिर्फ a.c. वोल्टेज ही ट्रांसफर हो सकती है।

ट्रांसफॉर्मर युग्मित प्रवर्धक में प्रयुक्त घटकों का विवरण (Description of main components used in transformer coupled amplifier)—चित्र 1.14 में प्रयुक्त ट्रांसफॉर्मर युग्मित प्रवर्धक में दो सिंगल स्टेज प्रवर्धकों को ट्रांसफॉर्मर द्वारा युग्मित किया गया है। प्रत्येक स्टेज में प्रवर्धन हेतु ट्रांजिस्टर का प्रयोग किया गया है। टांजिस्टर को कॉमन एमीटर मोड (CE mode) में संयोजित किया गया है। सप्लाई वोल्टेज V_{CC} d.c. बायसिंग हेतु संयोजित की गई है। R_1, R_2 तथा R_E बायसिंग प्रतिरोध हैं, जो कि प्रवर्धक को पोटैंशियल डिवाइडर बायसिंग प्रदान करते हैं।

दो स्टेजों को युग्मित करने हेतु ट्रांसफॉर्मर को प्रयोग किया गया है। ट्रांसफॉर्मर द्वारा दो स्टेजों के मध्य डी० सी० isolation प्रदान किया जाता है।

C_E बायपास कैपेसिटर है। एमीटर धारा के a.c. घटक (a.c. components) इस संधारित्र के माध्यम से pass होते हैं।

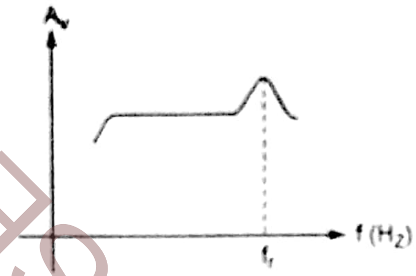
ट्रांसफॉर्मर युग्मित मल्टीस्टेज प्रवर्धक की कार्यप्रणाली (Working of multistage transformer coupled amplifier)—पहले ट्रांजिस्टर के बेस पर वोल्टेज सिगनल एप्लाई करने पर वह कप्लिंग ट्रांसफॉर्मर के प्राइमरी P पर प्रवर्धित होकर प्राप्त होता है (क्योंकि कप्लिंग ट्रांसफॉर्मर का प्राइमरी पहले ट्रांजिस्टर के कलक्टर पर संयोजित है)। प्राइमरी P पर प्राप्त इस वोल्टेज को ट्रांसफॉर्मर के सैकेण्ड्री (S) के माध्यम से अगली स्टेज के बेस में इनपुट करके और अधिक प्रवर्धित किया जाता है। RC कप्लिंग की तुलना में ट्रांसफॉर्मर कप्लिंग का मुख्य लाभ यह है कि V_{CC} द्वारा सप्लाइ की जाने वाली सम्पूर्ण d.c. वोल्टेज कलक्टर पर उपलब्ध रहती है क्योंकि प्राइमरी वाइडिंग का d.c. प्रतिरोध बहुत कम होता है (केवल कुछ ओम) (ध्यान दें कि RC कप्लिंग स्कीम में प्रतिरोध R_C पर voltage drop होता है तथा अनावश्यक पॉवर loss होता है)। जब प्रवर्धक को पॉवर प्रवर्धक (power amplifier) के रूप में प्रयोग किया जाता है, तो पॉवर को consider करना महत्वपूर्ण होता है।

कप्लिंग हेतु ट्रांसफॉर्मर के प्रयोग से न केवल power का loss कम होता है बल्कि उपयुक्त प्रतिबाधा मैंचिंग (impedence matching) भी होती है। ट्रांसफॉर्मर के टर्न-अनुपात (turn-ratio) का उपयुक्त चुनाव करके किसी भी लोड को प्रवर्धक की आउटपुट प्रतिबाधा से मैच (match) किया जा सकता है। इससे लोड को अधिकतम शक्ति प्राप्त होती है। प्रतिबाधा मैचिंग के विषय में आप अध्याय-2 में विस्तृत रूप से पढ़गे।

ट्रांसफॉर्मर युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र (Frequency response curve of transformer coupled amplifier)—ट्रांसफॉर्मर युग्मित प्रवर्धक की आवृत्ति अनुक्रिया (चित्र 1.15) को समझने हेतु ट्रांसफॉर्मर की कार्यप्रणाली तथा तुल्य परिपथ (equivalent circuit) का ज्ञान आवश्यक है। निम्न आवृत्तियों पर ट्रांसफॉर्मर की प्राथमिक (primary) कुण्डली का प्रतिघात (reactance) कम होने के कारण लाभ बहुत कम हो जाता है (चूंकि $X_L = 2\pi fL$)। स्पष्ट है कि d.c. इनपुट देने पर (अर्थात् $f = 0$ पर) लाभ शून्य हो जायेगा। उच्च आवृत्तियों पर कुण्डली के चक्करों (turns) की धारिता बाइपास संधारित्र की तरह कार्य करती है तथा लाभ कम हो जाता है। उच्च आवृत्तियों पर ट्रांसफॉर्मर की प्राइमरी व सैकेन्ड्री कुण्डलियों के मध्य उपस्थित स्ट्रे-धारितायें (stray capacitances) भी लाभ को कम कर देते हैं। इस प्रकार कुछ आवृत्तियों पर अधिक लाभ प्राप्त होती है तथा कुछ आवृत्तियों पर कम। इसलिये इस प्रकार की युग्मन विधि से तरंग रूप (wave form) में आवृत्ति विरूपण (frequency distortion) हो जाता है।

चित्र 1.15 में एक विशेष आवृत्ति (f_r) पर लाभ काफी अधिक है। इसका कारण यह है कि ट्रांसफॉर्मर की कुण्डली का प्रेरकत्व तथा उसके चक्करों के बीच की धारिता के कारण एक समानान्तर अनुनादीय परिपथ (resonance circuit) बन जाता है जिसकी प्रतिबाधा एक विशेष आवृत्ति पर बहुत अधिक होती है जिससे लाभ उस विशेष आवृत्ति पर अधिक हो जाता है। चित्र 1.15 मे प्रदर्शित बम्प (bump) इस विशेष आवृत्ति को प्रदर्शित करता है।

Scanned with CamScanner



चित्र 1.15—ट्रांसफार्मर युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र

स्पष्ट है कि ट्रांसफॉर्मर युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र बढ़िया नहीं होता। लाभ (gain) बहुत छोटी सी आवृत्ति रेंज में ही नियत रहता है तथा शेष आवृत्तियों पर लाभ में परिवर्तन (variation) होता है। अत:, विभिन्न आवृत्तियों पर प्रवर्धक का लाभ अलग-अलग होने के कारण यह प्रवर्धक विभिन्न आवृत्तियों को समान रूप से प्रवर्धिक का लाभ अलग-अलग होने के कारण यह प्रवर्धक विभिन्न आवृत्तियों का समान रूप से प्रवर्धित नहीं कर पाता। अत:, ट्रांसफॉर्मर युग्मित स्कीम निम्न आवृत्ति के ऑडियो सिगनलों के प्रवर्धन हेतु प्रयुक्त नहीं किये जाते। इनको रेडियो आवृत्ति के प्रवर्धन हेतु प्रयुक्त किया जाता है। ट्रांसफॉर्मर कप्लिंग को मुख्य रूप से प्रतिबाधा मैचिंग में प्रयुक्त किया जाता है।

ट्रांसफॉर्मर कप्लिंग के गुण, दोष तथा अनुप्रयोग (Merits, demerits and application of transformer coupling)—

गुण—

1. यह बहुत अच्छी प्रतिबाध मैचिंग (excellent impedence matching) प्रदान करती है।
2. मैचिंग के कारण यह अधिक लाभ लाभ प्रदान करता है।
3. इसकी दक्षता अधिक होती है।
4. इसमें power loss कम होता है।

दोष—

1. आवृत्ति अनुक्रिया वक्र अच्छा नहीं होता। Gain का मान आवृत्ति के साथ परिवर्तित हो जाता है। इसका कारण यह है कि ट्रांसफॉर्मर में inductance व interwinding capacitance होते हैं, जिनके कारण सभी आवत्तियाँ समान रूप से प्रवर्धित नहीं हो पातीं।
2. इसमें भारी व महंगे ट्रांसफॉर्मरों का प्रयोग करना पड़ता है।
3. आवृत्ति विरूपण हो जाता है।

अनुप्रयोग—

1. मुख्यत: ट्रांसफॉर्मर युग्मन का प्रयोग प्रतिबाधा (impedence) मैचिंग के लिये किया जाता है। अगले पाठ में शक्ति पॉवर प्रवर्धकों के बारे में पढ़ेंगे। यह पॉवर प्रवर्धक बहुचरण प्रवर्धकों में अन्तिम स्टेज के रूप में प्रयोग किये जाते हैं तथा इनका मुख्य कार्य लोड को अधिकतम शक्ति प्रदान करना होता है। इसके लिये टांसफॉर्मर प्रयोग करते हैं जो प्रवर्धक की आउटपुट प्रतिबाधा को भार प्रतिबाधा (load impedence) से मैच करते हैं।
2. रेडियो आवृत्ति संकेत (radio frequency signals) प्रवर्धित करने के लिये ट्रांसफॉर्मर युग्मन प्रयोग किया जाता है। यह आवृत्ति रेडियो तथा T.V. ग्राहक (receivers) में निम्न रेंज में होती है—

1. रेडियो रिसीवर (Radio Receiver)—

मध्यम तरंग (medium wave) 550 kHz – 1600 kHz

लघु तरंग (short wave) 3 MHz – 30 MHz

2. टी० वी० रिसीवर (T.V. Receiver)—

54 MHz – 216 MHz

" A coupling transformer is used to feed the output of one stage to the input of the next stage. The primary P of this transformer is made the collector load and its secondary S gives input to the next stage.

Operation. *When an a.c. signal is applied to the base of first transistor, it appears in the amplified form across primary P of the coupling transformer. The voltage developed across primary is transferred to the input of the next stage by the transformer secondary. The second stage provides amplification in an exactly same manner.*

Frequency response. *Frequency response is rather poor, i.e., gain is constant only over a small range of frequency. The output voltage is equal to the collector current multiplied by reactance of primary. At low frequencies, the reactance of primary begins to fall, resulting in decreased gain. At high frequencies, the capacitance between turns of windings acts as a bypass capacitor to reduce the ouput voltage and hence gain. It follows, therefore, that there will be disproportionate amplification of frequencies in a complete signal such as music, speech etc. Hence, transformer-coupled amplifier introduces frequency distortion.*

Advantages—

(i) *No signal power is lost in the collector or base resistors.*

(ii) *An excellent impedance matching can be achieved in a transformer coupled amplifier. It is easy to make the inductive reactance of primary equal to the output imedance of the transistor and reactance of secondary equal to the input impedence of next stage.*

(iii) *Due to excellent impedance matching, transformer coupling provides higher gain.*

Disadvantages—

(i) *It has a poor frequency response, i.e., the gain varies considerably with frequency.*

(ii) *The coupling transformers are bulky and fairly expensive at audio frequencies.*

(iii) *Frequency distortion is higher, i.e., low frequency signals are less amplified as compared to the high frequency signals.*

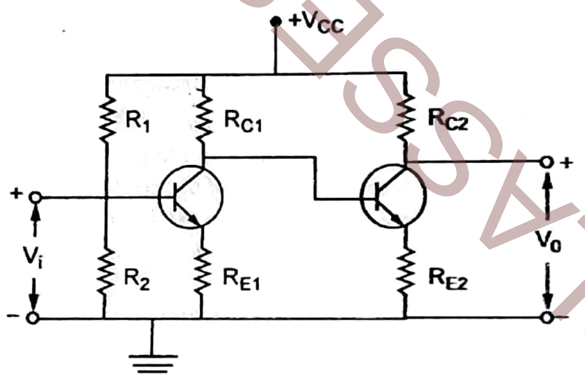
(iv) *Transformer coupling tends to introduce hum in the output.*

Applications. *Transformer coupling is mostly employed for impedance matching.*

Scanned with CamScanner

§ 1.10. प्रत्यक्ष युग्मन (Direct coupling) :

यदि दो स्टेजों को बिना किसी युग्मन शक्ति (coupling device) का प्रयोग किये सीधा जोड़ दिया जाये, तो इस प्रकार के युग्मन को प्रत्यक्ष युग्मन (direct coupling) कहते हैं। (चित्र 1.16)।



चित्र 1.16—द्विस्टेज प्रत्यक्ष युग्मित प्रवर्धक

चित्र 1.16 से स्पष्ट है कि दोनों स्टेजों को directly जोड़ा गया है तथा किसी युग्मन युक्ति का प्रयोग नहीं किया गया है।

यदि आरोपित सिगनल की आवृत्ति बहुत कम हो (10 Hz या उससे कम) तो युग्मन संधारित्र (coupling capacitor) को प्रयोग नहीं किया जा सकता। क्यों ? अनुमान (guess) लगायें।

आपने पढ़ा होगा कि संधारित्र का प्रतिघात (reactance) $\frac{1}{\omega C}$ होता है।

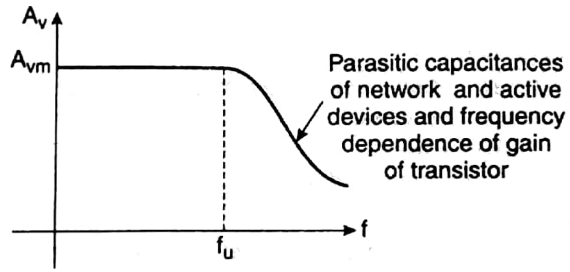
अर्थात् $$X_C = \frac{1}{\omega C} = \frac{1}{2\pi f C}$$

यदि Input a.c. signal की आवृत्ति (frequency) अत्यधिक कम है तो X_C का मान अधिक होगा। इसलिये कम आवृत्ति वाले सिगनल के लिये संधारित्र की प्रतिघात (reactance) का मान अधिक होने के कारण सिगनल में अत्यधिक हानि (loss) होगा तथा वह प्रवर्धित (amplify) नहीं हो पायेगा। स्पष्ट है कि d.c. सिगनल का प्रवर्धन करने हेतु प्रत्यक्ष युग्मन किया जाता है क्योंकि कप्लिंग कैपेसिटर या ट्रांसफॉर्मर d.c. को pass नहीं कर पाते।

इसलिये निम्न आवृत्ति सिगनलों (विशेषकर d.c. सिगनल) के प्रवर्धन हेतु प्रत्यक्ष युग्मित प्रवर्धक (direct coupled amplifiers) प्रयोग में लाये जाते हैं। इन सर्किटों को विशेषतया अभिकल्पित (specially design) करना पड़ता है जिससे V_{BE} तथा β के तापमान से साथ बदलाव होने पर कलक्टर धारा तथा वोल्टेज पर कोई प्रभाव न पड़े।

प्रत्यक्ष युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र (Frequency response of direct coupling)—आवृत्ति अनुक्रिया वक्र चित्र (1.17) में प्रत्यक्ष युग्मित प्रवर्धक (direct coupling amplifier) का आवृत्ति अनुक्रिया वक्र दिखाया गया है। इसकी सबसे खास बात यह है कि निम्न आवृत्ति पर इसकी अनुक्रिया समतल (flat) रहती है अर्थात् लाभ Gain नियत रहता है।

चूँकि direct कप्लिंग में coupling या bypass कैपेसिटर प्रयुक्त नहीं होते, अतः निम्न आवृत्तियों पर वोल्टेज लाभ में drop नहीं होता। जैसा कि चित्र से स्पष्ट है कि आवृत्ति f_u तक इसकी response flat होती है। इसकी upper cut-off आवृत्ति f_u का मान परिपथ के parastic capacitances पर या परिपथ में प्रयुक्त सक्रिय युक्ति की गेन की आवृत्ति निर्भरता द्वारा निर्धारित होता है।



चित्र 1.17—प्रत्यक्ष युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र

आवृत्ति बढ़ाने पर लाभ कम हो जाता है जिसके मुख्य कारण निम्न हैं—

(1) स्ट्रे वायरिंग धारिता।

(2) ट्रांजिस्टर की आन्तरिक धारिता।

डायरैक्ट कप्लिंग के गुण, दोष तथा अनुप्रयोग (Merits, demerits and applications of direct coupling)—

गुण—

1. d.c. प्रवर्धन तथा निम्न आवृत्ति प्रवर्धन हेतु उत्तम होता है।
2. कोई कप्लिंग युक्ति प्रयोग न होने के कारण सस्ता होता है।

दोष—

1. प्रचालन बिन्दु ताप के प्रभाव से शिफ्ट हो जाता है।
2. उच्च आवृत्तियों का प्रवर्धन नहीं हो पाता।

अनुप्रयोग (Applications)—

जैसे कि बताया जा चुका है कि निम्न आवृत्ति अनुप्रयोगों (Low frequency applications) में प्रत्यक्ष युग्मन प्रयोग में लाते हैं, जैसे—

1. Photo electric Current Amplification.
2. Thermocouple Current Amplification.

"There are many applications in which extremely low frequency (< 10Hz) signals are to be amplified, e.g., amplifying photo-electric current, thermo-couple current, etc. The coupling devices such as capacitors and transformers cannot be used because the electrical sizes of these components become very large at extremely low frequencies. Under such situations, one stage is directly connected to the next stage without any coupling device. This type of coupling is known as direct coupling.

The output from the collector of first transistor is fed to the input of the second transistor and so on.

The weak signal is applied to the input of first transistor. Dur to transistor action, an amplified output is obtained across the collector load R_C of next

Scanned with CamScanner

transistor. This voltage drives the base of the second transistor and amplified output is obtained across its collector load. In this way direct coupled amplifier raises the strength of weak signal.

Advantages—

(i) The circuit arrangement is simple because of minimum use of resistors.

(ii) The circuit has low cost because of the absence of expensive coupling devices.

Disadvantages—

(i) It cannot be used for amplifying high frequencies.

(ii) The operating point is shifted due to temperature variations.

§ 1.11. विभिन्न कप्लिंग स्कीम की तुलना (Comparison of different type of coupling) :

विभिन्न प्रकार की कप्लिंग का तुलना तालिका 1.7 में प्रदर्शित है।

तालिका 1.7

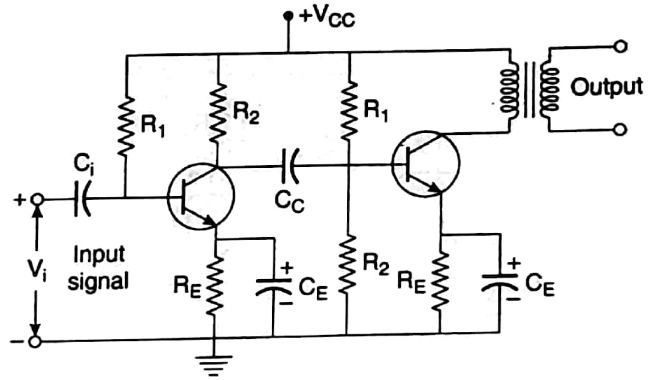
Type of coupling	Coupling device	Frequency response	Cost	Impdence matching	Use
RC coupling	Capacitor	Excellent in audio frequency range	Less	Not good	Voltage amplification
Trans-former coupling	Transformer	Poor	More	Excellent	Power amplification & impedence matching
Direct coupling	No coupling device used	Best at low frequencies and d.c.	Least	Good	For low frequency amplification

§ 1.12. टांसफॉर्मर एवं प्रतिरोध संधारित्र का संयुक्त युग्मन (Combination of Transformer and *RC* coupling) :

टांसफॉर्मर युग्मन तथा *RC* युग्मन का संयुक्त संयोजन (combination) भी प्रयुक्त किया जा सकता है। चित्र 1.18 में संयुक्त (combination) युग्मन प्रदर्शित किया गया है। स्टेज Q_1 को स्टेज Q_2 से *RC* युग्मित कर दिया गया है। इससे अधिक प्रवर्धन प्राप्त किया जा सकता है। स्टेज Q_2 को लोड से टांसफॉर्मर युग्मित किया गया है। इससे प्रतिबाधा मैचिंग प्राप्त की जाती है।

§ 1.13. डिफरैंस प्रवर्धक (Difference Amplifier) :

डिफरैंस प्रवर्धक वह होता है जिसकी आउटपुट का मान उसके दो इनपुट सिगनलों के अन्तर के समानुपाती होता है। यह एक महत्वपूर्ण परिपथ है तथा इसको IC OPAMP में उच्च वोल्टेज लाभ उत्पन्न करने हेतु प्रयुक्त किया जाता है।



चित्र 1.18—संयुक्त युग्मन

यदि डिफरैंस प्रवर्धक को दो इनपुट v_{in_1} तथा v_{in_2} दिये जायें, तो आउटपुट सिगनल v_0 का मान v_{in_1} तथा v_{in_2} के अन्तर के समानुपाती होता है, होगा अर्थात्

$$v_0 \propto v_{in_1} - v_{in_2}$$

$$v_0 = A_d \ (v_{in_1} - v_{in_2})$$

A_d को प्रवर्धक का डिफरैंशियल लाभ कहा जाता है।

डिफरैंशियल प्रवर्धक में दो अनुरूपित (matched) टांजिस्टर (BJT या FET) प्रयुक्त किये जाते हैं। डिफरैंशियल प्रवर्धक के चार बन्ध (configuration) होते हैं—

(i) द्विय इनपुट संतुलित आउटपुट (dual-input balanced-output)

(ii) द्विय इनपुट असंतुलित आउटपुट (dual-input unbalanced-output)

(iii) एकल इनपुट संतुलित आउटपुट (single-input balanced-output)

(iv) एकल इनपुट असंतुलित आउटपुट (single-input unbalancecd-output)

यदि प्रवर्धक में दो इनपुट सिगनल प्रयुक्त करें, तो उसे द्वय इनपुट (dual input) कहा जाता है। यदि उसमें केवल एक इनपुट प्रयुक्त की जाये तो वह एकल इनपुट (single input) कहलाता है।

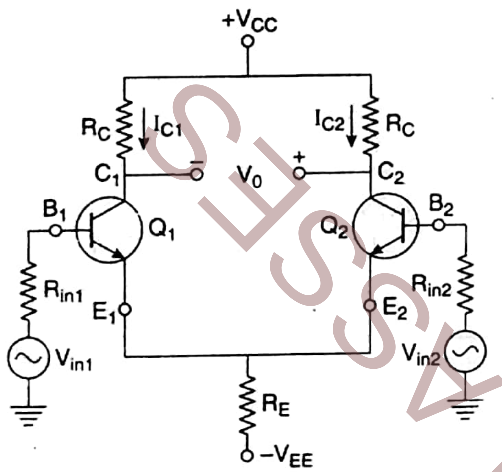
यदि आउटपुट वोल्टेज ट्रांजिस्टरों के दो कलक्टरों के मध्य प्राप्त की जाये तो वह सन्तुलित आउटपुट (balanced output) कहलाती है। यदि आउटपुट किसी एक कलक्टर (collector) तथा भू (ground) के मध्य ली जाये तो वह असंतुलित आउटपुट (unbalanced output) कहलाती है।

प्रचालन (Operation)—चित्र 1.19 में dual input-balanced output डिफरैंस प्रवर्धक का परिपथ दिखाया गया है। दो इनपुट सिगनल v_{in_1} तथा v_{in_2} को ट्रांजिस्टर Q_1 तथा Q_2 की बेस B_1 तथा B_2 पर आरोपित (apply) किया जाता है। आउटपुट वोल्टेज को कलक्टरों C_1 तथा C_2 के मध्य प्राप्त किया जाता है।

डिफरैंशियल मोड इनपुट (Differential mode input)—यदि डिफरैंस प्रवर्धक के इनपुट पर आरोपित सिगनल विपरीत ध्रुवता (opposite polarity) के हों (अर्थात् 180° कलान्तर में हों), तो इन्हें डिफरैंस मोड इनपुट (difference mode input) कहते हैं। इससे एक ट्रांजिस्टर की कलक्टर धारा बढ़ने पर दूसरे ट्रांजिस्टर की कलक्टर धारा उतनी ही घट जायेगी। यदि Q_1 की

AKC TECHNICAL CLASSES

Scanned with CamScanner



चित्र 1.19—टू-इनपुट संतुलित डिफरैंस प्रवर्धक

कलक्टर धारा बढ़ती है तो Q_2 की कलक्टर धारा घट जायेगी। इससे Q_1 की कलक्टर वोल्टेज कम हो जायेगी और Q_2 की कलक्टर वोल्टेज बढ़ जायेगी। इस प्रकार दोनों आउटपुट टर्मिनलों के मध्य डिफरैंस वोल्टेज प्राप्त होगा। आउटपुट डिफरैंस वोल्टेज तथा इनपुट डिफरैंस वोल्टेज के अनुपात को डिफरैंशियल मोड लाभ (differential mode gain, A_{DM}) कहते हैं।

कॉमन मोड इनपुट (Common mode input)—यदि डिफरैंस प्रवर्धक के इनपुट पर आरोपित सिगनल का आयाम तथा कला समान हो तो इसे कॉमन मोड इनपुट कहते हैं। इससे दोनों ट्रांजिस्टरों की कलक्टर धारा समान रूप से परिवर्तित होगी। अतः दोनों कलक्टरों पर वोल्टेज समान रहेगी। अतः दोनों कलक्टरों के मध्य शून्य वोल्टेज प्राप्त होगा।

इस प्रकार यह परिपथ डिफरैंशियल मोड इनपुट के लिये उच्च लाभ देता है किन्तु कॉमन मोड इनपुट के लिये शून्य आउटपुट प्रदान करता है।

वास्तव में कॉमन मोड इनपुट देने पर भी प्रवर्धक के आउटपुट पर बहुत कम मान का सिगनल प्राप्त होता है। कॉमन मोड आउटपुट सिगनल तथा कॉमन मोड इनपुट सिगनल के मानों के अनुपात को कॉमन मोड लाभ (common mode gain, A_{CM}) कहा जाता है।

कॉमन मोड अस्वीकरण अनुपात CMRR (Common mode rejection ratio)—A_{DM} तथा A_{CM} के अनुपात को CMRR कहते हैं।

$$\text{CMRR} = \frac{A_{DM}}{A_{CM}}$$

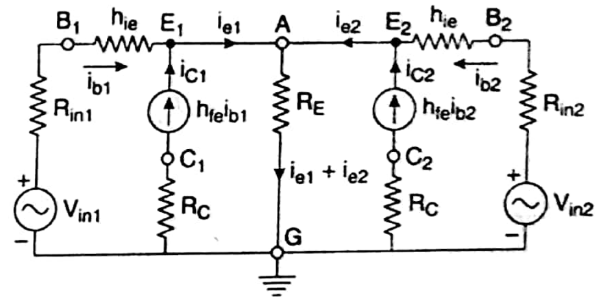
यहाँ, A_{DM} : डिफरैंशियल मोड लाभ

A_{CM} : कॉमन मोड लाभ

ध्यान रखें कि एक अच्छे डिफरैंस प्रवर्धक के CMRR का मान उच्च होना चाहिये।

अन्तरण प्रवर्धक का वोल्टता लाभ (Voltage gain of difference amplifier)–

वोल्टेज लाभ ज्ञात करने के लिये डिफरैंस प्रवर्धक का a.c. तुल्य परिपथ बनाते हैं (चित्र 1.20)।



चित्र 1.20—*ac* तुल्य परिपथ

इसमें सभी d.c. वोल्टेज स्रोतों को लघुपरिपथित (short circuit) कर देते हैं तथा ट्रांजिस्टर के स्थान पर उसका *h*-parameter तुल्य परिपथ बना देते है। चूँकि दोनों ट्रांजिस्टर Matched होते हैं, इसलिये दोनों का h_{ie} तथा h_{fe} समान लिया गया है।

बन्द पाश ($B_1 AG B_1$) में किर्चॉफ वोल्टेज नियम लगाने पर (R_{in1} को नगण्य मानते हुए)

$$v_{in_1} - i_{b_1} h_{ie} - (i_{e_1} + i_{e_2}) R_E = 0$$

$$v_{in_1} - i_{b_1} h_{ie} - h_{fe} (i_{b_1} + i_{b_2}) R_E = 0 \qquad [\text{चूँकि } i_e \cong h_{fe} i_b]$$

$$v_{in_1} = (h_{ie} + h_{fe} R_E) i_{b_1} + R_E h_{fe} i_{b_2} \qquad ...(1)$$

इसी प्रकार बन्द पाश ($B_2 AGB_2$) में किर्चॉफ वोल्टेज नियम लगाने पर (R_{in2} को नगण्य मानते हुए)

$$v_{in_2} = R_E h_{fe} i_{b_1} + (h_{ie} + h_{fe} R_E) i_{b_2} \qquad ...(2)$$

समीकरण (1) व (2) को हल करने पर।

$$i_{b_1} = \frac{(h_{ie} + h_{fe} R_E) v_{in1} - R_E (h_{fe}) v_{in2}}{(h_{ie} + h_{fe} R_E)^2 - (h_{fe} R_E)^2} \qquad ...(3)$$

$$i_{b_2} = \frac{(h_{ie} + h_{fe} R_E) v_{in2} - R_E h_{fe} v_{in1}}{(h_{ie} + h_{fe} R_E)^2 - (h_{fe} R_E^2)} \qquad ...(4)$$

आउटपुट वोल्टेज,

$$v_0 = v_{C_2} - v_{C_1} = -R_c i_{c_2} - (-R_c i_{c_1}) = R_c (i_{c_1} - i_{c_2})$$

$$= h_{fe} R_c (i_{b_1} - i_{b_2}) \qquad (\text{चूँकि } i_c = h_{fe} i_b)$$

समीकरण (3) व (4) का मान रखने पर,

$$= h_{fe} R_c \left[\frac{(h_{ie} + h_{fe} R_E + R_E h_{fe}) (v_{in_1} - v_{in2})}{(h_{ie} + h_{fe} R_E)^2 - (h_{fe} R_E)^2}\right]$$

$$= h_{fe} R_c \left[\frac{(h_{ie} + 2h_{fe} R_E) (v_{in_1} - v_{in2})}{(h_{ie}) (h_{ie} + 2h_{fe} R_E)}\right]$$

Scanned with CamScanner

$$v_0 = \frac{h_{fe} R_c}{h_{ie}} (v_{in_1} - v_{in_2})$$

अत: $$A_d = \frac{v_0}{v_{in_1} - v_{in_2}} = \frac{h_{fe} R_c}{h_{ie}}$$

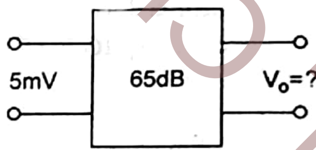
अनुप्रयोग—

(i) ऑपरेशनल प्रवर्धक (ii) वोल्टेज तुलनाकारी
(iii) वोल्टेज रेगुलेटर (iv) वीडियो प्रवर्धक
(v) बैलेंस माडुलेटर/डिमाडुलेटर (vi) ECL लॉजिक गेट

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक बहुचरण प्रवर्धक का कुल वोल्टेज लाभ 65 dB है। यदि प्रथम स्टेज में 5 mV इनपुट दिया जाता है तो प्रवर्धक के आउटपुट की गणना कीजिये।

हल : चित्र 1.21 देखें—



चित्र 1.21

प्रवर्धक का dB लाभ, $A_{dB} = 20 \log_{10} \frac{V_o}{V_i}$

$$65 = 20 \log_{10} \frac{V_o}{V_i}$$

$$\log_{10} \frac{V_o}{V_i} = \frac{65}{20} = 3 \cdot 25$$

$$\frac{V_o}{V_i} = \text{Antilog}(3 \cdot 25) = 0 \cdot 1778 \times 1000$$

$$\frac{V_o}{V_i} = 177 \cdot 8$$

$$V_o = 177 \cdot 8 \times V_i = 177 \cdot 8 \times 5 \text{ mV.}$$

$$= 889 \text{ mV} = 0 \cdot 889 \text{ V}$$

प्रश्न 2 : एक RC युग्मित प्रवर्धक का कुल वोल्टेज लाभ 80 dB है। यदि द्वितीय स्टेज का वोल्टेज लाभ 150 है, तो प्रथम स्टेज का वोल्टेज लाभ ज्ञात करें।

हल : द्वितीय स्टेज का वोल्टेज लाभ $A_2 = 150$

dB में द्वितीय स्टेज का वोल्टेज लाभ, $A_{dB_2} = 20 \log_{10} 150$

$$20 \times 2 \cdot 1761 = 43 \cdot 52$$

अत: प्रथम स्टेज का वोल्टेज लाभ $= A_{dB_1} - A_{dB_2} = 80 - 43 \cdot 52 = 36 \cdot 48$ dB

प्रश्न 3 : एक ट्रॉंजिस्टर प्रवर्धक के दो स्टेज हैं। यदि पहले स्टेज का वोल्टेज लाभ 50 dB तथा दूसरे स्टेज को वोल्टेज लाभ 100 है जो कुल लाभ ज्ञात कीजिये।

हल : प्रथम स्टेज को वोल्टेज लाभ, $A_{dB_1} = 50$dB

द्वितीय स्टेज का वोल्टेज लाभ, $A_{v_2} = 100$

dB में द्वितीय स्टेज का वोल्टेज लाभ,

$$A_{dB_2} = 20 \log_{10} 100 = 20 \times 2 = 40 \text{ dB}$$

अत: कुल लाभ $A_{dB} = A_{dB_1} + A_{dB_2} = 50 + 40 = 90$ dB

प्रश्न 4 : एक मल्टीस्टेज प्रवर्धक में तीन पद हैं। विभिन्न पदों के dB वोल्टेज लाभ निम्न प्रकार हैं।

प्रथम पद : 11 dB
द्वितीय पद : 19 dB
तृतीय पद : 10 dB

प्रवर्धक का कुल लाभ dB में तथा $A_v = \frac{V_o}{V_i}$ में व्यक्त कीजिये।

हल : प्रवर्धक का कुल लाभ dB में,

$$A_{dB} = A_{dB_1} + A_{dB_2} + A_{dB_3} = 11 + 19 + 10 = 40 \text{ dB}$$

अत: $20 \log_{10} \frac{V_o}{V_i} = 40$ dB या $\log_{10} \frac{V_o}{V_i} = 2$

अत: $$A_v = \frac{V_o}{V_i} = 100$$

प्रश्न 5 : एक प्रवर्धक की इनपुट शक्ति 20 mW है जबकि आउटपुट शक्ति 2 W है। इसकी डेसीबल लाभ (decibel gain) ज्ञात कीजिये।

हल : dB में शक्ति लाभ $= 10 \log_{10} \frac{P_{out}}{P_{in}}$

$$= 10 \log_{10} \frac{2000}{20} = 10 \log_{10} 100$$

$$= 10 \times 2 = 20\text{dB}$$

प्रश्न 6 : एक RC युग्मित प्रवर्धन में मध्य आवृत्ति रेंज में वोल्टेज लाभ 1414 है। उच्च तथा निम्न कट ऑफ आवृत्तियों पर वोल्टेज लाभ क्या होगा?

हल : उच्च तथा निम्न कट-ऑफ आवृत्तियों पर वोल्टेज लाभ, मध्य आवृत्ति वोल्टेज लाभ का $70 \cdot 7\%$ या $\frac{1}{\sqrt{2}}$ गुना होता है।

अत: $$A_{\text{cut off}} = \frac{A_m}{\sqrt{2}} = \frac{1414}{\sqrt{2}} = \frac{1414}{1 \cdot 414} = 1000$$

प्रश्न 7 : चित्र 1.22 (a) में एक RC युग्मित प्रवर्धक प्रदर्शित किया गया है। निम्न की गणना कीजिये—

(a) इनपुट प्रतिबाधा (Z_i) (b) आउटपुट प्रतिबाधा (Z_o) (c) वोल्टेज लाभ (A_{vm})

दोनों ट्रांजिस्टरों के लिये $h_{fe} = 120$ तथा $h_{ie} = 1.1$ kΩ

हल : चित्र 1.22(b) में RC युग्मित प्रवर्धक का a.c. तुल्य परिपथ प्रदर्शित किया गया है। इसके लिये—

Scanned with CamScanner

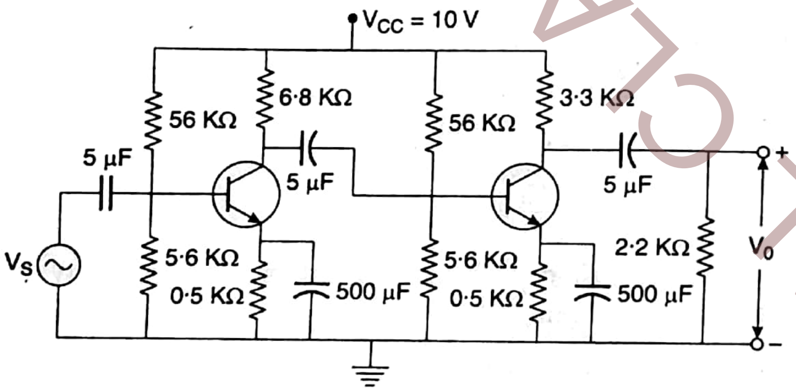
(1) d.c. स्रोतों को लघुपथित कर दिया गया है।

(2) संधारित्रों को लघुपथित कर दिया गया है। एमीटर प्रतिरोध के समानान्तर में बायपास संधारित्र है। अतः वह लघुपथित हो जाते हैं तथा a.c. तुल्य सर्किट में प्रदर्शित नहीं किये जाते।

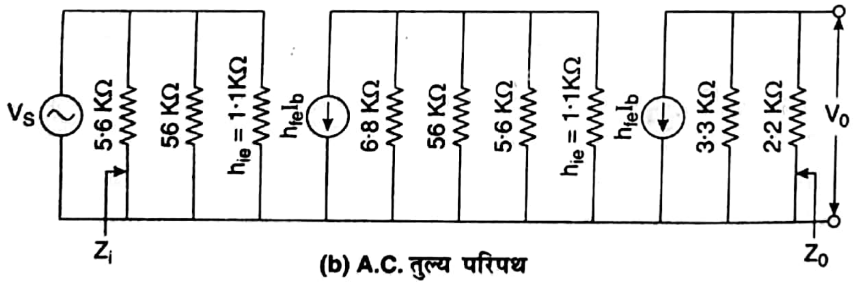
(3) ट्रांजिस्टरों को उनके h-पैरामीटर मॉडल से प्रतिस्थापित कर दिया गया है।

(a) इनपुट प्रतिबाधा—a.c. परिपथ में 5·6 K तथा 56 kΩ के प्रतिरोध समानानतर में आ जाते हैं। यह पहले ट्रांजिस्टर की इनपुट प्रतिबाधा h_{ie} के भी समानान्तर में होते हैं। अत :

$$Z_i = 5 \cdot 6 \text{ k}\Omega \,||\, 56 \text{ k}\Omega \,||\, 1 \cdot 1 \text{ k}\Omega = 0 \cdot 905 \text{ k}\Omega$$



(a) RC युग्मित प्रवर्धक



(b) A.C. तुल्य परिपथ

चित्र 1.22

(b) आउटपुट प्रतिबाधा चित्र 1.22 (b) से

$$Z_o = 3 \cdot 3 \text{ k}\Omega \,||\, 2 \cdot 2 \text{ k}\Omega = 1 \cdot 32 \text{ k}\Omega$$

(c) वोल्टेज लाभ—

द्वितीय स्टेज को वोल्टेज लाभ, $A_2 = -\dfrac{h_{fe} R_{ac_2}}{h_{ie}}$

जहाँ $R_{ac_2} = 3 \cdot 3 \text{ k}\Omega \,||\, 2 \cdot 2 \text{ k}\Omega = 1 \cdot 32 \text{ k}\Omega$

अतः $$A_2 = -\frac{120 \times 1 \cdot 32 \times 10^3}{1 \cdot 1 \times 10^3} = -144.$$

प्रथम स्टेज का वोल्टेज लाभ, $A_1 = -\dfrac{h_{fe} R_{ac_1}}{h_{ie}}$

जहाँ $R_{ac_1} = 6 \cdot 8 \text{ k}\Omega \,||\, 56 \text{ k}\Omega \,||\, 5 \cdot 6 \text{ k}\Omega \,||\, 1 \cdot 1 \text{ k}\Omega = 0 \cdot 798 \text{ k}\Omega$

अतः $A_1 = -\dfrac{120 \times 0 \cdot 798 \times 10^3}{1 \cdot 1 \times 10^3} = -87 \cdot 06$

अतः कुल लाभ $= A_1 \times A_2 = (-87 \cdot 06) \times (-144) = 12 \cdot 536$

प्रश्न 8 : एक मल्टीस्टेज प्रवर्धक के तीन पदों के dB गेन निम्न प्रकार हैं– 1 dB, 18 dB, 14 dB प्रवर्धक का कुल dB लाभ क्या है? इस decibel में तथा $A_v = \dfrac{V_o}{V_i}$ में व्यक्त कीजिये।

हल : (a)

प्रथम स्टेज की गेन = 1 dB

दूसरे स्टेज की गेन = 18 dB

तीसरे स्टेज की गेन = 14 dB

मल्टीस्टेज प्रवर्धक की कुल गेन = 1 dB + 18 dB + 14 dB = 33 dB

(b) dB में सम्पूर्ण लाभ = 33 dB

$$20 \log_{10} A_v = 33 \text{ dB}$$

$$\log_{10} A_v = \frac{33}{20}$$

$$\log_{10} A_v = 1 \cdot 65$$

$$A_v = \text{Antilog}\,(1 \cdot 65)$$

अतः $$A_v = \frac{V_o}{V_i} = 44 \cdot 67$$

प्रश्नावली–1

1. मल्टीस्टेज प्रवर्धक क्या होता है? विभिन्न युग्मन विधियों की कार्य-प्रणाली समझाइये।
2. एक द्विपदीय RC युग्मित प्रवर्धक के वोल्टेज लाभ की गणना कीजिये।
3. RC युग्मित प्रवर्धक तथा ट्रांसफॉर्मर युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र खींचिये तथा उसे समझाइये।
4. अपर तथा लोअर कट ऑफ आवृत्तियाँ क्या होती हैं? बैंडविड्थ का अर्थ तथा महत्व स्पष्ट कीजिये।
5. प्रत्यक्ष युग्मित प्रवर्धक क्या होता है? इसका परिपथ बनाइये। इसके उपयोग तथा सीमाओं का उल्लेख कीजिये।
6. डिफरैंस प्रवर्धक की कार्य-प्रणाली समझाये तथा उसकी वोल्टेज लब्धि की गणना कीजिये।
7. आप प्रवर्धकों का वर्गीकरण किस प्रकार करोगे। प्रवर्धकों के विभिन्न वर्गीकरण की लाभ व हानियाँ दीजिये। *(UPPTE 1997)*

AKC TECHNICAL CLASSES

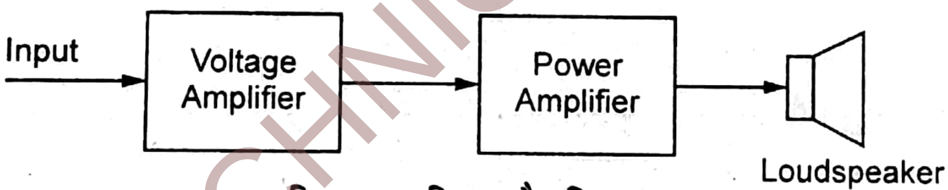
Scanned with CamScanner

2 ट्रांजिस्टर ऑडियो शक्ति प्रवर्धक

(TRANSISTOR AUDIO POWER AMPLIFIER)

§ 2.1. शक्ति प्रवर्धकों की आवश्यकता (Need of Power Amplitiers) :

किसी भी इलैक्ट्रॉनिक्स सिस्टम को अन्तिम स्टेज एक शक्ति प्रवर्धक होता है। उदाहरण के तौर पर एक पब्लिक एड्रैस सिस्टम को लेते हैं। जब कोई व्यक्ति माइक्रोफोन पर बोलता है, तो माइक्रोफोन उसकी ध्वनि तरंगों को विद्युत तरंगों में बदल देता है। इस विद्युत सिगनल की वोल्टेज बहुत कम (लगभग कुछ मिली वोल्ट) होती है। इसलिये, यदि इन विद्युत सिगनलों को सीधे लाउडस्पीकर में दे दिया जाये, तो लाउडस्पीकर इनको फिर से ध्वनि तरंगों में नहीं बदल पायेगा। अतः, पहले विद्युत तरंगों को प्रवर्धित करके उनके मान को बढ़ाया जाता है। इसके लिये मल्टी स्टेज वोल्टेज प्रवर्धक प्रयोग करते हैं। किन्तु वोल्टेज प्रवर्धकों को आउटपुट वोल्टेज भी लाउडस्पीकरों को ड्राइव नहीं कर पाता। इसलिये वोल्टेज प्रवर्धक का आउटपुट एक शक्ति प्रवर्धक को दिया जाता है जो लाउडस्पीकर को शक्ति प्रदान करने में सक्षम होता है। शक्तिप्रवर्धक की आउटपुट पॉवर को लाउडस्पीकर में फीड करने पर लाउडस्पीकर उसे ध्वनि तरंगों में बदल देता है।



चित्र 2.1—पब्लिक एड्रैस सिस्टम

"वह ट्रांजिस्टर प्रवर्धक जो ऑडियो आवृत्ति सिगनलों के पॉवर स्तर को बढ़ाता है, ट्रांजिस्टर ऑडियो पॉवर प्रवर्धक कहलाता है।"

"A transistor amplifier which raises the power level of audio frequency signals is known as transistor audio power amplifier.

A practical amplifier always consists of a number of stages that amplify a weak signal until sufficient power is available to operate a loudspeaker or other output device. The first few stages in this multistage amplifier have the function of only voltage amplification. However, the last stage is designed to provide maximum power. This final stage is known as power stage."

§ 2.2. वोल्टेज प्रवर्धक तथा पॉवर प्रवर्धक में अंतर (Difference Between Voltage Amplifier and Power Aamplifier) :

एक वोल्टेज प्रवर्धक का डिज़ाइन इस प्रकार किया जाता है जिससे अधिकतम वोल्टेज प्रवर्धन प्राप्त हो जबकि पॉवर प्रवर्धक अधिकतम आउटपुट पॉवर प्राप्त करने हेतु डिज़ाइन किये जाते हैं। वोल्टेज प्रवर्धक व पॉवर प्रवर्धकों में अंतर तालिका 2.1 में प्रदर्शित हैं जबकि इनके पैरामीटर्स की तुलना तालिका 2.2 में की गई है।

Scanned with CamScanner

AKG TECHNICAL CLASSES

तालिका 2.1—वोल्टेज प्रवर्धक तथा पॉवर प्रवर्धक में अन्तर
(Difference Between Voltage Amplifier and Power Amplifier)

वोल्टेज प्रवर्धक	शक्ति प्रवर्धक
(i) वोल्टेज प्रवर्धक का मुख्य कार्य सिगनल को रेखीय (बिना विरूपण के) प्रवर्धन (amplification) प्रदान करना है (designed to achieve maximum Voltage amplification) ।	(i) शक्ति प्रवर्धक का मुख्य कार्य अपने आउटपुट पर अधिकतम शक्ति प्रदान करने का होता है जिससे उसके आउटपुट पर लगी युक्ति (जैसे लाउडस्पीकर) को प्रचालित (drive) किया जा सके (designed to achieve maximum power amplification and to deliver large amount of power at its output) ।
(ii) इसमें प्रयुक्त ट्रांजिस्टर का आकार छोटा होता है (ordinary transistor of low size) ।	(ii) पॉवर ट्रांजिस्टर का आकार अपेक्षाकृत बड़ा होता है क्योंकि इसमें अधिक ऊष्मा उत्पन्न होती है और इसको dissipate करना आवश्यक होता है । (the size of power transistor is made considerably larger to dissipate the heat produced in the transistor during operation) ।
(iii) चूँकि इसका मुख्य कार्य उच्च वोल्टेज लाभ प्रदान करने का होता है, इसलिये उच्च β के मान वाले ट्रांजिस्टर का प्रयोग किया जाता है । इसके लिये ट्रांजिस्टर का बेस पतला कर दिया जाता है । (transistors with high β, *i.e.*, thin base are used in this amplifier) ।	(iii) चूँकि इसका मुख्य कार्य अधिकतम शक्ति प्रदान करने का है, इसलिये निम्न β के मान वाला ट्रांजिस्टर प्रयोग करते हैं । इसके लिये ट्रांजिस्टर के बेस को मोटा कर दिया जाता है । (Transistors with comparatively smaller β, *i.e.*, thicker base are used in this type of amplifier) ।
(iv) वोल्टेज प्रवर्धकों में RC युग्मन प्रयोग करते हैं (RC coupling is used) ।	(iv) शक्ति प्रवर्धकों में ट्रांसफार्मर युग्मन प्रयोग करते हैं (transformer coupling is used) ।
(v) इसमें इनपुट वोल्टेज का मान अत्यन्त निम्न होता है (मिली वोल्ट या माइक्रोवोल्ट में) (they receive low input voltages) ।	(v) इसको वोल्टेज प्रवर्धकों द्वारा प्रवर्धित की गई वोल्टेज इनपुट के रूप में प्राप्त होती है । अतः इसकी इनपुट वोल्टेज उच्च होती है (they receive amplified voltages) ।
(vi) लोड प्रतिरोध R_C का मान प्रतिबाधा R_{in} की तुलना में बहुत अधिक होता है (A comparatively high load R_C is used in the collector) ।	(vi) लोड प्रतिरोध R_C का मान कम होता है (lower value of R_C is used) ।
(vii) संग्राहक धारा कम होती है (operated at low collector current) ।	(vii) संग्राहक धारा उच्च होती है (collector currents are high) ।
(viii) आउटपुट पॉवर कम होती है (low output power) ।	(viii) आउटपुट पॉवर अधिक होती है (High output power) ।

तालिका 2.2—वोल्टेज प्रवर्धकों व शक्ति प्रवर्धकों के पैरामीटर्स की तुलना

S. No.	Particular	Voltage amplifier	Power amplifier
1.	β	High (>100)	low (20 to 50)
2.	R_C	High (4–10 kΩ)	low (5 to 20 Ω)
3.	Coupling	usually RC coupling	transformer coupling
4.	Input voltage	low (a few mV)	High (2-4 V)
5.	Collector current	low (≃ 1 mA)	High (>100 mA)
6.	Power output	low	high
7.	Output impedance	High (≃ 12 kΩ)	low (200 Ω)

एक महत्वपूर्ण प्रश्न यह उठता है कि क्या पॉवर प्रवर्धक वास्तव में पॉवर का प्रवर्धन कर सकता है ? जी नहीं, वास्तव में कोई भी युक्ति पॉवर का प्रवर्धन नहीं कर सकती क्योंकि पॉवर के प्रवर्धन का idea ही भौतिकी के मूल सिद्धान्तों का उल्लंघन है । पॉवर प्रवर्धक आउटपुट परिपथ पर संयोजित d.c. पॉवर सप्लाई से पॉवर लेकर उसे useful a.c. सिगनल पॉवर में परिवर्तित करता है । यह पॉवर लोड (लाउडस्पीकर) को फीड की जाती है । पॉवर प्रवर्धक के आउटपुट पर उत्पन्न पॉवर इनपुट सिगनल द्वारा कन्ट्रोल की जाती है । इस प्रकार हम कह सकते हैं कि पॉवर प्रवर्धक एक प्रकार का d.c. to a.c. converter है, जिसका action इनपुट सिगनल द्वारा कन्ट्रोल किया जाता है । चूँकि पॉवर प्रवर्धक मल्टीस्टेज वोल्टेज प्रवर्धक से प्राप्त उच्च वोल्टेज सिगनल (अर्थात् large signals) का प्रवर्धन करता है, अतः इसको large signal amplifier कहना अधिक उचित होगा । चूँकि पॉवर प्रवर्धक d.c. power को a.c. power में कनवर्ट करता है, अतः इसको पॉवर प्रवर्धक कहा जाता है ।

§ 2.3. शक्ति प्रवर्धकों में प्रतिबाधा मैचिंग का महत्व (Importance of Impedance Matching in Power Amplifiers) :

मैचिंग का अर्थ (Meaning of Matching)—कई इलैक्ट्रॉनिक उपकरणों में (जैसे रेडियो, टेपरिकार्डर, टी० वी०, पब्लिक एड्रैस सिस्टम आदि) अन्तिम आउटपुट ध्वनि के रूप में होती है । अतः एक लाउडस्पीकर को पॉवर प्रवर्धक के लोड के रूप में प्रयोग किया जाता है । शक्ति प्रवर्धक का कार्य इसके लोड के रूप में लगे लाउडस्पीकर को अधिक से अधिक शक्ति (Power) प्रदान होता है ।

"अधिकतम शक्ति स्थानान्तरण प्रमेय (maximum power transfer theorem) के अनुसार किसी नेटवर्क के आउटपुट terminals पर लगे लोड प्रतिरोध R_L को अधिकतम शक्ति

Scanned with CamScanner

AK TECHNICAL CLASSES

आउटपुट तब प्राप्त होती है, जो लोड प्रतिरोध R_L का मान नैटवर्क के आन्तरिक प्रतिरोध (लोड टर्मिनल से देखने पर) अर्थात् स्रोत प्रतिरोध R_S के तुल्य हो अर्थात $R_L = R_S$"

"The output power obtained from a network is maximum when the load resistance R_L is equal to the internal resistance of the network R_S as seen from the terminals of the load."

अधिकतम शक्ति स्थानान्तरण प्रमेय (maximum power transfer theorem) के आधार पर हम कह सकते है कि शक्ति प्रवर्धक से लाउडस्पीकर को अधिकतम शक्ति तभी प्रदान की जा सकती है जब शक्ति प्रवर्धक की आउटपुट प्रतिबाधा लाउडस्पीकर की इनपुट प्रतिबाधा के समान हो। दूसरे शब्दों में हम इसी बात को ऐसे भी कह सकते हैं कि शक्ति प्रवर्धक की आउटपुट प्रतिबाधा लाउडस्पीकर की प्रतिबाधा से मैच करे (मैच करना मतलब समान होना)। यदि ये दोनों प्रतिबाधायें समान नहीं होंगी (अर्थात् मैच नहीं करेंगी) तो लाउडस्पीकर को अधिकतम पॉवर प्राप्त नहीं होगी अर्थात् लाउडस्पीकर को कम शक्ति प्राप्त होगी।

हम जानते हैं कि ट्रांजिस्टर की आउटपुट प्रतिबाधा किलोओम में होती है जबकि लाउडस्पीकर की प्रतिबाधा लगभग 4 से 24 ओम के बीच होती है। यदि पॉवर प्रवर्धक को सीधा लाउडस्पीकर से जोड़ दिया जाये तो लाउडस्पीकर को बहुत कम शक्ति प्राप्त हो पायेगी।

प्रतिबाधा मैचिंग प्राप्त करने के लिये ट्रांसफार्मर का प्रयोग किया जाता है।

ट्रांसफार्मर द्वारा प्रतिबाधा मैचिंग प्राप्त करना (To get impedence matching by transformer) – चित्र 2.2 को देखें, ट्रांसफार्मर के सैकेंड्री टर्मिनल पर प्रतिरोध R_2 लगा है, अर्थात्

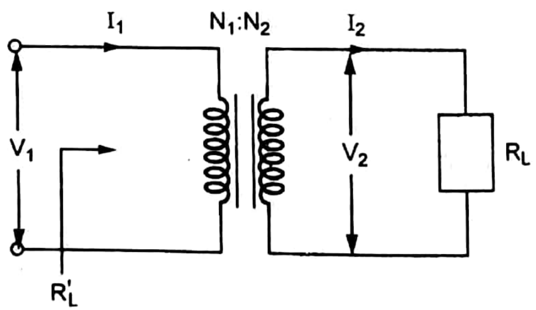
$$V_2 = I_2 R_L \quad \text{या} \quad \frac{V_2}{I_2} = R_L$$

अब हम यह देखेंगे कि यदि ट्रांसफार्मर के प्राइमरी साइड से देखें, तो इस लोड का Impedence कितना प्रतीत होगा अर्थात् यदि ट्रांसफार्मर के प्राइमरी साइड पर V_1 तथा I_1 का ratio लिया जाये, तो इसका मान क्या होगा अर्थात् R_L को ट्रांसफार्मर के प्राइमरी साइड से देखने पर इसका मान कितना होगा। माना यह मान R_L' होगा।

$$\frac{V_1}{I_1} = R_L'$$

किन्तु $$\frac{V_2}{I_2} = R_L$$

अतः $$\frac{R_L'}{R_L} = \frac{V_1/I_1}{V_2/I_2} = \frac{V_1}{V_2} \times \frac{I_2}{I_1} = \frac{N_1}{N_2} \times \frac{N_1}{N_2} = \frac{N_1^2}{N_2^2}$$



चित्र 2.2—ट्रांसफार्मर द्वारा प्रतिबाधा मैचिंग

या $$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L \quad ...(2.1)$$

उक्त समीकरण से स्पष्ट है कि किसी ट्रांसफार्मर के सैकेन्ड्री टर्मिनल पर लगे लोड R_L का मान ट्रांसफार्मर के प्राइमरी साइड से देखने पर $\left(\frac{N_1}{N_2}\right)^2 R_L$ होता है। स्पष्ट है कि यह मान ट्रांसफार्मर

की टर्न रेशियो (turn ratio) पर निर्भर करता है। मान लीजिये कि ट्रांसफार्मर की सैकेन्ड्री पर 5 Ω का लाउडस्पीकर लगा है। यदि हम 20 : 1 टर्न रेशियो का स्टैप, स्टैप डाउन ट्रांसफार्मर प्रयोग कर रहे हैं, तो ट्रांसफार्मर की प्राइमरी साइड से देखने पर प्रतिरोध का मान $\left(\frac{20}{1}\right)^2 \times 5$ अर्थात् 2 kΩ होगा, यदि टर्न रेशियो बढ़ाकर 40 : 1 कर दिया जाये तो प्राइमरी साइड से देखने पर प्रतिरोध का मान $\left(\frac{40}{1}\right)^2 \times 4 = 8$ kΩ होगा। इस प्रकार उचित टर्न अनुपात (turn ratio) का स्टैप डाउन ट्रांसफार्मर प्रयोग करके निम्न मान के R_L को उच्च आउटपुट प्रतिबाधा वाले ट्रांजिस्टर से मैच किया जा सकता है तथा load को अधिक पॉवर ट्रांसफर की जा सकती है।

उदाहरण : एक 16 Ω के लाउडस्पीकर को 10 kΩ आउटपुट प्रतिरोध वाले ट्रांजिस्टर के साथ मैच करना है। ट्रांसफार्मर का वर्त्त अनुपात (turn ratio) क्या होना चाहिये ?

हल : प्रश्न के अनुसार, $R_L = 16\ \Omega$

$R_L' = 10$ kΩ

समीकरण 2.1 के अनुसार $$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$$

$$\left(\frac{N_1}{N_2}\right)^2 = \frac{R'_L}{R_L} = \frac{10,000}{16} = 625$$

$$\frac{N_1}{N_2} = \sqrt{625} = 25 : 1$$

"The last stage of a multistage amplifier is the power stage. Here, an effort is made to transfer maximum power to the output device, e.g., a loudspeaker. For maximm power transfer, the impedance of power source should be equal to that of load. Usually, the impedance of an output device is a few ohms whereas the output impedance of transistor is several kilo-ohms. In order to match the impedance, a step-down transformer of proper turn ratio is used. The impedance of secondary of the transformer is made equal to the load impedance and primary impedance equal to the output impedance of transistor. The output device (e.g., loudspeaker) connected to the secondary has a small resistance R_L. The load R_L' appearing on the primary side will be :

$$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$$

For instance, suppose the transformer has turn ratio $N_1 : N_2 :: 10 : 1$. If $R_L = 100\ \Omega$, then load appearing on the primary is :

$$R_L' = \left(\frac{10}{1}\right)^2 \times 100\ \Omega = 10\ \text{k}\Omega$$

Thus the load on the primary side is comparable to the output impedance of the transistor. This results in maximum power transfer from transistor to the

AKC TECHNICAL CLASSES

Scanned with CamScanner

primary of transformer. This shows that low value of load resistance (e.g., speaker) can be stepped-up to a more favourable value at the collector of transistor by using appropriate turn ratio of the transformer."

§ 2.4. पॉवर प्रवर्धक का कलक्टर दक्षता (Collector Efficiency of Power Amplifier) :

पॉवर प्रवर्धक का मुख्य उद्देश्य आउटपुट पर अधिकतम पॉवर प्रदान करना होता है। चूँकि प्रवर्धक d.c. पॉवर सप्लाई से पॉवर प्राप्त करके उसको a.c. पॉवर आउटपुट में कनवर्ट करता है, अतः पॉवर प्रवर्धक द्वारा d.c. सप्लाई से प्राप्त ऊर्जा को a.c. आउटपुट पॉवर में बदलने की क्षमता ही पॉवर प्रवर्धक की दक्षता का माप होती है। इसको पॉवर प्रवर्धक की कलक्टर दक्षता के नाम से जाना जाता है।

"पॉवर प्रवर्धक से प्राप्त a.c. आउटपुट पॉवर तथा पॉवर प्रवर्धक को बैटरी द्वारा सप्लाई की गई d.c. पॉवर के अनुपात को उसकी कलक्टर दक्षता कहा जाता है।"

"The ratio of a.c output power to the d.c. power supplied by the battery of a power amplifier is known as its collector efficiency."

जब कोई पॉवर प्रवर्धक d.c. सप्लाई से ली गई इनपुट पॉवर का अधिकतर भाग a.c. में परिवर्तित कर देता है तो उसकी दक्षता उच्च मानी जाती है। अतः, कलक्टर दक्षता η को निम्न प्रकार से परिभाषित करते हैं–

$$\eta = \frac{\text{Output a.c. Power}}{\text{Input d.c. Power}} = \frac{P_o(\text{a.c.})}{P_i(\text{d.c.})} = \frac{P_0}{V_{cc} I_{CQ}} \quad \ldots(2.2)$$

जहाँ η = कलक्टर दक्षता

V_{cc} = d.c. सप्लाई वोल्टेज

I_{CQ} = कलक्टर धारा का Q-point पर मान अर्थात् कलक्टर धारा का वह मान जब प्रवर्धक पर कोई a.c. इनपुट सिगनल न लगा हो।

मान लीजिये कि बैटरी द्वारा 10 W शक्ति सप्लाई की जाये, तथा a.c. आउटपुट पॉवर 3 W हो, तो दक्षता 30 % होगी। शक्ति प्रवर्धक से अधिकतम कलक्टर दक्षता प्राप्त करना ही उद्देश्य होता है।

यहाँ एक बात विशेष रूप से उल्लेखनीय है कि चूँकि पॉवर प्रवर्धक d.c. पॉवर को a.c. पॉवर में कनवर्ट करता है, इसीलिये इसको पॉवर प्रवर्धक कहा जाता है। इनपुट सिगनल सिर्फ आउटपुट पॉवर को कन्ट्रोल करता है, तथा आउटपुट पॉवर इनपुट सिगनल के समानुपाती नहीं होती। वास्तव में a.c. पॉवर इनपुट d.c. पॉवर सप्लाई द्वारा प्रदान की जाने वाली पॉवर की तुलना में इतनी कम होती है कि दक्षता की गणना में इस पर विचार (Consideration) ही नहीं किया जाता।

"The main criterion for a power amplifier is not the power gain rather it is maximum a.c. power output. Now, an amplifier converts d.c. power from supply into a.c. power output. Therefore, the ability of a power amplifier to convert d.c. power from supply into a.c. output power is a measure of its effectiveness. This is known as collector effeciency.

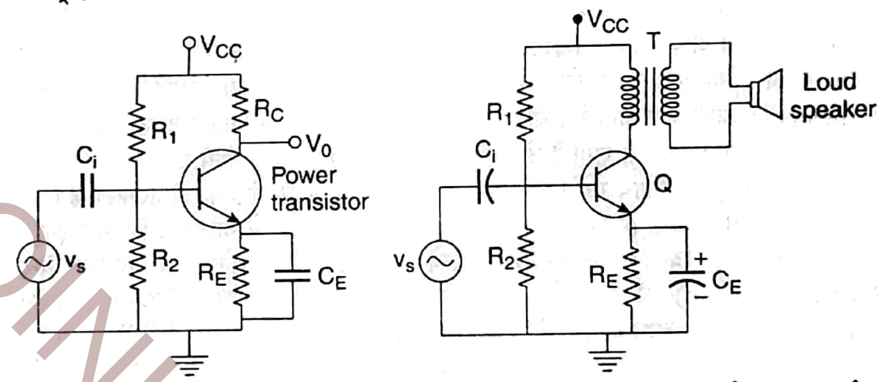
*The ratio of a.c. output power to the zero signal power (i.e., d.c. power) supplied by the battery of a power amplifier is known as **collector efficiency.***

Collector efficiency means how well an amplifier converts d.c. power from the battery into a.c. output power. For instance, if the d.c. power supplied by the battery is 10 W and a.c. output power is 5 W, then collector efficiency is 50%. The greater the collector efficiency, larger is the a.c. power output. It is obvious that for power amplifiers, maximum collector efficiency is the desired objective."

§ 2.5 पॉवर प्रवर्धकों को वर्गीकरण (Classification of Power Amplifiers) :

पॉवर प्रवर्धकों को कई आधार पर वगीकृत किया जा सकता है। पॉवर प्रवर्धक एकल-सिरा (single ended) या द्वि-सिरा (double ended) हो सकते हैं।

(i) एकल सिरा शक्ति प्रवर्धक (Single ended power amplifier) – एकल सिरा पॉवर प्रवर्धक से तात्पर्य यह है कि आउटपुट एक सिरे को permanently ground करके उस सिरे के सापेक्ष ली जाती है। इस स्थिति में एक या अनेक ट्रांजिस्टरों को Parallel में कनैक्ट करके लोड को ड्राइव किया जाता है। चित्र 2.3 में एक सिरा पॉवर प्रवर्धकों को प्रदर्शित किया गया है।



(a) Series fed सिंगल ट्रांजिस्टर एक-सिरा प्रवर्धक **(b) एकल सिरा ट्रांसफार्मर युग्मित प्रवर्धक**

चित्र 2.3—एक सिरा शक्ति प्रवर्धक

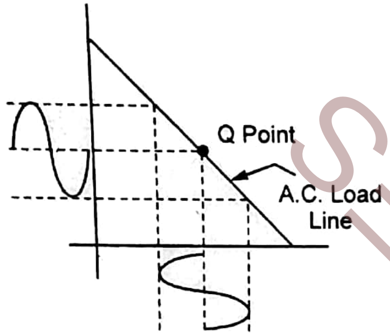
(ii) द्वि-सिरा पॉवर प्रवर्धक (Double ended power amplifier) – द्वि-सिरा प्रवर्धक को पुश-पुल स्टेज (push pull stage) भी कहा जाता है। इसमें दो लूप होती हैं जिनमें दो ट्रांजिस्टर होते हैं। इन दोनों लूप के ट्रांजिस्टरों में धारा विपरीत दिशा में प्रवाहित होती है जबकि लोड में add हो जाती है (चित्र 2.14 देखें)।

पॉवर प्रवर्धकों को इस आधार पर भी वर्गीकृत किया जा सकता है कि इनपुट के एक पूरे चक्र में आउटपुट सिगनल इस चक्र के कितने भाग में प्राप्त होता है।

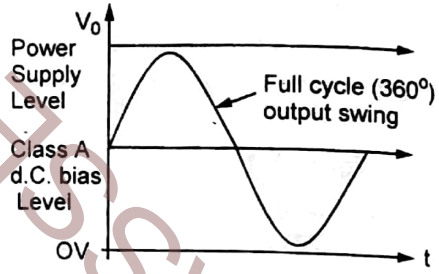
यह इस बात पर निर्भर करता है कि प्रचालन बिन्दु ट्रांजिस्टर के आउटपुट अभिलक्षणों में किस स्थान पर स्थिर (fix) किया गया है। उपर्युक्त आधार पर पॉवर प्रवर्धकों का वर्गीकरण निम्न है—

(i) वर्ग A प्रवर्धक (Class A Amplifier)—वर्ग A प्रवर्धक में आउटपुट सिगनल इनपुट सिगनल के पूरे चक्र (अर्थात् 360°) के लिये प्राप्त होता है। इसके लिये Q-बिन्दु को आउटपुट अभिलक्षणों के मध्य में स्थिर (fix) करते हैं (चित्र 2.4)।

Scanned with CamScanner



(a) क्लास A प्रचालन



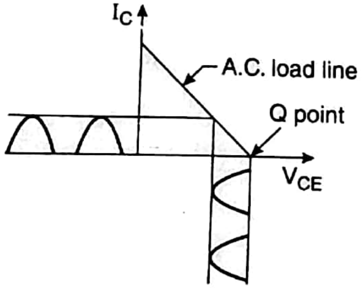
(b) क्लास-A प्रवर्धक से प्राप्त आउटपुट

चित्र 2.4

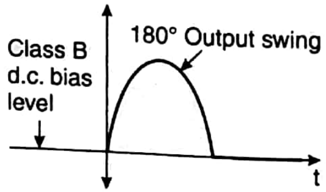
समान्तयः Class A प्रवर्धकों में प्रचालन बिन्दु (Operating Point) पर V_{CE} का मान V_{CC} का लगभग आधा होता है। इसलिये जब कोई a.c. सिगनल प्रयुक्त नहीं किया जाता तो भी उसमें काफी पॉवर का व्यय होता है ($P_{DQ} = V_{CC} \cdot I_{CQ}$)। इस कारण इसकी दक्षता (efficiency) काफी कम होती है। यदि लोड श्रेणी में लगा है तो अधिकतम दक्षता 25 % और यदि ट्रांसफार्मर के माध्यम से लगा है तो अधिकतम दक्षता 50 % प्राप्त होती है।

चित्र (2.3) में दिखाये गये एकल सिरा प्रवर्धक Class A प्रवर्धक का ही उदाहरण है।

2. वर्ग B प्रवर्धक (Class B amplifier)–वर्ग B प्रवर्धक में आउटपुट सिगनल इनपुट सिगनल के आधे चक्र (अर्थात् 180°) के लिये प्राप्त होता है। इसके लिये प्रचालन बिन्दु (Operating Point) को d.c. लोड लाइन के एक सिरे पर रखा जाता है (चित्र 2.5) अर्थात् $I_{CQ} = 0$। इससे यह लाभ होता है कि जब a.c. सिगनल आरोपित (Apply) नहीं किया जा रहा होता, तब पॉवर का व्यय शून्य हो जाता है ($P_{DQ} = V_{CC} \cdot I_{CQ} = 0$) अर्थात् शून्य संकेत स्थिति (zero signal condition) में पॉवर व्यय नहीं होती। इससे प्रवर्धक की दक्षता बढ़ जाती है। इसकी दक्षता अधिकतम 78·5% तक पहुँच जाती है।



(a) वर्ग B आपरेशन



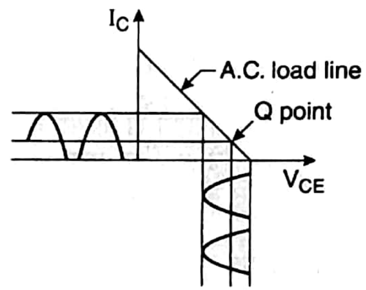
(b) प्रवर्धक में d.c. bias level तथा आउटपुट

चित्र 2.5

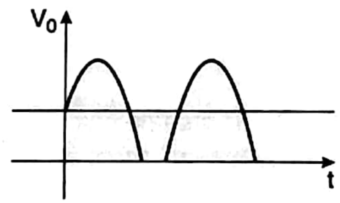
लेकिन प्रश्न यह उठता है कि यदि आउटपुट केवल आधे चक्र में प्राप्त होगी तो बाकी आधी चक्र के सिगनल को कैसे प्राप्त किया जा सकेगा? इसके लिये दो Class B प्रचालनों की

आवश्यकता होती है। एक धनात्मक अर्द्धचक्र के लिये तथा दूसरी ऋणात्मक अर्द्धचक्र के लिये। इन दोनों अर्द्धचक्रों को संयुक्त करना पुश पुल प्रचालन (push pull operation) कहलाता है, (चित्र 2.14 देखें) जिसको आप इस पाठ के अगले भाग में पढ़ेंगे।

3. वर्ग AB प्रवर्धक (Class AB amplifier)—आउटपुट सिगनल इनपुट के आधे से अधिक किन्तु पूरे से कम भाग (अर्थात् 180° तथा 360°) के बीच प्राप्त होता है। इसके लिये प्रचालन बिन्दु को d.c. लोड लाइन के मध्य व्यवस्थित न करके किसी एक सिरे के निकट स्थिर (fix) करते हैं (चित्र 2.6)। इसकी दक्षता 50 % से 78.5 % के मध्य होती है तथा इसमें भी पूर्ण चक्र प्राप्त करने के लिये पुश पुल ऑपरेशन की आवश्यकता पड़ती है।



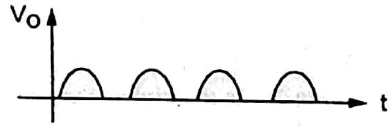
(a) वर्ग AB प्रवर्धक का प्रचालन



(b) d.c. bias level तथा आउटपुट

चित्र 2.6

4. वर्ग C प्रवर्धक (Class C amplifier)—इसमें आउटपुट सिगनल इनपुट चक्र के आधे से भी कम चक्र में प्राप्त होता है। (अर्थात् 180° से भी कम) (चित्र 2.7)।



चित्र 2.7—वर्ग C प्रवर्धक का आउटपुट

इस प्रकार के प्रवर्धक को ट्यून्ड परिपथों (tuned circuits) में प्रयोग किया जाता है (जैसे रेडियो, दूरसंचार इत्यादि) सामान्यतः इसका उपयोग अधिक शक्ति प्रदान करने के लिये नहीं किया जाता। अतः इसकी दक्षता अधिक महत्व नहीं रखती।

"In class A operetion, the output signal varies for a full 360° of the cycle, Class B circuit provides an output signal varying over one half of the input signal cycle i.e., for 180° of the signal, while for class AB operation, the output signal swing occurs between 180° and 360°."

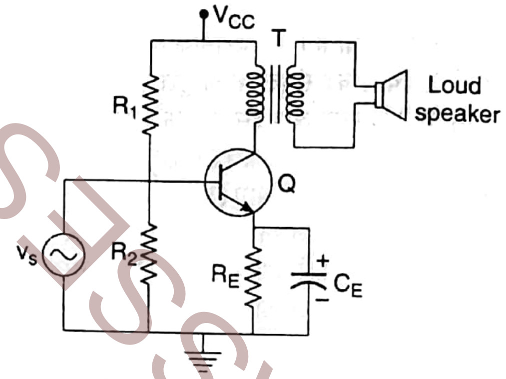
§ 2.6. एकल सिरा शक्ति प्रवर्धक (Single Ended Power Amplifier) or ट्रांसफार्मर युग्मित वर्ग–A शक्ति प्रवर्धक (Transformer Coupled Class-A A Power Amplifiers) :

एकल सिरा प्रवर्धक या ट्रांसफार्मर युग्मित वर्ग–A शक्ति प्रवर्धक का परिपथ चित्र 2.8 में प्रदर्शित है। एकल सिरा पॉवर प्रवर्धक से तात्पर्य यह है कि आउटपुट एक सिरे को permanently ग्राउन्ड करके उस सिरे के सापेक्ष ली जाती है। इस प्रवर्धक को क्लास–A मोड में ऑपरेट किया जाता है अर्थात् Q–बिन्दु को ट्रांजिस्टर के आउटपुट अभिलक्षणों के मध्य में स्थिर किया जाता है, जिससे आउटपुट सिगनल इनपुट के पूर्ण चक्र (अर्थात् 360°) के लिये प्राप्त होता है। आउटपुट प्राप्त

Scanned with CamScanner

करने के लिये ट्रांसफार्मर का प्रयोग किया गया है ताकि प्रतिबाधा मैचिंग हो जाये तथा लोड को अधिकतम पॉवर प्राप्त हो जाये।

ट्रांसफार्मर जोड़ने का उद्देश्य–जैसा कि पहले भी बताया जा चुका है कि लोड को अधिकतम ऊर्जा प्रदान करने हेतु ट्रांजिस्टर की आउटपुट प्रतिबाधा लोड प्रतिबाधा से मैच करनी चाहिये। शक्ति प्रवर्धकों में लोड के रूप में प्रायः लाउडस्पीकर या इयरफोन लगा होता है।



चित्र 2.8–एकल सिरा शक्ति प्रवर्धक

यदि लोड को एक स्टेप डाउन ट्रांसफार्मर के सेकेण्डरी में लगायेंगे तो प्राइमरी की तरफ से देखने पर उसकी प्रतिबाधा अधिक हो जायेगी (इस प्रतिबाधा को R_L' या सन्दर्भित प्रतिबाधा (Reflected Impedence) भी कहते हैं। इस प्रकार ट्रांसफार्मर की सहायता से प्रतिबाधा मैचिंग की जाती है और लोड को अधिकतम शक्ति प्राप्त हो जाती है।

एकल सिरा (क्लास A) शक्ति प्रवर्धक के गुण तथा दोष (Merits and Demerits of single ended (Class A) amplifier)–चूँकि क्लास A शक्ति प्रवर्धकों मे आउटपुट धारा इनपुट के सम्पूर्ण चक्र के लिये प्रवाहित होती है, अतः आउटपुट तरंग इनपुट तरंग के समान होती है। अतः क्लास A शक्ति प्रवर्धकों में न्यूनतम distortion होता है (अन्य शक्ति प्रवर्धकों की तुलना में)। किन्तु इनका मुख्य दोष यह होता है कि इनकी पॉवर आउटपुट कम होती है तथा कलक्टर दक्षता भी कम होती है (लगभग 25 % से 50 %)।

"Fig 2.8 is the circuit diagram of a power amplifier Q, which receives its input signal from a preamplifier or driver. An output transformer T delivers audio power to the speaker. R_1 and R_2 provide voltage-divider bias to Q. R_E is required for bias stabilization, and C_E is a bypass capacitor for R_E to prevent degeneration of the audio signal. Proper operation of this stage as a class A amplifier requires the bias to be properly set so that input signal be amplified without distortion by Q. For maximum transfer of audio power to the speaker, transformer T must match the output impedance of Q to the input impedance of the speaker."

§ 2.7. ग्राफिकल विधि द्वारा क्लास A प्रवर्धक की आउटपुट पॉवर तथा अधिकतम कलक्टर दक्षता की गणना करना (Calculations of Output Power and Collector Efficiency of Class A Power Amplifier) :

हम जानते हैं कि कलक्टर दक्षता $\eta = \dfrac{\text{a.c. आउटपुट पॉवर}}{\text{d.c. इनपुट पॉवर}}$

$$= \frac{P_{a.c.}}{P_{d.c.}}$$

जहाँ

$$P_{d.c.} = V_{cc} I_c$$

नोट करें कि पॉवर प्रवर्धक के कलक्टर परिपथ में d.c. इनपुट पॉवर कलक्टर सप्लाई वोल्टेज V_{CC} तथा d.c. कलक्टर धारा I_C का गुणनफल होती है।

तथा

$$P_{a.c.} = V_{ce\,(rms)} \times I_{c\,(rms)}$$

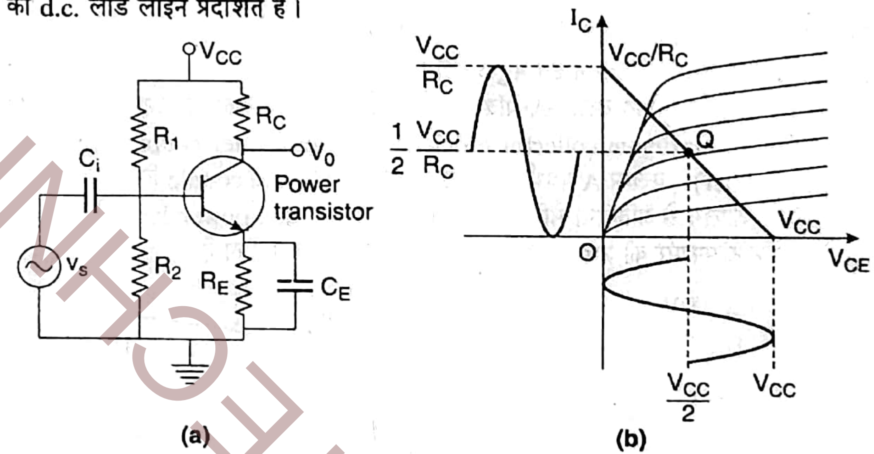
$$= \frac{1}{2}\left(\frac{V_{ce(p-p)}}{\sqrt{2}}\right) \times \frac{1}{2}\left(\frac{I_{c(p-p)}}{\sqrt{2}}\right)$$

$$\therefore \text{r.m.s. मान} = \frac{1}{2}\left(\frac{\text{peak to peak मान}}{\sqrt{2}}\right)$$

अतः कलक्टर दक्षता

$$\eta = \frac{V_{ce\,(p-p)} \times I_{c\,(p-p)}}{8V_{cc}I_c} \quad ...(2.3)$$

(i) Series fed क्लास-A प्रवर्धक की अधिकतम कलक्टर दक्षता की गणना (calculation of maximum efficiency of series fed class-A Power Amplifier)–Series fed प्रवर्धक मे लोड direclty कलक्टर परिपथ से कनैक्टैड रहता है (चित्र 2.9 (a)) तथा ट्रांसफार्मर कप्लिंग का प्रयोग नहीं किया जाता। हालांकि यह परिपथ सामान्यतः पॉवर प्रवर्धन हेतु प्रयुक्त नहीं किया जाता क्योंकि इसकी दक्षता कम होती है। चित्र 2.9 (b) में इस परिपथ की d.c. लोड लाइन प्रदर्शित है।



(a) Series fed क्लास A (एकल सिरा पॉवर प्रवर्धक) (b) d.c. लोड लाइन

चित्र 2.9

जब a.c. सिगनल apply किया जाता है तो आउटपुट धारा व वोल्टेज ऑपरेटिंग बिन्दु के दोनों ओर परिवर्तित होते हैं। वोल्टेज तथा धारा की अधिकतम symmetrical swing प्राप्त करने हेतु (अर्थात् अधिकतम आउटपुट पॉवर प्राप्त करने हेतु), Q-बिन्दु को d.c. लोड लाइन के बीचों-बीच (centre में) होना चाहिये (चित्र 2.9 (b))।

ऐसी स्थिति में आपरेटिंग बिन्दु $I_C = \dfrac{V_{cc}}{2R_c}$, $V_{CE} = \dfrac{V_{CC}}{2}$ पर स्थित होगा। अतः (चित्र 2.9 (b) से)

$$\text{अधिकतम } V_{ce\,(p-p)} = V_{cc}$$

Scanned with CamScanner

$$\text{अधिकतम } I_{c\,(p-p)} = \frac{V_{cc}}{R_c}$$

अधिकतम a.c. आउटपुट पॉवर $P_{0\,(max)}$

$$= \frac{V_{ce\,(p-p)} \times I_{c\,(p-p)}}{8}$$

$$= \frac{V_{cc} \times V_{cc}/R_c}{8} = \frac{V_{cc}^2}{8R_c}$$

$$\text{इनपुट d.c. पॉवर } = V_{cc} \times I_c$$

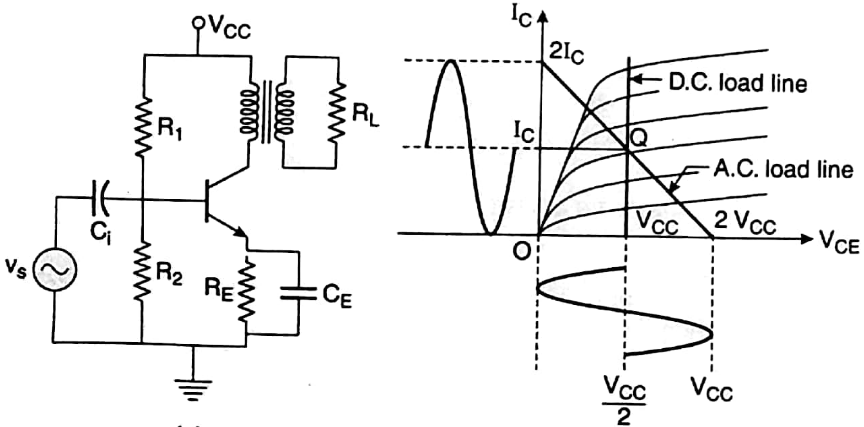
$$= V_{cc}\left(\frac{V_{cc}}{2R_c}\right) = \frac{V_{cc}^2}{2R_c}$$

$$\text{अतः, अधिकतम कलक्टर दक्षता } \eta = \frac{P_{o\,(max)}}{P_{dc}} \times 100$$

$$= \frac{V_{cc}^2/8R_c}{V_{cc}^2/2R_c} \times 100 = 25\%$$

उक्त गणना से स्पष्ट है कि Class-A series fed पॉवर प्रवर्धक की अधिकतम कलक्टर दक्षता 25 % होती है तथा वास्तव में इसका मान इससे भी कम होता है। इसी कारण series fed Class-A प्रवर्धक को पॉवर प्रवर्धन हेतु प्रयुक्त नहीं किया जाता।

(ii) ट्रांसफार्मर युग्मित क्लास-A पॉवर प्रवर्धक की अधिकतम कलक्टर दक्षता की गणना (calculation of maximum collector efficiency of transformer coupled class-A Power Amplifier) – क्लास-A प्रवर्धक में लोड को ट्रांसफार्मर के द्वारा couple किया जा सकता है। ट्रांसफार्मर कप्लिंग से प्रतिबाधा मैचिंग प्राप्त हो जाती है तथा d.c. power loss भी कम हो जाता है क्योंकि ट्रांसफार्मर की प्राइमरी कुण्डली का प्रतिरोध बहुत कम होता है।



(a)

(a) ट्रांसफार्मर युक्त क्लास-A शक्ति प्रवर्धक

(b)

(b) डी० सी० लोड लाइन

चित्र 2.10

चित्र 2.10 (a) में ट्रांसफार्मर युग्मित कलास–A (एकल सिरा) शक्ति प्रवर्धक प्रदर्शित है तथा इसकी d.c. लोड लाइन चित्र 2.10 (b) में प्रदर्शित है।

शून्य सिगनल स्थिति में (अर्थात् जब a.c. सिगनल apply न किया हो अर्थात जब परिपथ में केवल d.c. धारायें प्रवाहित हो रही हों) (*i.e.,* under zero signal conditions), कलक्टर परिपथ में प्रभावी प्रतिरोध ट्रांसफॉर्मर की प्राइमरी कुण्डली का होता है। इसको नगण्य माना जा सकता है (क्योंकि प्राइमरी कुण्डली के d.c. प्रतिरोध का मान अत्यंत कम होता है)। अतः d.c. लोड लाइन एक vertical रेखा होती है (जो V_{cc} से प्रारम्भ होती है) चित्र 2.10 (b) देखें।

इस परिपथ की a.c. लोड लाइन भी चित्र में प्रदर्शित है। चूँकि इसका a.c. लोड $R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$ होगा, अतः a.c. लोड लाइन का slope $\left(-\frac{1}{R_L'}\right)$ होगा तथा वह ऑपरेटिंग बिन्दु से pass होगी।

अधिकतम a.c. पॉवर आउटपुट (तथा अधिकतम कलक्टर दक्षता) प्राप्त करने हेतु Q-बिन्दु को a.c. लोड लाइन के मध्य में स्थिर किया जाना चाहिये।

चित्र 2.10 (b) से स्पष्ट है कि धनात्मक अर्द्धचक्र के शिखर (peak of positive half cycle) पर कलक्टर धारा का मान $2I_C$ है तथा कलक्टर-एमीटर वोल्टेज V_{ce} का मान शून्य है। निगेटिव शिखर पर कलक्टर धारा शून्य है तथा $V_{ce} = 2V_{cc}$ है।

अतः peak-to-peak कलक्टर -एमीटर वोल्टेज,

$$V_{ce\,(p-p)} = 2V_{cc} - 0 = 2V_{cc}$$

तथा peak-to-peak कलक्टर धारा,

$$I_{c\,(p-p)} = 2I_c - 0 = 2I_c$$

d.c. पॉवर इनपुट

$$P_{dc} = V_{cc} \times I_c$$

अधिकतम a.c. पॉवर आउटपुट

$$P_{a.c.(max)} = \frac{V_{ce\,(p-p)} \times I_{c\,(p-p)}}{8} = \frac{2V_{cc} \times 2I_c}{8} = \frac{1}{2} V_{cc} \times I_c$$

अतः, अधिकतम कलक्टर दक्षता

$$\eta = \frac{P_{a.c.(max)}}{P_{d.c.}} = \frac{V_{cc} I_c/2}{V_{cc} I_c} \times 100 = 50\ \%$$

उक्त गणना से स्पष्ट है कि ट्रांसफार्मर युग्मित क्लास-A शक्ति प्रवर्धक की अधिकतम दक्षता 50 % होती है अर्थात् d.c. पॉवर सप्लाई से प्राप्त इनपुट शक्ति का अधिकतम 50 % ही आउटपुट a.c. पॉवर में परिवर्तित हो सकता है। वास्तव में, आउटपुट ट्रांसफार्मर में power losses तथा ट्रांजिस्टर में power dissipation के कारण कलक्टर दक्षता 50 % से भी कम होती है।

§ 2.8. ऊष्मा विसर्जन वक्र (Heat Dissipation Curve) :

पिछले खण्ड में हमने देखा कि शक्ति प्रवर्धक को दी जाने वाली d.c. पॉवर का कुछ भाग a.c. पॉवर में कनवर्ट होता है। शेष पॉवर lost हो जाती है। यह पॉवर कलक्टर प्रतिरोध, आउटपुट

AKC TECHNICAL CLASSES

Scanned with CamScanner

ट्रांसफार्मर में तथा ट्रांजिस्टर द्वारा ऊष्मा विसर्जन के कारण lost होती है। यदि ट्रांजिस्टर को उपलब्ध डी.सी. पॉवर $P_{d.c.}$ हो तथा इसमें से a.c. में कनवर्ट की जाने वाली पॉवर $P_{a.c.}$ द्वारा व्यक्त की जाये, तो स्पष्ट है कि शेष पॉवर ($P_{d.c.} - P_{a.c.}$) ट्रांजिस्टर में ऊष्मा के रूप में विसर्जित हो जायेगी। अत: ऊष्मा के रूप में विसर्जित पॉवर

$$P_{dis} = P_{d.c.} - P_{a.c.}$$

जहाँ P_{dis} = ट्रांजिस्टर में ऊष्मा के रूप में विसर्जित पॉवर

$P_{d.c.}$ = ट्रांजिस्टर को d.c. बैटरी द्वारा उपलब्ध डी.सी. पॉवर

$P_{a.c.}$ = ट्रांजिस्टर द्वारा प्रदत्त a.c. पॉवर

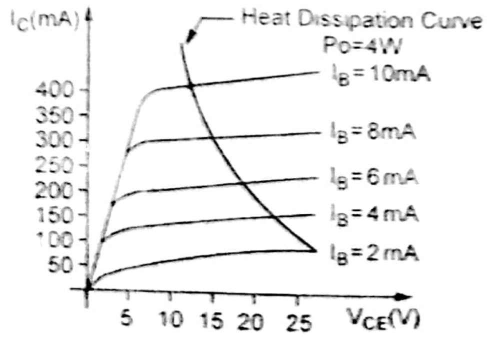
यदि प्रवर्धक में a.c. इनपुट नहीं दी गयी है तो a.c. आउटपुट भी प्राप्त नहीं होगी ($P_{a.c.} = 0$)। इसका अर्थ यह हुआ कि यदि a.c. इनपुट नहीं दी गयी है या शून्य सिगनल स्थिति (zero signal conditon) है तो समस्त d.c. शक्ति ऊष्मा के रूप में व्यय हो जायेगी $P_{dis\,(max)} = P_{d.c.}$। इसलिये जब प्रवर्धक पर a.c. सिगनल आरोपित नहीं किया जाता है तो ट्रांजिस्टर में अधिकतम ऊष्मा उत्पन्न होती है। जब ए.सी. सिगनल apply किया जाता है, तो कम ऊष्मा उत्पन्न होती है।

ट्रांजिस्टर में शून्य संकेत स्थिति में d.c. द्वारा दी गयी शक्ति—

$$P_{d.c.} = V_{CC} I_{CQ}$$

जहाँ I_{CQ} Q-बिन्दु पर कलक्टर धारा का d.c. मान है। अत:, ट्रांजिस्टर में विसर्जित हो सकने वाली अधिकतम ऊष्मा $P_{dis\,(max)} = V_{CC} I_{CQ}$। अत:, क्लास-A ऑपरेशन में पॉवर ट्रांजिस्टर की पॉवर विसर्जन क्षमता कम से कम उसकी शून्य सिगनल रेटिंग के बराबर तो होनी ही चाहिये। अर्थात यदि किसी परिपथ में पॉवर ट्रांजिस्टर की zero signal power dissipation 4 W है तो इस परिपथ में ऐसा पॉवर ट्रांजिस्टर प्रयुक्त करना चाहिये जिसकी पॉवर विसर्जन क्षमता 4 W से अधिक हो। यदि 4 W से कम पॉवर रेटिंग का ट्रांजिस्टर प्रयुक्त किया गया तो उसके नष्ट होने की सम्भावना है।

उक्त बातों से स्पष्ट है कि यदि किसी प्रवर्धक में Q-बिन्दु पॉवर विसर्जन 4 W है तो प्रयुक्त ट्रांजिस्टर की पॉवर विसर्जन रेटिंग कम से कम 4 W होनी चाहिये। दूसरी ओर, यदि हमें 4 W पॉवर विसर्जन क्षमता का पॉवर ट्रांजिस्टर दिया जाये, तो हमें इस ट्रांजिस्टर को परिपथ में लगाते समय यह सुनिश्चित कर लेना चाहिये कि परिपथ में Q-बिन्दु पॉवर विसर्जन किसी भी स्थिति में 4 W से अधिक न होने पाये, अन्यथा ट्रांजिस्टर नष्ट हो सकता है। यह एक महत्वपूर्ण बात है जिसका ध्यान इस पॉवर प्रवर्धक डिजाइन करते समय सदैव रखा जाता है।



चित्र 2.11—ट्रांजिस्टर के आउटपुट अभिलक्षणों पर ऊष्मा विसर्जन वक्र को प्लॉट करना

चित्र 2.11 में एक पॉवर ट्रांजिस्टर के आउटपुट अभिलक्षण प्रदर्शित हैं। माना कि इसकी पॉवर विसर्जन रेटिंग (power dissipation rating) 4 W (P_{dis} = 4 W) है। प्रवर्धक का डिजाइन करते समय हम इसका कलक्टर विसर्जन वक्र (या ऊष्मा विसर्जन वक्र) (heat dissipation curve) plot करते हैं। यदि V_{CE} के कुछ काल्पनिक मान लेकर I_C के मान की गणना करें (यह मानकर कि $P_{dis} = V_{CE} I_C = 4$ W रहे), तो निम्न तालिका प्राप्त होती है—

P_{dis}	V_{CE}	$I_c = \frac{4\,(W)}{V_{CE}\,(V)} \times 1000$ mA
4 W	5 V	800 mA
4 W	10 V	400 mA
4 W	15 V	266 mA
4 W	20 V	200 mA
4 W	25 V	160 mA

इस तालिका को आउटपुट अभिलक्षणों पर plot करने से प्राप्त वक्र एक हाइपरबोला प्राप्त होता है (चित्र 2.11)। इस वक्र को ऊष्मा विसर्जन वक्र (Heat dissipation curve) भी कहते हैं। यदि इस ट्रांजिस्टर को पॉवर प्रवर्धक में प्रयोग करेंगे तो Q-बिन्दु सदैव इस वक्र के नीचे होना चाहिये जिससे यह सुनिश्चित हो जायेगा कि ट्रांजिस्टर में उत्पन्न होने वाली अधिकतम ऊष्मा का मान ट्रांजिस्टर की पॉवर रेटिंग से कम है। यदि Q-बिन्दु इस वक्र (curve) से ऊपर लिया जायेगा तो प्रवर्धक में पैदा ऊष्मा, ट्रांजिस्टर की पॉवर रेटिंग से अधिक हो जायेगी, जिससे ट्रांजिस्टर नष्ट हो सकता है।

"If in an amplifier, the quiescent power dissipation P_{DQ} is 4 W, the transistor needs a power dissipation rating of at least 4 W. On the other hand, if we are given a power transistor with a dissipation rating of 4 W, we must ensure P_{DQ} does not exceed 4 W. This is an important factor that must be considered while designing a power amplifier. Assume that dissipation rating of a power transistor is 4 W. While designing the amplifier, we first plot its collector dissipation curve. We take some arbitrary values of V_{CE} and calculate corresponding values of I_C so that we always have $V_{CE} I_C = P_D = 4$ W. The curve obtained from these values is a hyperbola. If this transistor is used in a power amplifier, its Q-point must lie below this curve."

§ 2.9. हीट सिंक का महत्व (Importance of Heat Sink) :

चूँकि पॉवर ट्रांजिस्टर में उच्च धारायें (high currents) प्रवाहित होती हैं, अत:, यह प्रचालन के समय गरम (heat up) हो जाते हैं। चूँकि ताप बढ़ने से ट्रांजिस्टर में थरमल रनअवे (thermal runaway) हो सकता है, अत: यह आवश्यक है कि सीमित रखने हेतु ट्रांजिस्टर में उत्पन्न ऊष्मा को बाहरी वातावरण में विसर्जित कर देना चाहिये।

यदि ट्रांजिस्टर में उत्पन्न हो रही ऊष्मा को तेजी से हटाया जा सके या बाहरी वातावरण को संचरित (Transmit) किया जा सके, तो हम ट्रांजिस्टर की पॉवर रेटिंग को बढ़ा सकते हैं। इस कार्य को हीट सिंक द्वारा किया जा सकता है। हीट का अर्थ ऊष्मा तथा सिंक का मतलब सोखना अर्थात् हीट सिंक पॉवर ट्रांजिस्टर में पैदा हो रही ऊष्मा को तेज़ी से सोख लेती है। सामान्यत:, ट्रांजिस्टर को

AKC TECHNICAL CLASSES

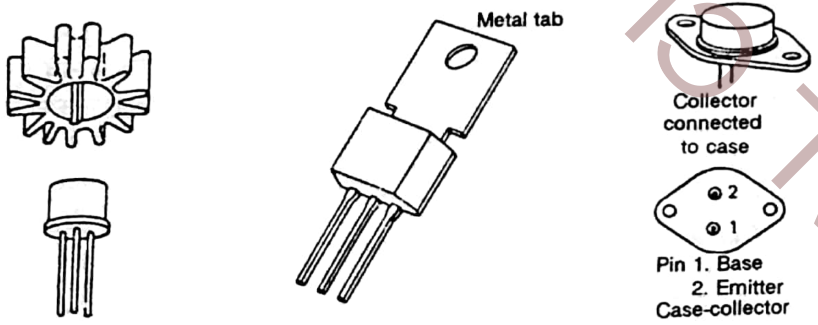
Scanned with CamScanner

धातु की शीट (metal sheet usually aluminium) पर फिक्स कर दिया जाता है, जिससे कि अतिरिक्त ऊष्मा इस धातु की शीट को ट्रांसफर हो जाती है।

धातु की शीट जिसके माध्यम से पॉवर ट्रांजिस्टर की अतिरिक्त ऊष्मा को बाहरी वातावरण को संचरित किया जाता है, हीट सिंक कहलाती है।

"The metal sheet that serves to dissipate the additional heat from power transistor to the surrounding is called heat sink."

ट्रांजिस्टर के अंदर अधिकांश ऊर्जा कलक्टर जंक्शन पर उत्पन्न होती है। हीट सिंक surface area को बढ़ाती है जिससे ऊष्मा आसानी से कलक्टर जंक्शन से विसर्जित हो जाती है। परिणामत:, कलक्टर जंक्शन का ताप कम हो जाता है। अत:, ट्रांजिस्टर को थरमल रनअवे से बचाने हेतु हीट सिंक एक अच्छा साधन है। ध्यान दें कि हीट सिंक की ताप विसर्जन की क्षमता उसके पदार्थ, volume, क्षेत्रफल, आकार, केस व सिंक के सम्पर्क इत्यादि पर निर्भर करती है। चित्र 2.12 में कुछ हीट सिंक प्रदर्शित हैं। Finned aluminium हीट सिंक (चित्र 2.12 (a)) उत्तम हीट ट्रांसफर प्रति यूनिट कॉस्ट (best heat transfer per unit cost) प्रदान करती हैं।



चित्र 2.12—हीट सिंक व्यवस्थायें

यदि इस सिंक को ट्रांजिस्टर केसिंग के ऊपर लगा दिया जाय तो केस का सतह क्षेत्र (Surface area) बढ़ जाता है तथा ऊष्मा तेजी से संचरित होती है।

चित्र 2.12 (b) power tab transistors में एक अन्य प्रकार की heat sink दिखाई गई है। एक metal tab लगा हुआ है जिससे ऊष्मा तेजी से बाहर निकल सकती है। इस metal tab को इलैक्ट्रॉनिक उपकरण की चेसिस (Chasis) से जोड़ा जा सकता है। इस प्रकार Chasis से ऊष्मा तेजी से बाहर निकल जाती है।

बड़े शक्ति ट्रांजिस्टर में संग्राहक (collector) को सीधा case से जोड़ देते हैं तथा इस Case को Chasis से बाँध कर ऊष्मा का तेजी से विसर्जन हो जाता है (चित्र 2.12 (c))।

यह बात नोट करें कि सिर्फ हीट सिंक का प्रयोग ट्रांजिस्टर थरमल रनअवे से बचाने के लिये पर्याप्त नहीं है। ट्रांजिस्टर परिपथ डिजाइन करते समय कुछ अन्य बातों पर भी ध्यान दिया जाना चाहिये जैसे कि ऑपरेटिंग बिन्दु का चुनाव, बाहरी वातावरण का ताप, ट्रांजिस्टर का प्रकार इत्यादि।

ट्रांजिस्टर मे permissible power dissipation एक अत्यंत महत्वपूर्ण विशिष्टता है। किसी ट्रांजिस्टर की permissible power rating की गणना निम्न सम्बन्ध द्वारा की जा सकती है—

$$P_{total} = \frac{T_{max} - T_{amb}}{\theta}$$

जहाँ P_{total} = ट्रांजिस्टर में विसर्जित कुल पॉवर (total power dissipated in the transistor)

$T_{j\,max}$ = अधिकतम जंक्शन ताप जो कि जरमेनियम ट्रांजिस्टर में 90°C व सिलिकॉन ट्रांजिस्टर में 150°C होता है (maximum junction temperature)

T_{amb} = वातावरण का ताप (ambient temperature)

θ = थरमल प्रतिरोध अर्थात जंक्शन से वातावरण में विसर्जित ऊष्मा पर प्रतिरोध।

थरमल प्रतिरोध θ का मात्रक °C/ Watt होता है तथा ट्रांजिस्टर डाटा बुक में इसका मान दिया होता है। थरमल प्रतिरोध का निम्न मान होने का अर्थ है कि जंक्शन से वातावण की ओर ऊष्मा आसानी से प्रवाहित हो सकती है। स्पष्ट है कि जितना अधिक बड़ा ट्रांजिस्टर का case होगा, थरमल प्रतिरोध का मान उतना ही कम होगा व ऊष्मा आसानी से संचरित हो सकेगी। हीट सिंक के प्रयोग से θ का मान घट जाता है तथा पॉवर डिसीपेशन बढ़ जाता है। ध्यान दें कि कलक्टर-बेस जंक्शन पर उत्पन्न ऊष्मा जंक्शन से केस, केस से हीट सिंक व हीट सिंक से वातावरण को संचरित होती है।

"As power transistors handle large currents, they always heat up during operation. Since transistor is a temperature dependent device, the heat generated must be dissipated to the surroundings in order to keep the temperature within permissible limits. Generally, the transistor is fixed on a metal sheet (usually aluminium) so that additional heat is transferred to the metal sheet.

Most of the heat within the transistor is produced at the collector junction. The heat sink increases the surface area and allows heat to escape from the collector junction easily. The result is that temperature of the transistor is sufficiently lowered. Thus heat sink is a direct practical means of combating the undesirable thermal effects e.g. thermal runaway. The ability of any heat sink to transfer heat to the surroundings depends upon its material, volume, area, shape, contact between case and sink and movement of air around the sink. Finned aluminium heat sinks yield the best transfer per unit cost.

The use of heat sink alone may not be sufficient to prevent thermal runaway under all conditions. In designing a transistor circuit, consideration should also be given to the choice of (i) operating point (ii) ambient temperatures which are likely to be encountered and (iii) the type of transistor e.g. metal case transistors are more readily cooled by conduction than plastic ones. Circuits may also be designed to compensate automatically for temperature changes and thus stabilise the operation of the transistor components."

§ 2.10. पुश पुल प्रवर्धक (Push Pull Amplifier) :

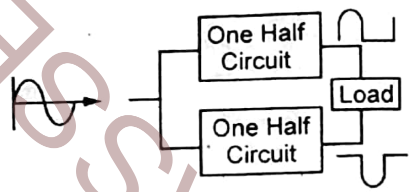
Class B प्रचालन में ट्रांजिस्टर केवल सिगनल के आधे चक्र में ही चालन (conduct) करता है। अत:, पूर्ण चक्र में आउटपुट प्राप्त करने के लिये दो ट्रांजिस्टर का प्रयोग आवश्यक है जो विपरीत चक्रों में चालन करें, ताकि उनके प्रचालन को संयुक्त (Combine) करके आउटपुट सिगनल का पूर्ण चक्र प्राप्त किया जा सके।

AKC TECHNICAL CLASSES

Scanned with CamScanner

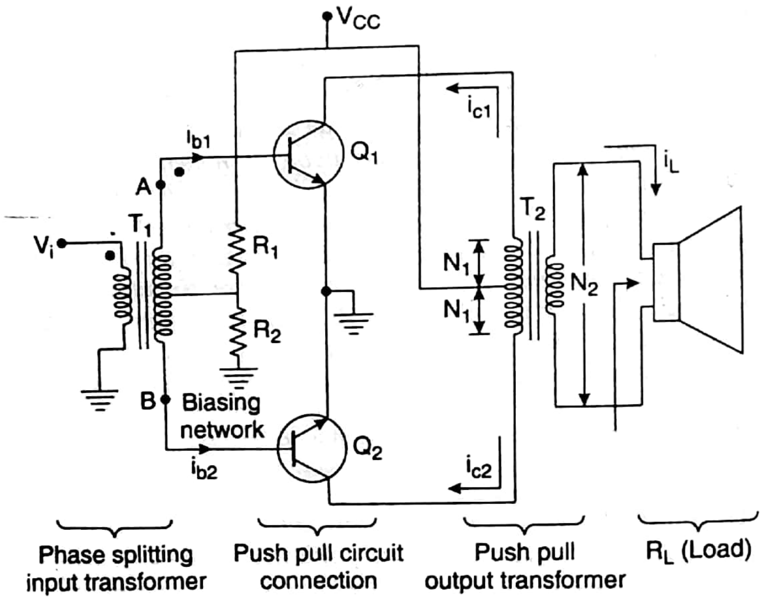
चूँकि परिपथ का एक भाग प्रथम अर्द्धचक्र में सिगनल को उच्च (High) की ओर खींचता है (push करता है) तथा दूसरे अर्द्धचक्र में परिपथ का दूसरा भाग सिगनल को न्यून (Low) की ओर धक्का देता है (pull करता है), इसलिये परिपथ को पुश पुल (push pull) परिपथ का नाम दिया गया है।

इसका ब्लॉक डायग्राम चित्र 2.13 में दिखाया गया है। इसमें a.c. इनपुट देने पर प्रत्येक अर्द्धचक्र में बारी-बारी से परिपथ के दोनों ट्रांजिस्टर अपना कार्य करते हैं तथा लोड को पूरे चक्र के लिये आउटपुट प्राप्त होती है। पॉवर ट्रांजिस्टर लोड को वांछित शक्ति प्रदान करते हैं तथा Class B प्रचालन (Operation) के कारण परिपथ की दक्षता भी अच्छी प्राप्त होती है।



चित्र 2.13—पुश पुल परिपथ का ब्लॉक डायग्राम

परिपथ (Circuit)—चित्र 2.14 में दो npn ट्रांजिस्टरों को Push Pull प्रचालन के लिये जोड़ा गया है। चूँकि दोनों ट्रांजिस्टरों को अलग-अलग अर्द्धचक्रों में प्रयुक्त करना है इसलिये यह आवश्यक है कि दोनों ट्रांजिस्टरों की बेस पर विपरीत धुवीयता (opposite polarity) वाले सिगनल प्रयुक्त होने चाहिये। परन्तु निवेश संकेत (input signal) तो केवल एक होता है तथा इसको दो विपरीत धुवता (polarity) वाले सिगनलों में बदलना आवश्यक होता है। यह कार्य केन्द्र टैपित ट्रांसफार्मर (center tapped transformer) करता है अर्थात् ट्रांसफार्मर यहाँ पर कला विभाजक



चित्र 2.14—पुश पुल प्रवर्धक

(phase splitter) का कार्य कर रहा है।

यदि आप इस पाठ को प्रारम्भ से पढ़ रहे हैं तो आप यह बताने की स्थिति में तो होंगे ही कि आउटपुट ट्रांसफार्मर क्या कार्य कर रहा है? जी हाँ, इसका कार्य प्रतिबाधा मैचिंग करना है। इस प्रकार इस परिपथ को चार भागों में बाँटा जा सकता है—

1. कला विभांजक निवेश परिणामित्र (phase splitting input transformer)
2. पुश पुल परिपथ (push pull circuit)
3. पुश पुल निर्गत परिणामित्र (push pull output transformer)
4. भार (load)।

चित्र 2.17 में प्रदर्शित पुश पुल प्रवर्धक में दो ट्रांजिस्टर Q_1 तथा Q_2 प्रयुक्त हैं जो कि बारी-बारी से एक-एक अर्द्धचक्र में चालन करते हैं। इन दो ट्रांजिस्टर के एमीटर टर्मिनल को एक साथ जोड़ा गया है। परिपथ में प्रयुक्त इनपुट ट्रांसफार्मर में सैन्टर-टैप सैकेन्ड्री कुण्डली है जो कि दो ट्रांजिस्टर इनपुटस को विपरीत धुवता वाले सिगनल उपलब्ध कराती है। आउटपुट ट्रांसफार्मर की प्राइमरी कुण्डली भी सैन्टर टैप है। दोनों ट्रांजिस्टरों के कलक्टर टर्मिनलों को इस ट्रांसफार्मर के माध्यम से d.c. सप्लाई V_{CC} से जोड़ा गया है। लोड प्रतिरोध (सामान्यतः लाउडस्पीकर) को आउटपुट ट्रांसफार्मर के सैकेन्ड्री पर संयोजित किया गया है।

ट्रांसफार्मर के Turn ratio $2N_1 : N_2$ का चुनाव इस प्रकार किया जाता है जिससे लोड R_L को ट्रांजिस्टर की आउटपुट प्रतिबाधा से मैच किया जा सके। मैचिंग की स्थिति में, प्रवर्धक द्वारा लोड को अधिकतम पॉवर प्रदान की जाती है। R_1 तथा R_2 बायसिंग प्रतिरोध है, तथा इसकी सहायता से ट्रांजिस्टरों के आपरेटिंग बिन्दु को इस प्रकार स्थिर किया जाता है, जिससे ट्रांजिस्टर क्लास-B मोड में ऑपरेट करते हैं।

कार्य-प्रणाली—प्रथम अर्द्धचक्र में Q_1 का बेस धनात्मक (positive) होने के कारण उसमें चालन (conduction) होता है। किन्तु Q_2 का बेस ऋणात्मक (base negative) होने के कारण वह कट ऑफ (cut off) में रहता है। इसलिये Q_1 की कलक्टर धारा i_{c1} के कारण धनात्मक अर्द्धचक्र में लोड पर आउटपुट प्राप्त होती है।

दूसरे अर्द्धचक्र में Q_2 की बेस धनात्मक होने के कारण उसमें चालन (conduction) होता है किन्तु Q_1 की बेस ऋणात्मक होने के कारण वह कट ऑफ (Cut off) हो जाता है। इस प्रकार Q_2 की कलेक्टर धारा i_{c2} के कारण ऋणात्मक अर्द्धचक्र में लोड पर आउटपुट प्राप्त होती है।

इस प्रकार आउटपुट दोनों अर्द्धचक्रों के लिये प्राप्त हो जाता है।

पुश पुल प्रवर्धक के गुण (Advantage of push pull amplifier in comparision of Single Ended Amplifier)—पुश-पुल प्रवर्धक के सिंगल एन्डेड प्रवर्धक की तुलना में अनेक लाभ होते हैं—

(i) अधिक दक्षता (Greater efficiency)—एकल सिरा प्रवर्धक में शून्य संकेत condition (अर्थात् जब a.c. input शून्य हो) में भी परिपथ d.c. धारा प्रवाहित होती है जिससे उसकी दक्षता अधिकतम 50 % हो सकती है।

Push pull प्रवर्धक में शून्य संकेत स्थिति में कोई धारा प्रवाहित नहीं होती क्योंकि प्रवर्धक को d.c. लोड लाइन के एक सिरे में (अर्थात् ट्रांजिस्टर क्लास-B या क्लास-AB मोड में आपरेट करते हैं।)

Scanned with CamScanner

व्यवस्थित किया जाता है। इस कारण इसकी दक्षता अधिकतम 78·5 % तक हो सकती है।

(ii) अधिक पॉवर प्रदान करने की क्षमता (Provides greater power output)—पुश पुल क्लास-B प्रवर्धक, एकल सिरा प्रवर्धक के मुकाबले चार गुनी अधिक पॉवर प्रदान करने की क्षमता रखता है।

(iii) हारमोनिक विरूपण कम करना (Reduces harmonic distortion)—वर्ग B प्रवर्धक में सम हारमोनिक्स (even harmonics) एक-दूसरे को प्रभावहीन कर देते हैं तथा केवल विषम हारमोनिक्स ही रह जाते हैं, जिसके कारण विरूपण कम हो जाता है।

(iv) अरेखीय विरूपण कम करना (Reduces non-linear distortion)—कलैक्टर धाराओं के डी. सी. घटक आउटपुट ट्रांसफार्मर के क्रोड में चुम्बकीय दृष्टि से एक-दूसरे का विरोध करते हैं जिससे क्रोड के संतृप्त (saturate) होने की प्रवृत्ति नहीं होती जिससे ट्रांसफॉर्मर के चुम्बकीय (magnetisation) वक्र की अरेखीयता या वक्रता के कारण अरेखीय विरूपण की सम्भावना भी कम हो जाती है।

(v) डी. सी. शक्ति के रिपल का प्रभावहीन होना (Ripples in d.c. supply does not effect the output) – यदि पावर-सप्लाई (d.c. शक्ति स्रोत) में उत्तम फिल्ट्रेशन (good filter) नहीं है तो भी पुश पुल कनैक्शन में उर्मिका वोल्टेज (ripple voltage) के प्रभाव समाप्त हो जाते हैं क्योंकि उर्मिका वोल्टेज के कारण उत्पन्न धारायें ट्रांसफॉर्मर की कुण्डली में विपरीत दिशाओं में बहती हैं। अतः, पुश पुल कनक्शन में कम value का (अर्थात् सस्ता) कैपेसिटर फिल्टर लगाकर भी काम चलाया जा सकता है।

पुश पुल प्रवर्धक के दोष (Demerits of push pull connection) –

(i) दो मैच (matched) ट्रांजिस्टर की आवश्यकता होती है। यदि ट्रांजिस्टर matched नहीं हैं तो दोनों अर्द्धचक्रों में प्रवर्धन असमान हो जाता है (unequal amplification due to unmatched BJTs)।

(ii) इस परिपथ में दो समान व विपरीत ध्रुवता के (equal and opposite) वोल्टेज की आवश्यकता होती है। अतः, पुश परिपथ में इस प्रकार के वोल्टता उत्पन्न करने हेतु ड्राइवर स्टेज आवश्यक होता है (requires driver stage to produce equal and opposite voltages)।

(iii) भारी व महंगे ट्रांसफॉर्मरों की आवश्यकता होती है (requires bulky and expensive transformers)।

पुश पुल प्रवर्धक की आउटपुट में सम-हारमोनिक्स क्यों समाप्त हो जाते हैं (Why do even harmonics cancel out in the output of push pull amplifier)—शक्ति प्रवर्धकों द्वारा अधिक आयाम के सिग्नल (large signal) प्रवर्धित किये जाते हैं। प्रवर्धकों में हारमोनिक विरूपण (harmonic distortion) ट्रांजिस्टर के अरेखीय (non-linear) अभिलक्षणों के कारण होता है। पुश-पुल प्रवर्धक में यह विरूपण काफी सीमा तक कम हो जाता है।

यदि हम प्रवर्धक के इनपुट पर ω आवृत्ति का सिगनल लगाते हैं, तो हमें दोनों ट्रांजिस्टरों की बेस पर विपरीत ध्रुवता की धारायें प्रवाहित होती हैं (चित्र 2.14) जिन्हें निम्नवत् व्यक्त किया जा सकता है—

$$I_{b_1} = I_b \sin \omega t$$

$$I_{b_2} = I_b \sin (\omega t + \pi)$$

ट्रांजिस्टर की non-linearity के कारण इनपुट के sinusoidal होने के बावजूद आउटपुट पर हारमोनिक terms (अर्थात् मूल आवृत्ति के उच्च आवृत्ति गुणक (multiples of fundamental frequency) भी उत्पन्न होते हैं। अतः, ट्रांजिस्टर Q_1 तथा Q_2 की कलक्टर धाराओं को निम्नवत् लिखा जा सकता है*।

$$i_{c1} = I_0 + I_1 \sin \omega t + I_2 \sin 2\omega t + I_3 \sin 3\omega t + \ldots \quad \ldots(2.6)$$

तथा

$$i_{c2} = I_0 + I_1 \sin (\omega t + \pi) + I_2 \sin (2\omega t + 2\pi) + I_3 \sin (3\omega t + 3\pi) + \ldots$$

या

$$i_{c2} = I_0 - I_1 \sin \omega t + I_2 \sin 2\omega t - I_3 \sin 3\omega t + \ldots \quad \ldots(2.7)$$

ये दोनों धारायें आउटपुट ट्रांसफॉर्मर में विपरीत दिशाओं में प्रवाहित होती हैं। अतः कुल आउटपुट धारा i_2 इन धाराओं के अन्तर $(i_{c_1} - i_{c_2})$ के समानुपाती होगी। अतः,

$$i_L = K (i_{c_1} - i_{c_2})$$

या

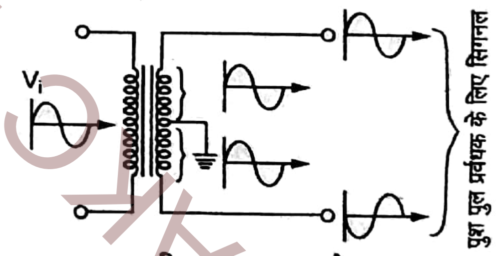
$$= 2K (I_1 \sin \omega t + I_3 \sin 3\omega t + I_5 \sin 5\omega t) + \ldots \quad \ldots(2.8)$$

आउटपुट धारा की समीकरण 2.8 से स्पष्ट होता है कि पुश-पुल प्रचालन में सम-हारमोनिक्स (even harmonics) समाप्त हो जाते हैं। विषम-हारमोनिक्स (odd harmonics) में सामान्यतः तीसरे हारमोनिक के कारण अधिक विरूपण उत्पन्न होता है क्योंकि पाँचवें तथा अन्य उच्च हारमोनिक्स का आयाम इतना कम हो जाता है कि वे नगण्य माने जा सकते हैं। पुश-पुल के ठीक चालन के लिये Q_1 तथा Q_2 ट्रांजिस्टरों के अभिलक्षणों का समान (identical) होना अति आवश्यक है अन्यथा निर्गत में सम-हारमोनिकस (even harmonics) भी प्रकट हो जाते हैं।

पुश पुल परिपथ हेतु ड्राइवर स्टेज (Driver stages for push pull circuit)—पुश पुल प्रवर्धक में दो ट्रांजिस्टर (Class-B या Class-AB मोड में) प्रयोग किये जाते हैं जिनमें एक धनात्मक अर्धचक्र में तथा दूसरा ऋणात्मक चक्र में आउटपुट प्रदान करता है। इन दोनों अर्ध चक्र को संयुक्त (combined) करके पूर्ण चक्र प्राप्त किया जाता है।

चूँकि प्रवर्धक को केवल एक इनपुट सिगनल प्राप्त होता है, अतः इससे दो विपरीत ध्रुवता संकेत (opposite polarity signals) (180° कलान्तर के सिगनल) प्राप्त करने की आवश्यकता होती है। ड्राइवर प्रवर्धक प्रायः पुश-पुल शक्ति प्रवर्धक को 180° कलान्तर पर दो समान आयाम के सिगनल देने के लिये प्रयोग किये जाते हैं।

इसके लिये सैंटर टैप्ड ट्रांसफॉर्मर (चित्र 2.15) का प्रयोग किया जाता है। ट्रांसफॉर्मर की सैकेंड्री कुण्डली के सिरों पर निवेश संकेत (input signal) के



चित्र 2.15—ड्राइवर स्टेज

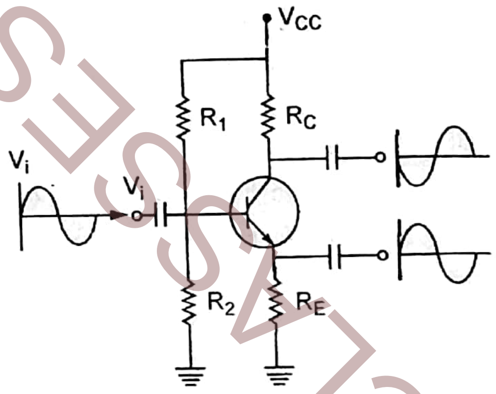
* चूँकि पावर प्रवर्धक उच्च सिगनल handle करते हैं अतः इनकी आउटपुट में इनपुट आवृत्ति के हारमोनिक्स भी उपस्थित होते हैं। अतः यदि इनपुट सिगनल $v_i = v \sin \omega t$ है, तो आउटपुट सिगनल निम्नवत् व्यक्त किया जा सकता है—

$$i_0 = I_0 + I_1 \sin \omega t + I_2 \sin 2\omega t + I_3 \sin 3\omega t \ldots\ldots$$

Scanned with CamScanner

प्रत्येक चक्र के लिये दो बराबर तथा 180° कलान्तर पर विस्थापित वोल्टेज प्राप्त होती है, जो पुश पुल प्रवर्धक के इनपुट सिरों को दे दी जाती है।

180° कलान्तर के दो सिगनल प्राप्त करने के लिये BJT भी प्रयुक्त कर सकते हैं (चित्र 2.16) इसमें इनपुट के समान कला (phase) में आउटपुट उत्सर्जक (emitter) से, तथा 180° कलान्तर पर आउटपुट संग्राहक (collector) से प्राप्त की जा सकती है। R_C तथा R_E का मान समायोजित करके दोनों सिगनलों का आयाम भी समान किया जा सकता है।



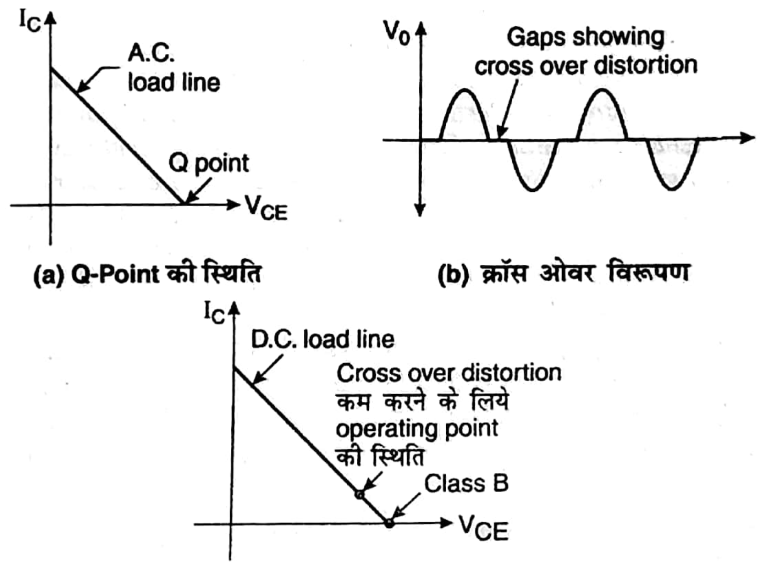
चित्र 2.16—ट्रांजिस्टर का प्रयोग करके ड्राइवर स्टेज

"The push-pull amplifier is a power amplifier and is used in the output stages of electronic circuits. It is used whenver high output power at high efficiency is required. Two transistors Q_1 and Q_2 placed back to back are used. Both transistors are operated in class B mode (or Class AB mode). The centre-tapped secondary of driver transformer T_1 supplies equal and opposite voltages to the base circuits of two transistors.

Circuit operation. *The input signal appears across the secondary of driver transformer. During the first half-cycle of the signal, end A becomes positive and end B negative. This will make the base-emitter junction of Q_2 reverse biased and that of Q_1 forward biased. The circuit will conduct current due to Q_1 only. Therefore, this half-cycle of the signal is amplified by Q_1 and appears in the upper half of the primary of ouput transformer. In the next half-cycle of the signal, Q_2 is forward biased whereas Q_1 is reverse biased. Therefore, Q_2 conducts. Hence, this half-cycle of the signal is amplified by Q_2 and appears in the lower half of the output transformer primary. The centre-tapped primary of the output transformer combines two collector currents to form a sine wave output in the secondary."*

§ 2.11. क्रॉस-ओवर विरूपण व उसका समाधान (Cross-Over Distortion in Class B-operation and Its Reduction) :

आप जानते हैं कि क्लास-B मोड में ट्रांजिस्टर को कट-ऑफ क्षेत्र के समीप बायस किया जाता है (चित्र 2.17 (a)) चूँकि इसमें प्रचालन बिन्दु को d.c. लोड लाइन के एक सिरे पर रखा जाता है, अतः एमीटर-बेस जंक्शन को कोई बायसिंग वोल्टेज नहीं मिलती (cut-off or zero bias)। अतः जब तक इनपुट सिगनल 0 से लगभग 0·7 V तक नहीं पहुचता (अर्थात् ट्रांजिस्टर की बेस एमीटर सन्धि का पोटैन्शियल बैरियर पार नहीं होता) तब तक ट्रांजिस्टर में धारा प्रवाहित नहीं होती।



(a) Q-Point की स्थिति

(b) क्रॉस ओवर विरूपण

(c) क्रॉस ओवर विरूपण कम करना

चित्र 2.17

अतः, यदि पुश पुल स्टेज के ट्रांजिस्टर को कट-ऑफ पर (क्लास B-मोड) बायस किया जाये, तो धारा तरंगाकार चित्र 2.17 (b) जैसा प्राप्त होता है। धारा में gaps उस समय उत्पन्न होते हैं, जब सिगनल की polarity change होती है तथा जब सिगनल zero क्रॉस करता है, जिससे आउटपुट धारा में विरूपण आ जाता है।

स्पष्ट है कि जब भी इनपुट सिगनल शून्य पार करता है आउटपुट सिगनल विरूपित (distorted) हो जाता है तथा उसमें क्लिपिंग (clipping) आ जाती है। यह क्लिपिंग उस समय होती है जब इनपुट सिगनल शून्य (0 V) को पार करता है (या cross करता है)। इसलिये इसको क्रॉस ओवर विरूपण (cross over distortion) कहते हैं।

क्रॉस ओवर विरूपण (Cross over distortion) **को कम करना**—यदि प्रचालन बिन्दु को कट-ऑफ (cut off) क्षेत्र से थोड़ा-सा ऊपर रखा जाये अर्थात् ट्रांजिस्टर को हल्की सी d.c. अग्र बायसिंग दे दी जाये (slightly forward biased) (चित्र 2.17 (c)), जिससे a.c. सिगनल की अनुपस्थिति में भी थोड़ी सी कलक्टर धारा प्रवाहित होती रहे तो क्रॉस ओवर विरूपण (cross over distortion) समाप्त हो जाता है।

एक प्रकार से देखा जाये तो यह Class-AB प्रचालन हो गया क्योंकि कलक्टर धारा 180° से अधिक किन्तु 360° से कम के लिये प्रवाहित होने लगेगी। लेकिन यह प्रचालन Class-B के बहुत अधिक करीब होने के कारण Class B प्रचालन ही मान लिया जाता है (चित्र 2.17 (c))।

"The waveform in Fig. 2.17 shows the distortion, which occurs when transistors in a push-pull stage are dc-biased to cut-off. If there is cutoff (zero) bias on the base-emitter of a silcon transistor, no current flows in the transistor until the input-signal voltage rises to about 0·7 V. Therefore there is a period of time, when the signal is rising from 0 to 0·7 V, that the transistor will not conduct. If the transistors of a push-pull stage are biased at cutoff, the current

AKC TECHNICAL CLASSES

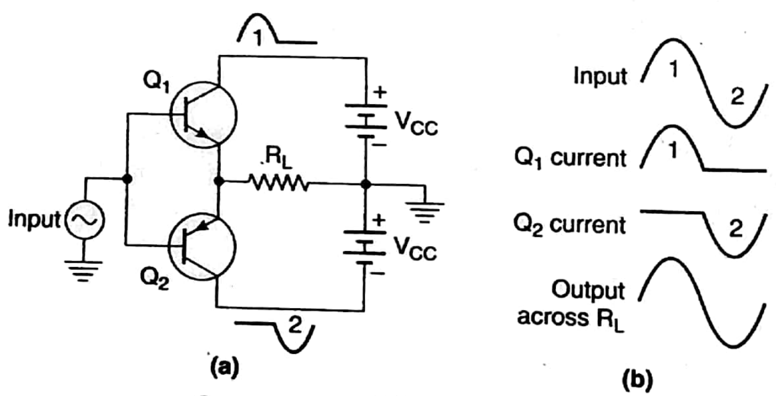
Scanned with CamScanner

waveform will appear as in Fig. 2.17 (b). The gaps in current, represent the time when the signal polarity is changing, and when the signal is crossing over to activate one transistor while the other is turning off. No current flows during this time. The resulting current waveform is a distortion of the input waveform and is known as cross-over distortion. Therefore, to eliminate crossover distortion, the transistors in a push-pull stage are not biased class B (at cutoff), but are forward-biased slightly so that a small collector current flows even in the absence of any signal. However, they are biased close enough to cutoff to designate their mode of operation as class B.

The low level of forward bias on Q_2 and Q_3 keeps the transistor on and its collector currents very low in the absence of signal. When a signal is applied, Q_1 and Q_2 conduct alternately on each half-cycle of the incoming signal. The average collector current is therefore low without signal and much higher in the presence of a signal."

§ 2.12. पूरक सममिति शक्ति प्रवर्धक (Complementary Symmetry Power Amplifier) :

यदि दो पूरक (complementary) ट्रांजिस्टर (अर्थात् एक pnp तथा एक npn) का प्रयोग करके पुश पुल प्रवर्धक बनाया जाये, तो कला विभाजन (phase splitting) ट्रांसफॉर्मर को प्रयोग



चित्र 2.18—पूरक सममिति पुश पुल परिपथ

किये बिना ही पूरे चक्र में आउटपुट प्राप्त हो जाती है। ऐसा परिपथ पूरक सममिति पुश पुल परिपथ (complementary symmetry push pull circuit) कहलाता है (चित्र 2.18)।

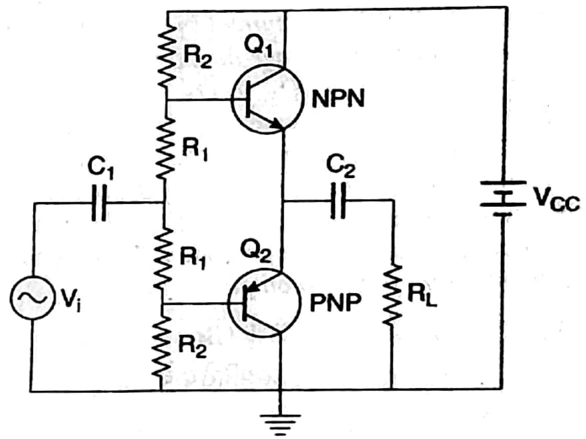
नोट करें कि इस परिपथ में दो पॉवर सप्लाई प्रयुक्त की गई हैं क्योंकि दोनों ट्रांजिस्टर को उपयुक्त बायसिंग प्रदान करनी पड़ती है।

कार्य-प्रणाली—जब कोई इनपुट सिगनल ट्रांजिस्टरों की बेस पर लगाया जायेगा तो दोनों ट्रांजिस्टर विपरीत प्रकार के होने के कारण (अर्थात् एक npn तथा दूसरा pnp) अलग-अलग अर्द्धचक्रों में चालन (conduct) करेंगे।

इनपुट सिगनल के पाज़िटिव अर्द्धचक्र में ट्रांज़िस्टर Q_1 (npn) चालन करेगा जबकि ट्रांजिस्टर Q_2 (pnp) कट ऑफ में रहेगा। इनपुट के निगेटिव अर्द्धचक्र में Q_2 चालन करेगा जबकि Q_1 कट ऑफ में रहेगा। इस प्रकार npn ट्रांजिस्टर इनपुट के पाज़िटिव अर्द्धचक्रों को व pnp ट्रांजिस्टर इनपुट के निगेटिव अर्द्धचक्रों को प्रवर्धित करेगा। इस प्रकार आउटपुट पूर्ण चक्र (full cycle) के लिये प्राप्त होगी।

चूँकि Q_1 तथा Q_2 के action एक दूसरे के पूरक (complementary) हैं तथा परिपथ symmetrical है, अतः, इसको complementary symmetry push pull amplifier कहा जाता है।

चित्र 2.18 को modify करके केवल एक पॉवर सप्लाई प्रयुक्त complementary symmetry push pull प्रवर्धक बनाया जा सकता है (चित्र 2.19)।



चित्र 2.19—केवल एक पॉवर सप्लाई प्रयुक्त Complementary symmetry power amplifier

गुण (Merits)—

1. महंगा center tapped ट्रांसफॉर्मर प्रयोग करने की आवश्यकता नहीं होती।
2. Transformer द्वारा प्रदान कला विभाजन (phase splitting) अर्थात् input signal को दो विपरित polarity वाले signals में बदलना) का कार्य बहुत जटिल होता है। इसमें कला विभाजन की आवश्यकता नहीं होती।
3. I.C. (इंटीग्रेटेड सर्किट) में ट्रांसफॉर्मर बनाना सम्भव नहीं होता। चूँकि इसमें ट्रांसफॉर्मर प्रयुक्त नहीं है इसलिये I.C. पर बनाये जा सकते हैं।
4. ट्रांसफॉर्मर के प्रयोग न होने से प्रवर्धक की आवृत्ति अनुक्रिया बेहतर हो जाती है।

सीमायें (Limitations)—

1. इसमें भी क्रॉस ओवर विरूपण (cross over distortion) की समस्या होती है। इस समस्या को Class-AB प्रचालन द्वारा कम कर सकते हैं।
2. दो डी. सी. वोल्टेज स्रोत (d.c. voltage sources) की आवश्यकता पड़ती है।

"The complementary-symmetry circuit uses two transistors with identical characteristics. One transistor is a PNP, the other an NPN. Q_1 is an NPN, Q_2 a PNP transistor, each connected as an emitter follower, with the emitters connected together. The load R_L in the emitter circuit is common to Q_1 and Q_2. The collector of Q_1 goes to a positive supply. The collector of Q_2 receives its d.c. voltage from a negative supply. The bases of Q_1 and Q_2 connected together, receive the input signal from some external circuit.

Assume that the d.c. bias keps Q_1 and Q_2 just cut off. When a sine wave is applied to the input of this amplifier, During the positive half cycle the base of Q_1 is driven positive relative to its emitter, turning on Q_1, the NPN transistor.

Scanned with CamScanner

Q_1 remains on during this positive half cycle, and the current waveform in Q_1 is shown in fig. 2.18 (a). During the positive half cycle, Q_2, the PNP transistor, remains reverse-biased and is cut off. During the negative half cycle Q_2 is forward-biased by the signal and turns on while Q_1 is cut off. Current in Q_2 is opposite in direction to current in Q_1. This is so because Q_1 is an NPN, Q_2 a PNP transistor. The voltage developed across R_L is a sine wave, like the input. Since the actions of Q_1 & Q_2 complement each other and the circuit is symmetrical, the arrangement is called complementary symmetry.

Complementary-symmetry amplifiers require very careful design to prvent thermal runaway and destruction of the power transistors. Unbalance or leakage in power transistors can cause multiple failures. Diode stabilization is frequently employed as thermal compensation. These conditions are mainly found in direct coupling from driver to output stages."

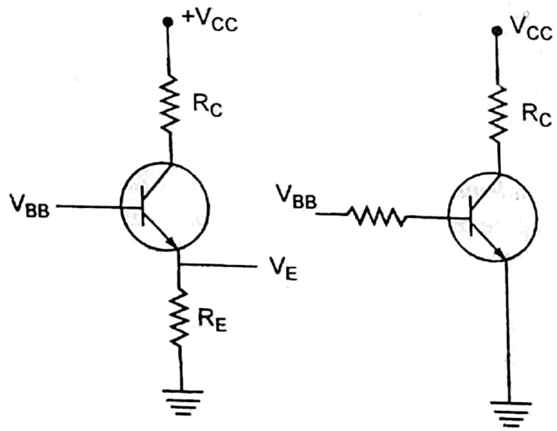
§ 2.13. बूट-स्ट्रैपिंग का अर्थ (Bootstrapping) :

चित्र 2.20 (a) में एमीटर प्रतिरोध के एक्रोस वोल्टेज को V_E द्वारा प्रदर्शित किया गया है इस वोल्टेज का मान बेस वोल्टेज V_{BB} में से बेस एमीटर वोल्टेज V_{BE} के मान को घटाकर प्राप्त किया जा सकता है।

$$V_E = V_{BB} - V_{BE}$$

चूँकि V_{BE} का मान लगभग 0·7 V नियत (Constant) है अत: V_{BB} के मान परिवर्तित होने पर V_E का मान भी परिवर्तित होगा। उदाहरणत: यदि V_{BB} को 2 V से 10 V कर दिया जाये, तो V_E का मान 1·3 V से 9·3 V हो जायेगा। यानि एमीटर वोल्टेज बेस वोल्टेज के अनुसार Change हो रही है। इस प्रकार का Operation Bootstrapping कहलाता है जहाँ एक वोल्टेज का मान दूसरी Voltage का अनुसरण करता है।

चित्र 2.20 (a) तथा 2.20 (b) में अन्तर को भी Notice करें। चित्र 2.20 (b) में emitter को भूसम्पर्कित कर दिया है। अब emitter voltage का मान शून्य पर स्थिर हो जायेगा। इसलिये



(a) बूटस्ट्रेपिंग (b) एमीटर को भूसम्पर्कित करना

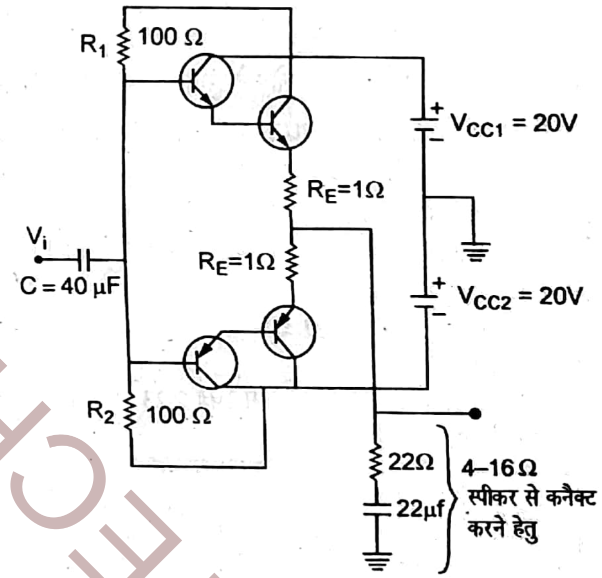
चित्र 2.20

बेस वोल्टेज में परिवर्तन करने पर इमीटर वोल्टेज पर कोई प्रभाव नहीं पड़ेगा। इसलिये, चित्र 2.20(b) में एमीटर इनपुट वोल्टेज से बूट-स्ट्रेपित नहीं है।

§ 2.14. ट्रांसफॉर्मर रहित आडियो शक्ति प्रवर्धक (Transformer Less Audio Power Amplifiers) :

I.C. टेक्नॉलोजी आने के पश्चात् ऐसे परिपथ अधिक प्रचलित (popular) होने लगे जिसमें प्रेरक (inductors) तथा ट्रांसफॉर्मर को प्रयोग न होता हो। इसका मुख्य कारण यह है कि I.C. में प्रेरक तथा ट्रांसफॉर्मर निर्मित (fabricate) करना सम्भव नहीं है।

पुश पुल प्रवर्धकों में आउटपुट ट्रांसफॉर्मर को कार्य लोड प्रतिबाधा को ट्रांजिस्टर की आउटपुट प्रतिबाधा से मैच करना का होता है। यदि इस ट्रांसफॉर्मर के स्थान पर एमीटर फालोअर परिपथ (emitter follower circuit) लगा प्रयोग किया जाये, तो ट्रांसफॉर्मर रहित पुश पुल प्रवर्धक प्राप्त हो जाता है।

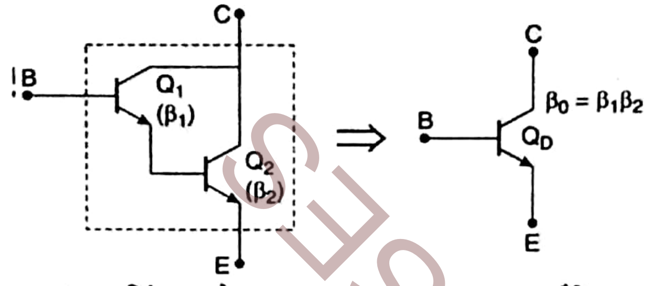


चित्र 2.21—डार्लिंगटन ट्रांजिस्टर प्रयोग करके ट्रांसफॉरमर रहित पूरक सममिति पुश पुल पॉवर प्रवर्धक

चित्र 2.21 में ट्रांसफॉर्मर रहित complementary symmetry पुश पुल सर्किट का एक व्यवहारिक संस्करण (practical version) दिखाया गया है। इसमें ट्रांजिस्टरों के स्थान पर darlington pair को प्रयोग किया गया है तथा आउटपुट एमीटर फालोअर से प्राप्त की गई है।

डार्लिंगटन जोड़ा (Darlington pair)—यदि दो ट्रांजिस्टरों को चित्र (2.22 (a)) के अनुसार जोड़ दिया जाये तो यह सर्किट एक ऐसे ट्रांजिस्टर की तरह व्यवहार करता है (2.22 (b)) जिसका धारा लाभ (current gain) β_0 दोनों अलग-अलग ट्रांजिस्टरों के धारा लाभ (current gain) β_1 और β_2 के गुणनफल के बराबर होता है $\beta_0 = \beta_1 \beta_2$।

Scanned with CamScanner



(a) डारलिंगटन जोड़ा (b) समतुल्य ट्रॉंजिस्टर

चित्र 2.22

एक डारलिंगटन ट्रांजिस्टर कनैक्शन से बहुत अधिक धारा लाभ (current gain) प्राप्त हो सकता है (कई हजार)। इस प्रकार इस सर्किट अधिक धारा लाभ (current gain) प्राप्त की जा सकती है।

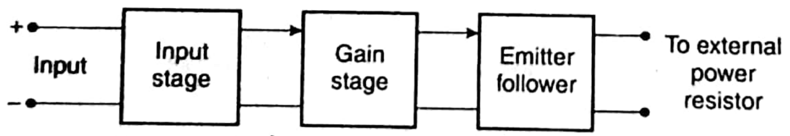
एमीटर फालोवर—लोड को एमीटर फालोवर के आउटपुट से जोड़ा गया है। एमीटर फालोवर का आउटपुट प्रतिरोध बहुत कम होता है तथा वह लोड के प्रतिरोध से आसानी से मैच हो जाता है।

§ 2.15. कुछ प्रचलित ऑडियो पॉवर प्रवर्धक ICs का वर्णन (Mention of Some Popular Audio Power Amplifier ICs) :

एक ऑडियो प्रवर्धक को ऑडियो सिगनल के प्रवर्धन हेतु प्रयुक्त किया जाता है। पॉवर प्रदान करने की क्षमता के अनुसार ऑडियो प्रवर्धकों को निम्नवत् वर्गीकृत कर सकते हैं—

(i) निम्न पॉवर– शून्य से 50 mW
(ii) मीडियम पॉवर– 50 mW से 500 mW
(iii) हाई-पॉवर– 500 mW से अधिक

ऑडियो पॉवर प्रवर्धक ICs का ब्लॉक डायग्राम चित्र 2.23 में प्रदर्शित है। कुछ प्रचलित ऑडियो पॉवर ICs का वर्णन निम्नवत् है—



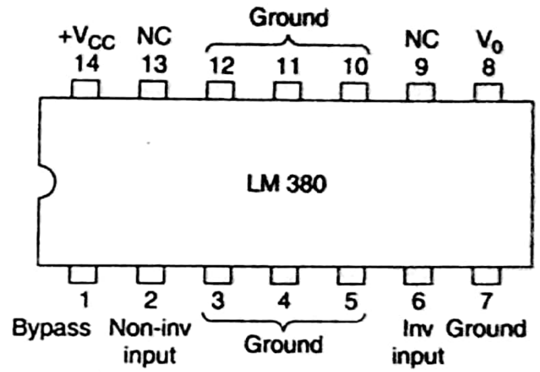
चित्र 2.23—ऑडियो पॉवर प्रवर्धक IC का सरलीकृत ब्लॉक डायग्राम

(i) टाइप LM 380 ऑडियो पॉवर प्रवर्धक (Type LM 380 audio power amplifier)—टाइप LM 380 युक्ति एक ऑडियो पॉवर प्रवर्धक है जिसको नैशलन सेमीकन्डक्टर द्वारा निर्मित किया गया है। इसको 8 Ω लोड को न्यूनतम 2·5 W (rms) पॉवर प्रदान करने हेतु डिज़ाइन किया गया है। इसकी प्रमुख विशेषतायें निम्नवत् है—

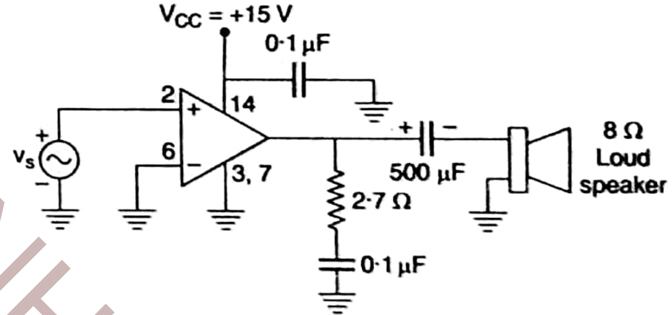
- यह fixed gain (50 या 34 dB) प्रवर्धक है।
- शॉर्ट सर्किट प्रौटेक्शन (short circuit protection)।
- उच्च शिखर धारा क्षमता (1·3 A maximum) (high peak current capability)।

- उच्च प्रतिबाधा (150 kΩ) (high impedence)।
- 100 kHz बैंडविड्थ।

चित्र 2.24 (a) में LM 380 का पिन डायग्राम प्रदर्शित है जिससे स्पष्ट है कि यह 14 पिन DIP पैकेज है। इनपुट स्टेज को पॉवर सप्लाई $+V_{CC}$ से decouple करने हेतु एक बाइपास



(a) IC LM380 का पिन डायग्राम



(b) IC LM380 का ऑडियो प्रवर्धक के रूप में प्रयोग

चित्र 2.24

कैपेसिटर बाइपास टर्मिनल (पिन 1) व ग्राउन्ड (पिन 7) के मध्य कनैक्ट किया जाता है। पिन 3,4,5 व पिन 10, 11, 12 ग्राउन्ड हीट-सिंक पिन हैं। चूंकि LM380 डयूअल-इन-लाइन पैकेज होता है, अत:, दोनो लाइनों की तीन-तीन सैंटर पिनों से कॉपर-लीड-फ्रेम जोड़कर हीट-सिंक के रूप में प्रयुक्त किया जाता है। LM380 को 10 से 22 V सप्लाई वोल्टेज द्वारा ऑपरेट किया जा सकता है।

चित्र 2.24 (b) मे LM380 का ऑडियो प्रवर्धक के रूप में संयोजन प्रदर्शित है। इसमें प्रवर्धक को non-inverting mode में संयोजित किया गया है। Inverting टर्मिनल को ग्राउन्ड से संयोजित किया गया है।

LM380 को ऑडियो प्रवर्धक के अतिरिक्त अन्य अनुप्रयोगों जैसे फोनोग्राफ प्रवर्धक, इंटरकॉम, लाइन ड्राइवर, अलार्म, अल्ट्रासोनिक ड्राइवर, टी० वी० साउन्ड सिस्टम AM-FM रेडियो, सर्वो ड्राइवर इत्यादि में भी प्रयोग किया जाता है।

AKC TECHNICAL CLASSES

Scanned with CamScanner

(ii) LM391 ऑडियो पॉवर प्रवर्धक (The Type LM391 Audio Power Driver)— ऑडियो प्रवर्धक से उपलब्ध आउटपुट पॉवर I.C. की विसर्जन क्षमता पर निर्भर करती है। सामान्यतः यह लगभग 10 W होती है। इससे अधिक पॉवर आउटपुट हेतु external पॉवर ट्रांजिस्टर कनैक्ट किये जाते हैं। LM391 एक ऐसे ही I.C. का उदाहरण है, जो कि external पॉवर ट्रांजिस्टर को ड्राइव कर सकता है। इस युक्ति के तीन मुख्य स्टेज हैं—इनपुट स्टेज, गेन स्टेज व आउटपुट स्टेज। इनपुट स्टेज एक pnp डिफरेंशियल प्रवर्धक होता है, गेन स्टेज में CE कॉनफिगुरेशन में प्रवर्धक का प्रयोग किया जाता है जबकि आउटपुट स्टेज एमीटर फालोअर होता है।

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक पॉवर ट्रांजिस्टर जो कि क्लास A मोड में प्रचलित है, कि शून्य सिगनल पॉवर डिसिपेशन 10 W है। यदि a.c. पॉवर आउटपुट 4 W है, तो कलक्टर दक्षता ज्ञात करें।

हल : शून्य सिगनल पॉवर डिसिपेशन, $P_{d.c.} = 10\ W$

a.c. पॉवर आउटपुट, $P_0 = 4\ W$

समीकरण 2.2 के अनुसार कलक्टर दक्षता

$$\eta = \frac{P_0}{P_{d.c.}} \times 100\ \% = \frac{4}{10} \times 100\ \% = 40\ \%$$

प्रश्न 2 : एक पॉवर ट्रांजिस्टर 4 W शक्ति विसर्जित करता है। यदि $T_{Jmax} = 90°C$, तो वातावरण का वह अधिकतम ताप ज्ञात करें, जिस पर इस ट्रांजिस्टर को ऑपरेट किया जाना चाहिये। ($\theta = 10°C/W$।

हल :

$$P_{total} = 4\ W$$
$$T_{Jmax} = 90°C$$
$$\theta = 10°C/W$$

समीकरण 2.5 के अनुसार $P_{total} = \frac{T_{Jmax} - T_{amb}}{\theta}$

$$4 = \frac{90 - T_{amb}}{10}$$

अतः $T_{amb} = 90 - 40 = 50°C.$

प्रश्न 3 : एक 8 Ω लाउडस्पीकर लोड को 5 kΩ आउटपुट प्रतिबाधा वाले प्रवर्धक से मैच करने हेतु प्रयुक्त मैचिंग ट्रांसफॉर्मर का टर्न अनुपात ज्ञात कीजिये।

हल : प्रश्न के अनुसार $R_L = 8\ \Omega$

$R_L' = 5\ K\Omega = 5000\ \Omega$

समीकरण 2.1 के अनुसार $R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$

अतः $\frac{N_1}{N_2} = \sqrt{\frac{R_L'}{R_L}}$

$\Rightarrow \frac{N_1}{N_2} = \sqrt{\frac{5000}{8}}$

$\Rightarrow \left(\frac{N_1}{N_2}\right) = 25$

$\Rightarrow N_1 : N_2 = 25 : 1$

अतः, 25 : 1 ratio का ट्रांसफॉर्मर (स्टैप डाउन) प्रयोग करना पड़ेगा।

प्रश्न 4 : एक टांसफॉर्मर का टर्न अनुपात 20 : 1 है। यदि इसके सैकेन्ड्री पर 12 Ω का लोड लगाते है, तो प्राइमरी की ओर से देखने पर effective resistance कितना होगा।

हल : प्रश्न के अनुसार $R_L = 12\ \Omega,\ \frac{N_1}{N_2} = 20$

समीकरण 2.1 के अनुसार

$$R'_L = \left(\frac{N_1}{N_2}\right)^2 \times R_L = (20)^2 \times 12 = 4800\ \Omega = 4{\cdot}8\ k\Omega$$

प्रश्न 5 : एक पॉवर प्रवर्धक में कलक्टर दक्षता 15 % है। यदि इस प्रवर्धक में $V_{CC} = 10\ V$ तथा $I_C = 20\ mA$ है, तो a.c. आउटपुट पॉवर ज्ञात कीजिये।

हल : प्रश्न के अनुसार

$$\eta = 15\ \%$$
$$V_{CC} = 10\ V$$
$$I_C = 20\ mA$$

समीकरण 2.2 के अनुसार $\eta = \frac{P_0}{P_{d.c.}} \times 100\ \%$

चूँकि $P_{d.c.} = 10\ V \times 20\ mA$

$= 200\ mW$

अतः a.c. आउटपुट $P_0 = \frac{\eta}{100} \times P_{d.c.}$

$= \frac{15}{100} \times 200\ mW = 30\ mW$

प्रश्न 6 : एक बहुचरण प्रवर्धक के अन्तिम स्टेज में ट्रांसफॉर्मर युग्मन प्रयुक्त किया गया है। यदि ट्रांजिस्टर की आउटपुट प्रतिबाधा 1 kΩ है तथा स्पीकर का प्रतिरोध 10 Ω है तो लोड को अधिकतम शक्ति स्थानान्तरित करने हेतु, ट्रांसफॉर्मर की टर्न अनुपात (turn ratio) $\left(\frac{N_P}{N_S}\right)$ ज्ञात कीजिये।

हल : अधिकतम ऊर्जा स्थानान्तरण हेतु ट्रांजिस्टर की आउटपुट प्रतिबाधा का मान लोड प्रतिबाधा के अनुरूप होनी चाहिये।

ट्रांसफॉर्मर से प्राइमरी से लोड प्रतिबाधा का प्रभावी मान R_L' ट्रांजिस्टर की आउटपुट प्रतिबाधा के तुल्य होना चाहिये।

Scanned with CamScanner

हम जानते हैं कि, $R_L' = \left(\frac{N_P}{N_S}\right)^2 R_L.$

चूँकि $R_0 = 1\,k\Omega$, अत: R_L' को भी 1 kΩ होना चाहिये।

$$1\,k\Omega = \left(\frac{N_P}{N_s}\right)^2 10\,\Omega$$

या $$\frac{1000}{10} = \left(\frac{N_P}{N_S}\right)^2$$

या $$\frac{N_P}{N_S} = 10$$

अत: एक 10 : 1 अनुपात का अपचायी (step down) ट्रांसफॉर्मर प्रयुक्त करना चाहिये।

प्रश्न 7 : एक पॉवर प्रवर्धक की संग्राहक दक्षता 20% है। इस परिपथ को एक रेडियो रिसीवर में प्रयुक्त किया जाता है, जिसका आउटपुट 500 mW है। संग्राहक क्षय पॉवर ज्ञात कीजिये।

हल : प्रश्न के अनुसार कलक्टर दक्षता $\eta = 20\%$ आउटपुट

पॉवर $P_0 = 500$ mW

हम जानते हैं की कलक्टर दक्षता

$$\eta = \frac{P_{a.c.}}{P_{d.c.}} = 20\,\%$$

अत: $$\frac{20}{100} = \frac{500}{P_{d.c.}}$$

या $$P_{d.c.} = 2500\text{ mW}$$

इनपुट d.c. की पॉवर = 2500 mW

आउटपुट a.c. पॉवर = 500 mW

अत: संग्राहक क्षय पॉवर,

$$P_{dis} = P_{d.c.} - P_{a.c.} = 2500 - 500 = 2000\text{ mW}$$

अत: $$P_{dis} = 2\text{ W}$$

प्रश्नावली–2

1. वोल्टेज तथा शक्ति प्रवर्धक में अन्तर स्पष्ट कीजिये।
2. प्रतिबाधा मैचिंग से क्या तात्पर्य है?
3. शक्ति प्रवर्धक की कलक्टर दक्षता क्या होती है?
4. एकल सिरा शक्ति प्रवर्धक की कार्य-प्रणाली समझाइये।
5. शक्ति प्रवर्धक का वर्गीकरण कीजिये।
6. शक्ति प्रवर्धकों में हीट सिंक के महत्व को स्पष्ट कीजिये।
7. पुश पुल प्रवर्धकों की कार्य प्रणाली समझाइये। इसके एकल सिरा प्रवर्धक की तुलना में उपयोग लिखिये

8. क्रॉस ओवर विरूपण का अर्थ समझाये।
9. पूरक सममिति पुश पुल प्रवर्धक की कार्यप्रणाली व उपयोग लिखिये।
10. ट्रांसफॉर्मर रहित शक्ति प्रवर्धक का चित्र बनाइये तथा उसका महत्व समझइये।
11. किसी एक ऑडियो प्रवर्धक I.C. का वर्णन कीजिये।
12. शक्ति प्रवर्धक परिपथ में ऊष्मा अभिगम (heat sink) किया जाता है—
    (अ) शक्ति निर्गम बढ़ाने हेतु
    (ब) ट्रांजिस्टर का शक्ति क्षय कम करने हेतु
    (स) शक्ति प्रवर्धक का वोल्टता प्रवर्धन बढ़ाने हेतु
    (द) ट्रांजिस्टर की कलक्टर की ऊष्मा क्षय के धारण बढ़ाने हेतु। *(UPBTE 98)*
13. एक सिरा शक्ति प्रवर्धक में लाउडस्पीकर के सिरों पर ए० सी० शक्ति कैसे उत्पन्न होती है? समझाइये। यह भी समझाइये कि शक्ति प्रवर्धकों को वृहत् संकेत प्रवर्धक क्यों कहते हैं? *(UPBTE 98)*
14. अति उच्च तद्रूपता वाले प्रवर्धक के लिये, यदि शक्ति निर्गम के आयाम पर अधिक ध्यान नहीं दिया जाये तो प्रवर्धक का प्रचालन वर्ग होना चाहिये :
    (अ) वर्ग A (ब) वर्ग B
    (स) वर्ग AB (द) वर्ग C *(UPBTE 98)*
15. प्रवर्धकों का वर्गीकरण दीजिये। समस्वरित वोल्टता प्रवर्धक किस श्रेणी में आता है? क्या एक शक्ति प्रवर्धक वास्तव में शक्ति को प्रवर्धन करता है? अपने उत्तर की न्यायोचित विवेचना कीजिये। *(UPBTE 2000)*
16. (अ) शक्ति प्रवर्धक में इम्पीडैंस मैचिंग से आप क्या समझते हैं?
    (ब) पुश-पुल प्रवर्धक के लाभ एवं हानि को, एक सिरा शक्ति प्रवर्धक की तुलना में, सूचीबद्ध करें। *(UPBTE 2002)*
17. (अ) वोल्टता तथा शक्ति प्रवर्धकों के बीच का अन्तर बताइये। क्लास-B पुश-पुल प्रवर्धक का परिपथ आरेख बनाइये तथा संक्षेप में इसे समझाइये।
    (ब) एकल सिरा (single ended) क्लास-A शक्ति प्रवर्धक का परिपाथ आरेख खीचिये तथा उसकी कार्य प्रणाली समझाइये। *(UPBTE 2003)*
18. दाब-कर्षक प्रवर्धक का कार्यकारी सिद्धान्त समझाइये। एकल अन्तक शक्ति प्रवर्धक की तुलना में उसके लाभ क्या हैं? *(UPBTE 2004)*
19. पुश-पुल प्रवर्धक का परिपथ आरेख खींचिये तथा इसमें समझाइये कि—
    (अ) उचित बायसिंग कैसे प्राप्त की जाती है?
    (ब) सम-हारमोनिकों से मुक्त ए० सी० शक्ति कैसे लोड के ऊपर उत्पन्न होती है? *(UPBTE 2005)*
20. (अ) परिणामित्र विहीन शक्ति प्रवर्धक को समझाइये तथा इसका एक उपयोग बताइये।
    (ब) एक पुच्छीय शक्ति प्रवर्धक की कार्यविधि समझाइये तथा इसके निर्गम की अरेखीय विधि से गणना करना भी समझाइये। *(UPBTE 2006)*

AKG TECHNICAL CLASSES

Scanned with CamScanner

3 फीडबैक प्रवर्धक
(FEEDBACK AMPLIFIERS)

§ 3.1. परिचय (Introduction) :

एक व्यवहारिक प्रवर्धक की गेन कई लाख होती है अर्थात् आउटपुट इनपुट का कई लाख गुना होता है। परिणमतः, यदि इनपुट में हल्का सा disturbance होगा तो यह आउटपुट पर प्रवर्धित रूप में प्रकट हो जायेगा। अतः, ताप में अकस्मात् परिवर्तन या स्ट्रे-इलैक्ट्रिक या स्ट्रे-मैगनेटिक फील्ड के कारण प्रवर्धकों के आउटपुट पर अवांछित शोर (hum) उत्पन्न होत है। अतः, प्रत्येक उच्च गेन वाले प्रवर्धक के आउटपुट पर सिगनल के साथ-साथ noise उत्पन्न करने की प्रवृत्ति होती है। आउटपुट पर उत्पन्न यह Noise अवांछित (undesirable) होती है।

प्रवर्धकों के आउटपुट पर Noise का स्तर निगेटिव फीडबैक (Negative feedback) की सहायता से काफी कम किया जा सकता है। इस पाठ में आपको फीडबैक की विभिन्न विधियों व उनके प्रभाव के विषय मे बताया जायेगा।

"A practical amplifier has a gain of nearly one million, i.e., its output is one million times the input. Consequently, even a very small disturbance at the input will appear in the amplified form in the output. There is a strong tendency in amplifiers to introduce hum due to sudden temperature changes or stray electric and amgnetic fields. Therefore, every high gain amplifier tends to give noise along with signal in its output. The noise in the output of an amplifier is undesirable and must be kept to as small a level as possible.

The noise level in amplifiers can be reduced considerably by the use of negative feedback, i.e., by injecting a fraction of output in phase opposition to the input signal."

§ 3.2. फीडबैक (Feedback) :

किसी युक्ति की आउटपुट (वोल्टेज या धारा) का कुछ अंश (fraction) इनपुट में वापस दे दिया जाता है (अर्थात् फीड किया जाता है) (injected or feedback), तो इसे फीडबैक कहते हैं। फीडबैक प्रक्रिया प्रयोग करने वाले प्रवर्धक फीडबैक प्रवर्धक कहलाते हैं।

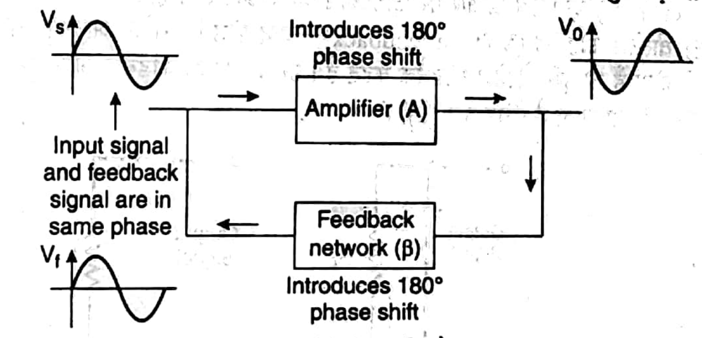
"The process of injecting a fraction of output energy of same device back to its input is known as feedback."

§ 3.3. फीडबैक के प्रकार (Types of Feedback) :

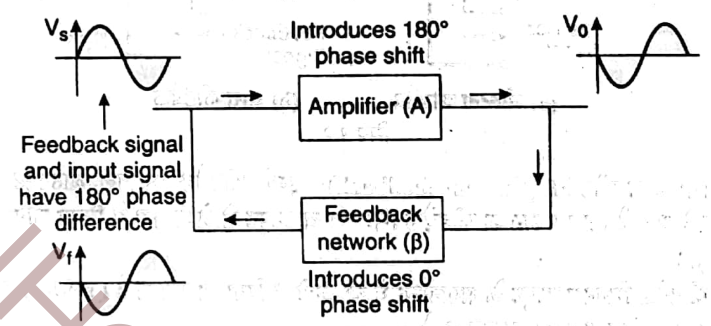
फीडबैक का पहला वर्गीकरण इस आधार पर होता है कि फीडबैक सिगनल (अर्थात् आउटपुट से वापस इनपुट को दिया जाने वाला सिगनल) इनपुट के समान कला (phase) में होता है या विपरीत कला में। इस आधार पर फीडबैक निम्न दो प्रकार के होते हैं—

(i) धनात्मक फीडबैक (Positive feedback)—यदि फीडबैक सिगनल इनपुट सिगनल के समान कला (same phase) में होता है (तथा उसको aid करता है) तो इसे धनात्मक फीडबैक कहते

हैं। इसको चित्र 3.1 (a) में प्रदर्शित किया गया है। प्रवर्धक इनपुट सिगनल में 180° की फेज शिफ्ट करता है। आउटपुट सिगनल को फीडबैक नैटवर्क 180° की फेज शिफ्ट करके इनपुट को देता है। अतः लूप की कुल phase shift 180° + 180° = 360° की होती है जिससे स्पष्ट है कि फीडबैक सिगनल V_f इनपुट सिगनल V_s के समान कला में होता है तथा उसकी सहायता (aid) करता है (और अतः फीडबैक सिगनल के कारण प्रवर्धक को प्राप्त होने वाली प्रभावी इनपुट बढ़ जाती है।)



(a) पॉज़िटिव फीडबैक



(b) निगेटिव फीडबैक

चित्र 3.1

उल्लेखनीय है कि पाजिटिव फीडबैक प्रवर्धक के गेन को बढ़ा देती है। किन्तु इससे अस्थिरता व विरूपण बढ़ जाता है। अतः, **पाज़िटिव फीडबैक को प्रवर्धकों में प्रयोग नहीं किया जाता।** पाज़िटिव फीडबैक का मुख्य अनुप्रयोग दोलकों (oscillators) में है जिसको आप अगले अध्याय में पढ़ेंगे।

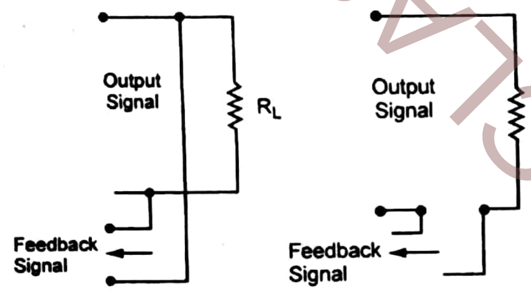
(ii) निगेटिव फीडबैक (Negative feedback)—यदि फीडबैक सिगनल इनपुट सिगनल (input signal) के विपरीत कला (opposite phase) में होता है (अर्थात् इनपुट सिगनल तथा फीडबैक सिगनल के मध्य 180° का कलान्तर (phase difference) होता है), तो इसे ऋणात्मक फीडबैक कहते हैं। इसको चित्र 3.1 (b) में प्रदर्शित किया गया है। इससे स्पष्ट है कि प्रवर्धक इनपुट सिगनल में 180° को कला शिफ्ट देता है जबकि फीडबैक नैटवर्क कोई फ़ेज शिफ़्ट प्रदान नहीं करता है। अतः, फीडबैक सिगनल इनपुट सिगनल की विपरीत कला में (180° out of phase) होता है तथा प्रवर्धक के प्रभावी इनपुट को घटा देता है। आप देखेंगे कि निगेटिव फीडबैक के अनेक लाभ

Scanned with CamScanner

हैं जैसे विरूपण का कम होना, गेन में स्थिरता, बैंडविड्थ बढ़ना, तथा इनपुट व आउटपुट प्रतिबाधा में सुधार होना। इन्हीं गुणों के कारण निगेटिव फीडबैक को प्रवर्धकों में प्रयोग किया जाता है।

फीडबैक का वर्गीकरण इस आधार पर भी किया जा सकता है कि फीडबैक संकेत (feedback signal) आउटपुट वोल्टता (output voltage) के समानुपाती है या आउटपुट धारा (output current) के। इस आधार पर फीडबैक निम्न दो प्रकार के होते हैं—

(i) वोल्टेज फीडबैक (Voltage feedback)—यदि फीडबैक संकेत आउटपुट वोल्टेज के समानुपाती होता है तो इसे वोल्टेज फीडबैक कहते हैं। इस प्रकार का फीडबैक आउटपुट टर्मिनलों के समानान्तर लिया जाता है (चित्र 3.2 (a))।



(a) वोल्टता फीडबैक **(b) धारा फीडबैक**

चित्र 3.2

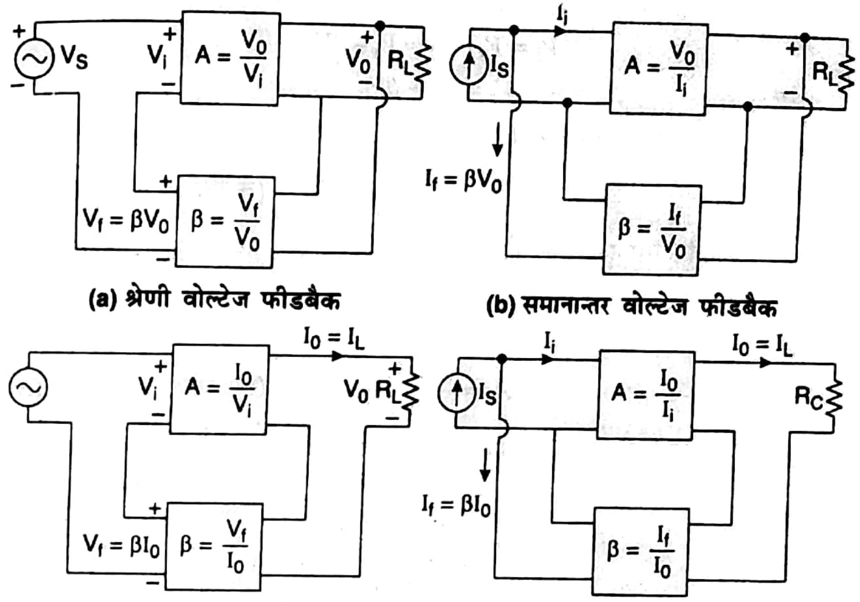
(ii) धारा फीडबैक (Current feedback)—इसमें फीडबैक सिगनल आउटपुट धारा के समानुपाती होता है। इस प्रकार का फीडबैक सिगनल आउटपुट से श्रेणी क्रम में लिया जाता है (चित्र 3.2 (b))।

फीडबैक सिगनल इनपुट के समानान्तर में या श्रेणी में दिया जा सकता है। इस प्रकार फीडबैक सिगनल चार प्रकार से दिया जा सकता है—

(i) श्रेणी वोल्टेज फीडबैक (चित्र 3.3(a))।
(ii) समानान्तर वोल्टेज फीडबैक (चित्र 3.3 (b))।
(iii) श्रेणी धारा फीडबैक (चित्र 3.3 (c))।
(iv) समानान्तर धारा फीडबैक (चित्र 3.3 (d))।

फीडबैक के सम्बन्ध मे निम्न महत्वपूर्ण बिन्दुओं का ध्यान रखें—

1. निगेटिव वोल्टेज फीडबैक से प्रवर्धक का गेन घट जाता है।
2. निगेटिव वोल्टेज फीडबैक apply करने पर प्रवर्धक को प्राप्त होने वाली प्रभावी इनपुट वोल्टेज सिगनल वोल्टेज से काफी कम होती है।
3. आउटपुट का वह भाग जिसे इनपुट को फीडबैक किया जाता है, फीडबैक फ्रैक्शन β (feedback fraction) कहलाता है। निगेटिव वोल्टेज फीडबैक की स्थिति में β का मान सदा 0 तथा 1 के मध्य होता है $(0 < \beta \leq 1)$।
फीडबैक के साथ प्रवर्धक की गेन को क्लोज लूप गेन (closed loop gain) भी कहा जाता है, जबकि फीडबैक के बिना प्रवर्धक की गेन ओपन लूप गेन (open loop gain)



(a) श्रेणी वोल्टेज फीडबैक **(b) समानान्तर वोल्टेज फीडबैक**

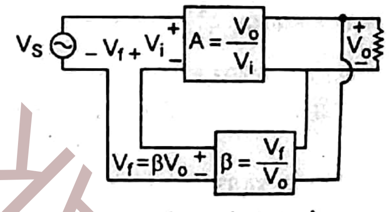
(c) श्रेणी धारा फीडबैक **(d) समानान्तर धारा फीडबैक**

चित्र 3.3

कहलाती है। ऐसा इसलिये क्योंकि प्रवर्धक तथा फीडबैक परिपथ एक लूप बनाते हैं। यदि फीडबैक परिपथ को disconnect कर दिया जाये, तो लूप open हो जाती है, तथा तब प्रवर्धक की गेन A को ओपन लूप गेन कहा जाता है। जब फीडबैक परिपथ को कनैक्ट कर दिया जाता है तो लूप बन्द (close) हो जाती है तथा इस स्थिति में गेन को क्लोज लूप गेन A_f कहा जाता है।

§ 3.4. निगेटिव फीडबैक का प्रवर्धक के लाभ पर प्रभाव (Effect of Negative Feedback on the Gain of Amplifier) :

चित्र 3.4 में प्रदर्शित वोल्टेज श्रेणी फीडबैक परिपथ का ध्यान से अध्ययन करें। इस प्रवर्धक का बिना फीडबैक के गेन A है। इस प्रवर्धक में फीडबैक फ्रैकशन β का निगेटिव फीडबैक लगाने पर (अर्थात् आउटपुट वोल्टेज V_0 का β भाग अर्थात् वोल्टेज βV_0 को इनपुट वोल्टेज के विपरीत कला में फीडबैक करने पर) प्रवर्धक का गेन A_f हो जाता है। निगेटिव फीडबैक लगने पर प्रवर्धक की इनपुट को प्राप्त होने वाली वास्तविक वोल्टेज apply की गई वोल्टेज से कम होती है।



चित्र 3.4—वोल्टता श्रेणी फीडबैक

फीडबैक न लगाने पर प्रवर्धक की इनपुट को प्राप्त वोल्टेज

$$V_i = V_s \quad \ldots(i)$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

निगेटिव फीडबैक लगाने पर प्रवर्धक की इनपुट को प्राप्त वास्तविक वोल्टेज

$$V_i = V_s - V_f = V_s - \beta V_0$$

$$\Rightarrow \quad V_s = V_i + \beta V_0 \qquad \text{...(ii)}$$

यदि फीडबैक सिगनल न लगायें तो प्रवर्धक का लाभ

$$A = \frac{V_0}{V_s} = \frac{V_0}{V_i} \qquad \{\text{क्योंकि } V_f = 0\} \qquad \text{...(iii)}$$

यदि फीडबैक सिगनल लगायें तो प्रवर्धक का लाभ (फीडबैक प्रवर्धक का लाभ),

$$A_f = \frac{V_0}{V_s}$$

$$A_f = \frac{V_0}{V_i + \beta V_0} \qquad (\text{समीकरण (ii) से}) \qquad \text{...(iv)}$$

समीकरण (iv) की RHS के numerator व denominator को V_i से भाग देने पर

$$A_f = \frac{\frac{V_0}{V_i}}{1 + \frac{\beta V_0}{V_i}} \qquad \text{...(v)}$$

समीकरण (v) में समीकरण (iii) का मान रखने पर

$$A_f = \frac{A}{1 + \beta A} \qquad \text{...(3.1)}$$

इस समीकरण से स्पष्ट है कि निगेटिव फीडबैक लगाने से प्रवर्धक का वोल्टेज लाभ $(1 + A\beta)$ गुना कम हो जाता है।

उदाहरण : यदि किसी प्रवर्धक का बिना फीडबैक वोल्टेज लाभ 90 है (अर्थात् $A = 90$) और उसका फीडबैक फ्रैक्शन 0·1 है (अर्थात् $\beta = 0{\cdot}1$) तो फीडबैक के साथ उसका लाभ होगा,

$$A_f = \frac{A}{1 + A\beta} = \frac{100}{1 + 90 \times 0{\cdot}1} = \frac{100}{1 + 9} = 10$$

हल : यदि ऋणात्मक फीडबैक से प्रवर्धक का लाभ कम हो जाता है तो फिर इसे प्रयोग करने का क्या फायदा ? ऋणात्मक फीडबैक से प्रवर्धक के निष्पादन (performance) में अत्यधिक सुधार आ जाता है। प्रवर्धक की Gain को तो अधिक स्टेज लगाकर भी बढ़ाया जा सकता है।

उदाहरण : एक मल्टीस्टेज प्रवर्धक का कुल लाभ 140 है। यदि इस प्रवर्धक पर निगेटिव फीडबैक apply की जाती है, तो इसका लाभ घटकर 17·5 रह जाता है फीडबैक फ्रैक्शन β का मान ज्ञात करें।

हल : प्रश्न के अनुसार

$$A = 140$$

$$A_f = 17{\cdot}5$$

समीकरण 3.1 के अनुसार

$$A_f = \frac{A}{1 + A\beta}$$

$$\Rightarrow \quad 17{\cdot}5 = \frac{140}{1 + 140\beta}$$

$$\Rightarrow \quad \beta = \frac{1}{20} = 0{\cdot}05$$

§ 3.4. निगेटिव फीडबैक के लाभ (Advantages of Negative Feedback) :

हमने देखा कि निगेटिव फीडबैक लगाने से प्रवर्धक का लाभ काफी घट जाता है। किन्तु इस कीमत पर हमें निगेटिव फीडबैक से अनेक लाभ प्राप्त होते हैं जो निम्नवत् हैं—

(i) लाभ में स्थिरता (Stability of gain)—प्रवर्धक के वोल्टता लाभ (voltage gain) को स्थिर (stable) करता है। अर्थात् पॉवर सप्लाई वोल्टता (power supply voltage) या ट्रांजिस्टर के परिमाप (parameter) जैसे β इत्यादि के परिवर्तित होने पर भी लाभ परिवर्तित नहीं होता। इससे प्रवर्धक बेहतर ढंग से कार्य कर सकता है।

(ii) विरूपण में कमी (Reduces distortion)—विरूपण (distortion) तथा शोर (noise) को कम करता है। प्रवर्धक के आउटपुट पर शोर कम होने से प्रवर्धक के निष्पादन (performance) में सुधार आता है।

(iii) इनपुट प्रतिबाधा का बढ़ना (Increases input impedence)—वोल्टेज श्रेणी निगेटिव फीडबैक इनपुट प्रतिबाधा (input impedence) को बढ़ाता है। इससे प्रवर्धक पिछले स्टेज को लोड नहीं कर पाता (अर्थात् भारण प्रभाव (loading effect) कम हो जाता है)। प्रवर्धक की इनपुट प्रतिबाधा जितनी अधिक होगी, भारण प्रभाव (loading effect) का प्रभाव उतना ही कम होगा।

(iv) आउटपुट प्रतिबाधा का कम आना (Reduces output impedence)—वोल्टेज श्रेणी निगेटिव फीडबैक आउटपुट प्रतिबाधा (ouput inpedence) को कम करता है। इससे यह लाभ होता है कि प्रवर्धक अपने लोड का अधिक पॉवर देने में सक्षम होता है।

(v) बैंडविड्थ का बढ़ना (Increases bandwidth)—बैंड चौड़ाई (bandwidth) को बढ़ाता है। इससे प्रवर्धक अधिक आवृत्ति परास (frequency range) को प्रवर्धित कर सकता है।

§ 3.5. निगेटिव फीडबैक का लाभ के स्थायित्व पर प्रभाव (Effect of Negative Feedback on Stability of Gain) :

जैसा कि बताया जा चुका है कि पॉवर सप्लाई वोल्टेज के बदलने पर, ट्रांजिस्टर के पैरामीटर (जैसे β) या ताप के बदलने से प्रवर्धक का लाभ (gain) बदलने लगता है। इससे प्रवर्धक की निष्पादन (performance) पर विपरीत प्रभाव पड़ता है। यदि प्रवर्धक का लाभ स्थिर रहे, तो वह एक अच्छा प्रवर्धक माना जा सकता है।

निगेटिव फीडबैक प्रवर्धक का गेन निम्न सूत्र द्वारा दिया जाता है (समीकरण 3.1)—

$$A_f = \frac{A}{1 + A\beta}$$

यदि $A\beta$ का मान 1 से बहुत अधिक कर दिया जाये ($A\beta >> 1$) तो उक्त समीकरण में $A\beta$ की तुलना में 1 को neglect किया जा सकता है। तब समीकरण 3.1 को निम्नवत् लिखा जा सकता है—

$$A_f = \frac{A}{A\beta} = \frac{1}{\beta} \qquad \text{...(3.2)}$$

Scanned with CamScanner

स्पष्ट है कि $A\beta >>1$ होने पर प्रवर्धक का गेन केवल फीडबैक फ्रैक्शन β पर निर्भर करता है। फीडबैक परिपथ सामान्यतः एक वोल्टेज डिवाइडर (resistive network) होता है जो कि ताप में परिवर्तन, ट्रांजिस्टर पैरामीटर में परिवर्तन तथा आवृत्ति से अप्रभावित रहता है। अतः निगेटिव फीडबैक से प्रवर्धक की लाभ में अत्यधिक स्थिरता आ जाती है।

यदि यह condition ($A\beta >>1$) पूर्ण नहीं भी होती है, तो भी गेन के स्थायित्व में सुधार आता है।

माना कि प्रवर्धक की गेन A है तथा उसमें dA परिवर्तन होता है। अतः प्रवर्धक की गेन में प्रतिशत परिवर्तन (बिना फीडबैक के) $\frac{dA}{A}$ होगा। अब हम यह देखेंगे कि मूल प्रवर्धक मे प्रतिशत बदलाव $\frac{dA}{A}$ होने पर फीडबैक प्रवर्धक में प्रतिशत बदलाव $\frac{dA_f}{A_f}$ का मान क्या होगा।

फीडबैक प्रवर्धक का लाभ T, $A_f = \frac{A}{1+A\beta}$

इसका A के सापेक्ष (respect) differentiate करने पर

$$\frac{dA_f}{dA} = \frac{(1+A\beta)\cdot\frac{d}{dA}(A) - A\cdot\frac{d}{dA}(1+A\beta)}{(1+A\beta)^2}$$

$$\frac{dA_f}{dA} = \frac{1+A\beta-A\beta}{(1+A\beta)^2} = \frac{1}{(1+A\beta)^2}$$

$$\frac{dA_f}{dA} = \frac{1}{A}\cdot\frac{A}{1+A\beta}\cdot\frac{1}{1+A\beta}$$

$$\frac{dA_f}{dA} = \frac{1}{A}\cdot A_f\cdot\frac{1}{1+A\beta}$$

$$\frac{dA_f}{A_f} = \frac{dA}{A}\cdot\frac{1}{1+A\beta} \quad \text{...(3.3)}$$

फीडबैक के बिना लाभ में प्रतिशत बदलाव $\frac{dA}{A}$,

फीडबैक के साथ लाभ में प्रतिशत बदलाव $\frac{dA_f}{A_f} = \frac{dA}{A}\cdot\frac{1}{1+A\beta}$

इसलिये, प्रतिशत बदलाव ऋणात्मक फीडबैक लगाने से कम हो जाता है। इससे लाभ अधिक स्थिर हो जाता है।

उदाहरण : माना कि प्रवर्धक ($A = 900$) में प्रतिशत बदलाव (बिना फीडबैक) 20% हो अर्थात् $\frac{dA}{A} = \frac{20}{100}$ है। यदि इस प्रवर्धक में $\beta = 0{\cdot}01$ का फीडबैक लगाया जाये तो फीडबैक प्रवर्धक में बदलाव,

$$\frac{dA_f}{A_f} = \frac{1}{900\times 0{\cdot}01+1}\times\frac{20}{100} = \frac{20}{10\times 100} = \frac{2}{100} = 2\%$$

तो प्रतिशत बदलाव 20% से मात्र 2 प्रतिशत रह गया।

§ 3.6. निगेटिव फीडबैक का प्रवर्धक की बैंड चौड़ाई पर प्रभाव (Effect of Negative Feedback on Band width of Amplifier) :

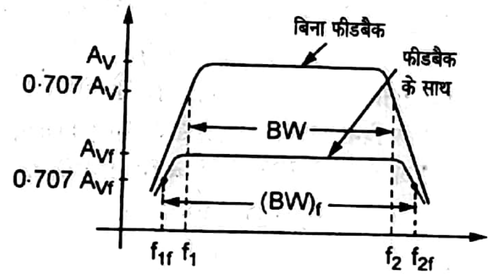
चित्र 3.5 में एक प्रवर्धक का बिना फीडबैक के तथा फीडबैक के साथ आवृत्ति अनुक्रिया वक्र प्रदर्शित किया गया है। इस चित्र में—

f_1 = बिना फीडबैक के निम्न कट ऑफ आवृत्ति

f_2 = बिना फीडबैक के उच्च कट ऑफ आवृत्ति।

f_{1f} = फीडबैक के साथ निम्न कट ऑफ आवृत्ति।

f_{2f} = फीडबैक के साथ उच्च कट ऑफ आवृत्ति।



चित्र 3.5—फीडबैक का बैंड चौड़ाई पर प्रभाव

ऋणात्मक फीडबैक कट ऑफ आवृत्ति को भी प्रभावित करती है (चित्र 3.5)। उच्च कट ऑफ आवृत्ति negative feedback से $(1+A\beta)$ गुना बढ़ जाती है।

$$f_{2f} = (1+A\beta)f_2 \quad \text{...(i)}$$

निम्न कट ऑफ आवृत्ति निगेटिव फीडबैक से $1+A\beta$ गुना कम हो जाते हैं

$$f_{1f} = \frac{f_1}{1+A\beta} \quad \text{...(ii)}$$

इसलिये बैंड चौड़ाई (फीडबैक के साथ) $(BW)_f = f_{2f} - f_{1f}$,
यह बैंड चौड़ाई बिना फीडबैक चौड़ाई की अपेक्षा लगभग $(1+A\beta)$ गुना अधिक होती है।

अर्थात् $$(BW)_f \simeq (1+A\beta)\,BW. \quad \text{...(3.4)}$$

उदाहरण : यदि किसी प्रवर्धक का प्रवर्धन लाभ, $A = 900$

$\beta = 0{\cdot}01$

$f_1 = 10$ Hz

$f_2 = 100$ KHz

बिना फीडबैक के बैंड चौड़ाई, $f_2 - f_1 = 100$ KHz – 10 Hz = 100 KHz (लगभग)

फीडबैक लगाने पर $f_{1f} = \frac{10}{1+0{\cdot}01\times 900} = 1$ Hz

$f_{2f} = 100$ KHz × (1 + 0·01 × 900)

= 100 KHz × 10 = 1000 KHz

Scanned with CamScanner

अतः, $(BW)_f = 1000\text{ KHz} - 1\text{ Hz}$

$\simeq 1000\text{ KHz}$

§ 3.7. निगेटिव फीडबैक का विरूपण पर प्रभाव (Effect of Negative Feedback on Distortion) :

निगेटिव फीडबैक प्रवर्धक के आउटपुट में विरूपण को भी कम करता है। माना कि प्रवर्धक जिसका गेन A है, बिना फीडबैक को आउटपुट पर विरूपण D (distortion) उत्पन्न करता है। निगेटिव फीडबैक लगाने के पश्चात् प्रवर्धक की गेन A_f हो जाती है तथा माना कि विरूपण D_f हो जाता है। आइयें देखें कि D_f व D में क्या सम्बन्ध है। चूँकि फीडबैक लगाने पर आउटपुट पर उत्पन्न विरूपण D_f है, अतः D_f का कुछ भाग वापस इनपुट को फीडबैक होगा (फीडबैक परिपथ के द्वारा)। यदि फीडबैक फ्रैक्शन का मान β है, तो विरूपण D_f का βD_f भाग इनपुट की फीडबैक होगा। यह विरूपण मूल प्रवर्धक द्वारा A गुना प्रवर्धित होगा तथा $A\beta D_f$ हो जायेगा। यह विरूपण वास्तविक विरूपण D (वह विरूपण जो कि बिना फीडबैक के था) से घट जायेगा (negative feedback के कारण) तथा अब प्रवर्धक की आउटपुट पर विरूपण $D_f = D - A\beta D_f$ रह जोयगा।

अतः, $$D_f = D - A\beta D_f$$

या $$D_f = \frac{D}{1 + A\beta}$$

उक्त विश्लेषण से स्पष्ट है कि निगेटिव फीडबैक प्रवर्धक के आउटपुट पर विरूपण को कम कर देता है।

§ 3.8. निगेटिव फीडबैक का प्रवर्धक की इनपुट व आउटपुट प्रतिबाधा पर प्रभाव (Effect of Negative Feedback on the Input and Output Impedence of Amplifier) :

निगेटिव फीडबैक द्वारा प्रवर्धक की इनपुट व आउटपुट प्रतिबाधाओं में इच्छानुसार संशोधन (desired modification) किया जा सकता है। किसी फीडबैक प्रवर्धक की इनपुट व आउटपुट प्रतिबाधाओं पर निगेटिव फीडबैक का प्रभाव सैम्पलिंग व मिक्सिंग की विधियों (methods of sampling and mixing) पर निर्भर करता है। सैम्पलिंग का अर्थ है कि फीडबैक वोल्टेज सिगनल किया जा रहा है या धारा सिगनल तथा मिक्सिंग का तात्पर्य है कि फीडबैक सिगनल इनपुट के समानान्तर में दिया जा रहा है या श्रेणी में। ध्यान रखें कि—

(i) यदि फीडबैक इनपुट की श्रेणी में किया जा रहा है तो इनपुट प्रतिबाधा बढ़ जाती है तथा यदि फीडबैक इनपुट के समानान्तर के किया जा रहा है तो इनपुट प्रतिबाधा घट जाती है।

(ii) यदि वोल्टेज सिगनल फीडबैक किया जाता है तो आउटपुट प्रतिबाधा घट जाती है, जबकि यदि धारा सिगनल फीडबैक किया जाता है तो आउटपुट प्रतिबाधा बढ़ जाती है।

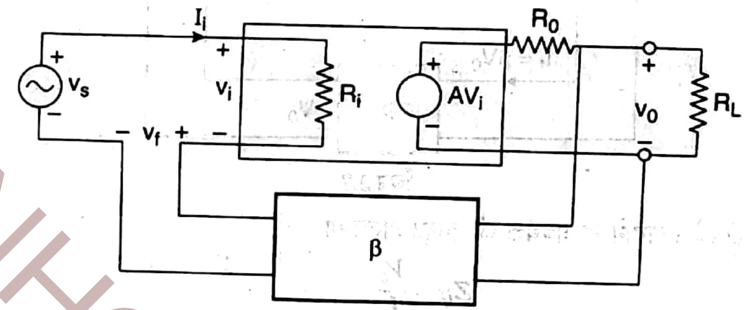
विभिन्न प्रकार के निगेटिव फीडबैक कनैक्शन का प्रवर्धक की इनपुट व आउटपुट प्रतिबाधा पर प्रभाव तालिका 3.1 मे प्रदर्शित है—

तालिका 3.1—फीडबैक कनैक्शन का प्रवर्धक की इनपुट व आउटपुट प्रतिबाधा पर प्रभाव

	Voltage series	Current series	Voltage shunt	Current shunt
Z_{if}	$Z_i(1+\beta A)$ increases	$Z_i(1+\beta A)$ increases	$\frac{Z_i}{1+\beta A}$ decreases	$\frac{Z_i}{1+\beta A}$ decreases
Z_{of}	$\frac{Z_0}{1+\beta A}$ decreases	$Z_0(1+\beta A)$ increases	$\frac{Z_0}{1+\beta A}$ decreases	$Z_0(1+\beta A)$ increases

वोल्टेज सिरीज़ निगेटिव फीडबैक का प्रवर्धक की इनपुट प्रतिबाधा पर प्रभाव (Effect of voltage series negative feedback on input impedence of amplifier)—चित्र 3.6 में वोल्टेज सिरीज प्रवर्धक का ब्लॉक डायग्राम प्रदर्शित है। बिना फीडबैक के इस प्रवर्धक की इनपुट प्रतिबाधा

$$Z_i = \frac{V_i}{I_i} \quad (\text{चूँकि } V_f = 0)$$



चित्र 3.6

फीडबैक लगाने पर इस प्रवर्धक की इनपुट प्रतिबाधा

$$Z_{if} = \frac{V_s}{I_i}$$

$$= \frac{V_i + V_f}{I_i} \quad (\because V_i = V_s - V_f)$$

$$= \frac{V_i + \beta V_0}{I_i} \quad (\because V_f = \beta V_0)$$

$$= \frac{V_i + \beta A V_i}{I_i} \quad (\because V_0 = AV_i)$$

$$= \frac{V_i}{I_i}(1 + \beta A)$$

$$= Z_i(1 + \beta A) \quad \left(\because Z_i = \frac{V_i}{I_i}\right)$$

Scanned with CamScanner

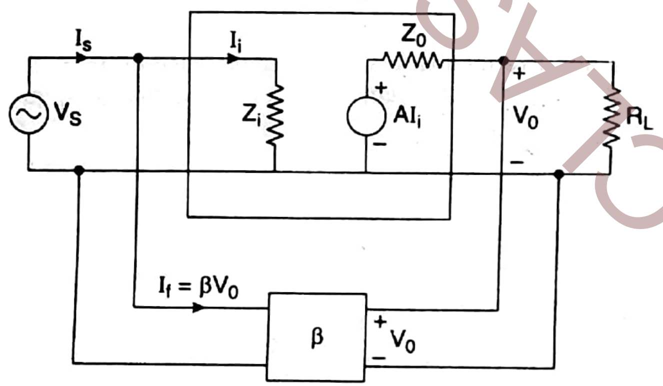
AKC TECHNICAL CLASSES

अत:, $$Z_{if} = Z_i (1 + \beta A)$$

स्पष्ट है कि निगेटिव वोल्टेज श्रेणी निगेटिव फीडबैक प्रवर्धक की इनपुट प्रतिबाधा को $(1 + \beta A)$ गुना बढ़ा देती है। उल्लेखनीय है कि इनपुट प्रतिबाधा बढ़ने से लोडिंग एफैक्ट का प्रभाव कम हो जाता है जिससे प्रवर्धक की कैस्केडिंग सरल हो जाती है।

वोल्टेज शंट निगेटिव फीडबैक का प्रवर्धक की इनपुट प्रतिबाधा पर प्रभाव (Effect of voltage shunt negative feedback on the gain of the amplifier)—चित्र 3.7 में वोल्टेज शंट फीडबैक का ब्लॉक डायग्राम प्रदर्शित है। फीडबैक के बिना प्रवर्धक की इनपुट प्रतिबाधा

$$Z_i = \frac{V_s}{I_i}$$



चित्र 3.7

फीडबैक लगाने पर प्रवर्धक की इनपुट प्रतिबाधा

$$Z_{if} = \frac{V_s}{I_s}$$

$$= \frac{V_s}{I_i + I_f} \qquad (\because I_i = I_s - I_f)$$

$$= \frac{V_s}{I_i + \beta V_0} \qquad (I_f = \beta V_0)$$

$$= \frac{V_s}{I_i + \beta A I_i} \qquad (V_0 = AI_i)$$

$$= \frac{V_s}{I_i}\left(\frac{1}{1 + \beta A}\right) \qquad \left(Z_i = \frac{V_s}{I_i}\right)$$

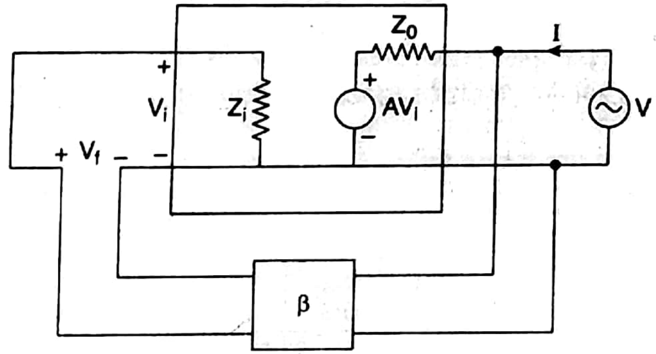
$$Z_{if} = \frac{Z_i}{1 + \beta A} \qquad ...(3.7)$$

स्पष्ट है कि वोल्टेज शंट फीडबैक से प्रवर्धक की इनपुट प्रतिबाधा कम हो जाती है।

वोल्टेज श्रेणी निगेटिव फीडबैक का प्रवर्धक की आउटपुट प्रतिबाधा पर प्रभाव (Effect of voltage series negative feedback on the output impedence of amplifier)—

आउटपुट प्रतिबाधा ज्ञात करने हेतु आउटपुट पर वोल्टेज V apply की जाती है (स्रोत को V_s को short करके) तथा धारा I measure की जाती है। आउटपुट प्रतिबाधा V तथा I का अनुपात होती है।

चित्र 3.6 में V_s हटाने तथा आउटपुट वोल्टेज V लगाने पर चित्र 3.8 प्राप्त होता है।



चित्र 3.8

चित्र 3.8 के आउटपुट लूप में किरचॉफ वोल्टेज नियम लगाने पर

$$V - IZ_0 - AV_i = 0$$

(जहाँ Z_0 बिना फीडबैक के प्रवर्धक की आउटपुट प्रतिबाधा है)

$V_s = 0$ होने के कारण $V_i = -V_f$

अत:, $V - IZ_0 - A(-V_f) = 0$

या $$V = IZ_0 - AV_f$$

या $$V = IZ_0 - A(\beta V) \qquad (\because V_f = \beta V)$$

या $$V(1 + A\beta) = IZ_0$$

अत: $$\frac{V}{I} = \frac{Z_0}{1 + A\beta}$$

अत: फीडबैक लगाने पर प्रवर्धक की आउटपुट प्रतिबाधा

$$Z_{of} = \frac{V}{I} = \frac{Z_0}{1 + A\beta} \qquad ...(3.8)$$

स्पष्ट है कि वोल्टेज सिरीज निगेटिव फीडबैक लगाने से प्रवर्धक की आउटपुट प्रतिबाधा कम हो जाती है।

प्रैक्टिस प्रश्न

1. सिद्ध करें कि वोल्टेज सिरीज निगेटिव फीडबैक लगाने पर—

   (a) $Z_{if} = Z_i (1 + A\beta)$ (b) $Z_{of} = \dfrac{Z_o}{1 + A\beta}$

2. सिद्ध करें कि वोल्टेज शंट निगेटिव फीडबैक लगाने पर—

   (a) $Z_{if} = \dfrac{Z_i}{1 + A\beta}$ (b) $Z_{of} = \dfrac{Z_o}{1 + A\beta}$

Scanned with CamScanner

3. सिद्ध करें कि करंट सिरीज निगेटिव फीडबैक लगाने पर—

(a) $Z_{if} = Z_i(1 + A\beta)$ (b) $Z_{of} = Z_0(1 + A\beta)$

4. सिद्ध करें की करंट शंट निगेटिव फीडबैक लगाने पर—

(a) $Z_{if} = \dfrac{Z_i}{1 + A\beta}$ (b) $Z_{of} = Z_0(1 + A\beta)$

तालिका 3.2 में निगेटिव फीडबैक का प्रवर्धक की विभिन्न characteristics पर प्रभाव दिया जा रहा है।

तालिका 3.2—निगेटिव फीडबैक का प्रवर्धक की Characteristics पर प्रभाव

Characteristics	Type of feedback1			
	Voltage series	Voltage shunt	Current series	Current shunt
Voltage gain	Decreases	Decreases	Decreases	Decreases
Bandwidth	Increases	Increases	Increases	Increases
Harmonic Distortion or Noise	Decreases	Decreases	Decreases	Decreases
Input Impedence	Increases	Decreases	Increases	Decreases
Output impedence	Decreases	Decreases	Increases	Increases

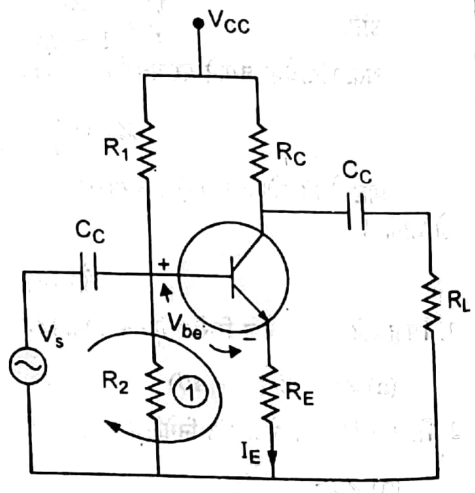
§ 3.9. कुछ व्यवहारिक फीडबैक परिपथों के उदाहरण (Examples of Some Typical Feedback Circuits) :

(i) ट्रांजिस्टर प्रवर्धक बिना एमीटर बाइपास संधारित्र के (Transistor amplifier without emitter by-pass capacitor)—चित्र 3.9 में ट्रांजिस्टर प्रवर्धक दिखाया गया है तथा ट्रांजिस्टर को *CE* बंध (mode) में प्रयोग किया गया है।

इस प्रवर्धक में इनपुट a.c. वोल्टेज को बेस तथा एमीटर के बीच apply किया जाता है। यदि एमीटर बाइपास संधारित्र (C_E) लगा होता है तो a.c. वोल्टेज के लिये यह बाइपास संधारित्र लघु परिपथ (short circuit) का कार्य करता है तथा a.c. वोल्टेज इस संधारित्र के माध्यम से बाइपास हो जाती है। इसलिये बेस एमीटर वोल्टेज V_{be} का मान इनपुट सिगनल वोल्टेज V_S के समान हो जाता है। अर्थात्

$$V_{be} = V_S$$

यदि बाइपास संधारित्र को हटा लिया जाये तो a.c. वोल्टेज एमीटर प्रतिरोध R_E के माध्यम से जायेगी। इसलिये प्रवर्धक का प्रभावी इनपुट $V_{be} = V_S - i_e R_E$ हो जाता है।



चित्र 3.9—बिना बाइपास संधारित्र के ट्रांजिस्टर प्रवर्धक

चित्र 3.9 में दिखाई गई बंद पाश 1 में किरचॉफ का वोल्टेज नियम लगाकर इस तथ्य की पुष्टि की जा सकती है। a.c. के लिये C_C लघुपथित (short circuit) माना जा सकता है। अतः

$$V_S - V_{be} - i_e R_E = 0$$

या

$$V_{be} = V_S - i_e R_E$$

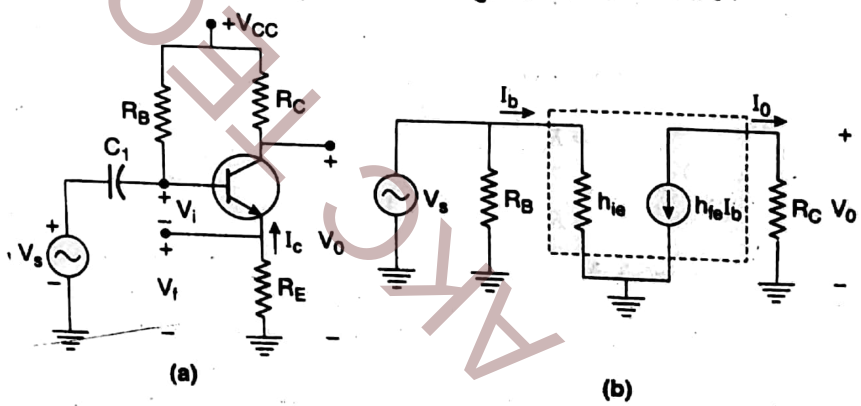
सिगनल वोल्टेज V_S के धनात्मक अर्धचक्र (positive half cycle) में जब सिगनल वोल्टेज बढ़ रही होती है तो एमीटर बेस जंक्शन अधिक अग्र बायस होने लगता है (अर्थात् जंक्शन की अग्र बायस वोल्टेज बढ़ जाती है)। इससे कलक्टर धारा का मान बढ़ता है और चूँकि एमीटर धारा तथा कलक्टर धारा का मान लगभग समान होता है, इसलिये कलक्टर धारा का मान बढ़ने से एमीटर धारा का मान भी बढ़ता है। इससे प्रतिरोध R_E पर a.c. वोल्टेज $i_e R_E$ उत्पन्न हो जाती है। इसकी ध्रुवता (polarity) इनपुट सिगनल की ध्रुवता के विपरीत होती है।

चूँकि $V_{be} = V_S - i_e R_E$, इसलिये R_E पर उत्पन्न a.c. वोल्टेज $i_e R_E$ प्रभावी इनपुट वोल्टेज V_{be} का मान घटा देती है।

यह ऋणात्मक फीडबैक का उदाहरण है क्योंकि फीडबैक वोल्टेज ($i_e R_E$) इनपुट वोल्टेज के मान को कम कर देती है। चूँकि फीडबैक वोल्टेज $i_e R_E$ आउटपुट धारा (i_c) के समानुपाती होती है (क्योंकि $i_e \cong i_c$) तथा यह आउटपुट की श्रेणी में प्रकट होती है, अतः इस प्रकार के फीडबैक को करंट सिरीज फीडबैक (current series feedback) कहते हैं।

पब्लिक एड्रैस सिस्टम, टेप रिकार्डर, तथा स्टीरियो प्लेयर में इस प्रकार के निगेटिव फीडबैक प्रवर्धक का प्रयोग करते हैं।

बिना बाइपास कैपेसिटर के ट्रांजिस्टर प्रवर्धक के विभिन्न पैरामीटर्स की गणना (Calculation of various parameters of an unbypassed emitter resistor)—बिना बाइपास कैपेसिटर के ट्रांजिस्टर प्रवर्धक (करंट सिरीज फीडबैक प्रवर्धक) के विभिन्न पैरामीटर्स की गणना हेतु पहले हम बिना फीडबैक (अर्थात् बाइपास कैपेसिटर लगे हुए) प्रवर्धक का विश्लेषण करेंगे तथा फिर इस अध्याय में प्राप्त सूत्रों की सहायता से फीडबैक प्रवर्धक के पैरामीटर्स की गणना करेंगे। चित्र 3.10(a) में बिना बाइपास कैपेसिटर के ट्रांजिस्टर प्रवर्धक का चित्र प्रदर्शित है। जबकि चित्र 3.10(b) में बाइपास कैपेसिटर लगा होने पर (अर्थात् बिना फीडबैक के) ट्रांजिस्टर प्रवर्धक का तुल्य प्रतिरोध दिखाया गया है।



चित्र 3.10 (a) करंट श्रेणी फीडबैक युक्त (अर्थात् बायपास कैपेसिटर हटाने पर) प्रवर्धक का परिपथ
(b) बिना फीडबैक (अर्थात् बायपास कैपेसिटर-युक्त प्रवर्धक का तुल्य परिपथ)

Scanned with CamScanner

फीडबैक न होने पर (अर्थात् चित्र 3.10(b) से व चित्र 3.3(c) के अनुसार)—

$$A = \frac{I_o}{V_i} = \frac{-I_b h_{fe}}{I_b h_{ie}} = \frac{-h_{fe}}{h_{ie}} \quad ...(i)$$

$$Z_i = R_1 \,||\, R_2 \,||\, h_{ie} \simeq h_{ie} \quad (\text{यदि } h_{ie} << R_1 \text{ तथा } h_{ie} << R_2) \quad ...(ii)$$

$$Z_0 = R_C \quad ...(iii)$$

फीडबैक प्रवर्धक (बाइपास कैपेसिटर हटाने पर) के पैरामीटर्स निम्नवत् होंगे

$$\beta = \frac{V_f}{I_0} = \frac{-i_e R_E}{i_c} \simeq -R_E \;(i_e \simeq i_c) \quad ...(iv)$$

$$A_f = \frac{I_o}{V_s} = \frac{A}{1 + A\beta} = \frac{-h_{fe}/h_{ie}}{1 + \left(\frac{-h_{fe}}{h_{ie}}\right)(-R_E)}$$

$$= \frac{\frac{-h_{fe}}{h_{ie}}}{1 + \left(\frac{h_{fe}}{h_{ie}}\right) R_E}$$

$$A_f = \frac{-h_{fe}}{h_{ie} + h_{fe} R_E} \quad ...(3.9)$$

$$Z_{if} = Z_i\,(1 + A\beta) \quad (\text{तालिका 3.1 से})$$

$$= h_{ie}\left\{1 + \left(\frac{-h_{fe}}{h_{ie}}\right)(-R_E)\right\}$$

$$= h_{ie}\left(1 + \frac{h_{fe}}{h_{ie}} R_E\right)$$

$$Z_{if} = h_{ie} + h_{fe} R_E \quad ...(3.10)$$

$$Z_{of} = Z_0\,(1 + A\beta) \quad (\text{तालिका 3.1 से})$$

$$= R_C\left\{(1 + \left(\frac{-h_{fe}}{h_{ie}}\right)(-R_E)\right\}$$

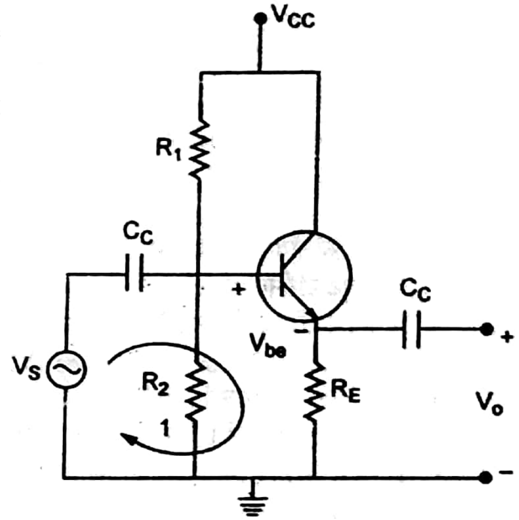
$$Z_{of} = R_C\left(1 + \frac{h_{fe}}{h_{ie}} R_E\right) \quad ...(3.11)$$

फीडबैक प्रवर्धक की वोल्टेज गेन

$$A_{vf} = \frac{V_0}{V_S} = \frac{I_o R_C}{V_S} = \left(\frac{I_o}{V_S}\right) R_C$$

$$A_{vf} = \frac{-h_{fe} R_C}{h_{ie} + h_{fe} R_E} \quad (\text{समीकरण (3.9) से}) \quad ...(3.12)$$

(ii) एमीटर फॉलोवर सर्किट (Emitter Follower Circuit)—यदि कॉमन एमीटर प्रवर्धक के कलक्टर प्रतिरोध R_C को हटा दिया जाये तथा आउटपुट कलक्टर टर्मिनल से लेने के बजाय एमीटर टर्मिनल से ले लिया जाये, तो इस प्रकार का सर्किट एमीटर फॉलोवर सर्किट (emitter follower) कहलाता है (चित्र 3.11)।



चित्र 3.11—एमीटर फालोवर

a.c. विश्लेषण करते समय C_C को लघुपथित माने हुये बंद पाश 1 में किरचॉफ का वोल्टेज नियम लगाने पर—

$$V_S - V_{be} - V_0 = 0$$

या $\quad V_{be} = V_S - V_0 \quad ...(i)$

यानि ट्रांजिस्टर की कुल इनपुट वोल्टेज हुई $V_S - V_0$। इसका अर्थ यह हुआ कि सम्पूर्ण आउटपुट वोल्टेज V_0 को इनपुट के विपरीत कला में फीडबैक कर दिया गया। ध्यान दें कि फीडबैक सिगनल $V_f = V_0$ आउटपुट वोल्टेज के समानुपाती है तथा इनपुट की सिरीज में (तथा विपरीत कला में negative sign $(-V_0)$ से स्पष्ट है) लगाया जा रहा है, अतः एमीटर फालोअर परिपथ वोल्टेज सिरीज़ निगेटिव फीडबैक का उदाहरण है। यह भी ध्यान दें कि फीडबैक फैक्शन $\beta = \frac{V_f}{V_0} = \frac{V_0}{V_0} = 1$ अर्थात् $\beta = 1$, अतः यह unity feedback है। इतनी अधिक फीडबैक, प्रवर्धक के वोल्टेज लाभ (voltage gain) को बहुत कम कर देती है। वास्तव में एमीटर फॉलोवर सर्किट के वोल्टेज लाभ का मान एक से कुछ कम होता है।

$$A_f = \frac{V_0}{V_S} = \frac{A}{1 + \beta A}$$

$$= \frac{A}{1 + A} \quad (\because \beta = 1)$$

$$\simeq 1 \quad (\because A >> 1)$$

$A_f < 1$, $A_f \simeq 1$ यानि आउटपुट इनपुट से कुछ कम होती है।

तो फिर इस प्रकार के प्रवर्धक का क्या लाभ जो आउटपुट को अनपुट से कम कर दे। वास्तव में इस सर्किट की अत्यधिक महत्वपूर्ण बात यह है कि इसकी इनपुट प्रतिबाधा बहुत अधिक तथा आउटपुट प्रतिबाधा अत्यंत कम होती है। इसलिये यह प्रतिबाधा मैचिंग में प्रयोग किया जाता है। लोड से पहले एमीटर फॉलोवर लगाने से लोड को अधिक ऊर्जा का स्थानान्तरण होता है तथा लोडिंग इफैक्ट का प्रभाव कम हो जाता है। अतः यह परिपथ पृथक्कारी (buffer) की तरह कार्य करता है।

Scanned with CamScanner

इस परिपथ की एक खास बात यह भी है कि जब इनपुट धनात्मक चक्र में होती है तो आउटपुट भी धनात्मक चक्र में होती है। तथा जब इनपुट चक्र में होती है तो आउटपुट भी निगेटिव चक्र में होती है अर्थात् आउटपुट वोल्टेज इनपुट वोल्टेज का अनुसरण (follow) करती है, या दूसरे शब्दों में आउटपुट इनपुट का पीछा करती है। इसीलिये इसका एमीटर फॉलोवर का नाम दिया गया है। इनपुट तथा आउटपुट वोल्टेज इस परिपथ में समान कला (same phase) में रहते हैं।

नोट करें कि—

- एमीटर फॉलोवर परिपथ में न तो कलक्टर प्रतिरोध होता है, न ही बाइपास कैपेसिटर तथा आउटपुट टर्मिनल पर ली जाती है।
- चूँकि इस परिपथ में कलक्टर a.c. ग्राउन्ड पर होता है, अतः इसको कॉमन कलक्टर प्रवर्धक (common collector amplifier or CC amplifier) भी कहा जाता है।
- इसमें वोल्टेज सिरीज निगेटिव फीडबैक होती है।
- इसका वोल्टेज लाभ 1 से कम (किन्तु लगभग 1) होता है तथा धारा लाभ उच्च होता है।
- इसकी उच्च इनपुट प्रतिबाधा व निम्न आउटपुट प्रतिबाधा के कारण इसको प्रतिबाधा मैचिंग में प्रयुक्त किया जाता है।
- इसमें आउटपुट व इनपुट a.c. वोल्टेज समान कला में होती है।

§ 3.10. एमीटर फॉलोवर परिपथ का वोल्टेज लाभ तथा इनपुट प्रतिबाधा की गणना करना (Calculation of Voltage Gain and Input Impedence of Emitter Follower) :

चित्र 3.12 (a) में एमीटर फॉलोवर परिपथ प्रदर्शित किया गया है। इसका वोल्टेज लाभ तथा इनपुट प्रतिबाधा ज्ञात करने के लिये एमीटर फॉलोवर का a.c. तुल्य सर्किट बनायेंगे (चित्र 3.12 (b))। इसमें सभी संधारित्र लघु परिपथित (short circuit) कर देंगे। पॉवर सप्लाई भी लघु परिपथित कर देंगे। ट्रांजिस्टर को उसके h-परिमाप मॉडल (*h*-parameter model) से प्रतिस्थापित (replace) कर देंगे।

इनपुट प्रतिबाधा (Input impedance)—चित्र 3.12 (b) से

$$Z_i = R_B \,||\, Z_b$$

लूप 1 में किरचॉफ वोल्टेज नियम लगाने पर,

$$V_b = h_{ie} I_b + R_E (h_{fe} + 1) I_b \quad \text{...(i)}$$

$$\frac{V_b}{I_b} = h_{ie} + R_E (h_{fe} + 1)$$

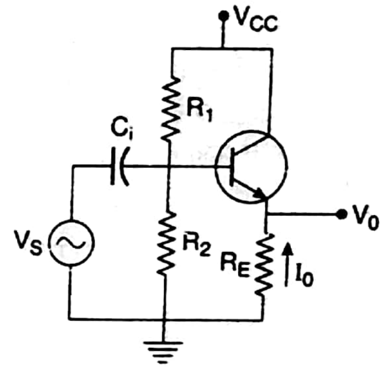
क्योंकि $Z_b = \frac{V_b}{I_b}$ इसलिये $Z_b = h_{ie} + R_E (h_{fe} + 1)$

क्योंकि $h_{fe} >> 1$

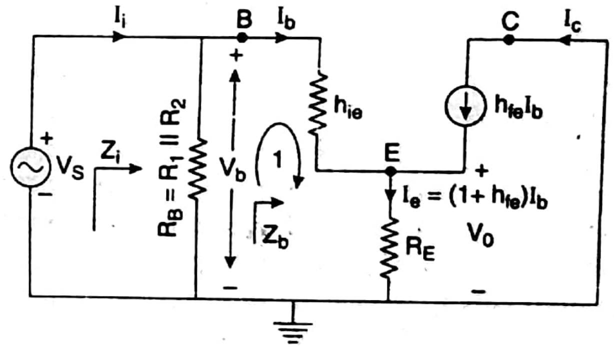
इसलिये $Z_b = h_{ie} + R_E h_{fe}$

और $R_E h_{fe} >> h_{ie}$

इसलिये $Z_b \cong R_E h_{fe}$ तथा $Z_i = R_B \,||\, R_E h_{fe}$ ...(3.13)



(a) एमीटर फालोवर



(b)

चित्र 3.12

वोल्टेज लाभ (Voltage gain)—चित्र 3.12 (b) से $V_0 = I_e R_E$

अतः $V_0 = (h_{fe} + 1) I_b R_E$ ...(ii)

चूँकि $V_S = V_b$, अतः समीकरण (i) से—

$$V_S = h_{ie} I_b + R_E I_e$$
$$= h_{ie} I_b + R_E (h_{fe} + 1) I_b \quad \text{...(iii)}$$

समीकरण (ii) तथा (iii) से—

वोल्टता लाभ, $\frac{V_0}{V_S} = \frac{(h_{fe} + 1) R_E}{(h_{fe} + 1) R_E + h_{ie}}$

क्योंकि $(h_{fe} + 1) R_E >> h_{ie}$

अतः $\frac{V_0}{V_S} \cong 1$ ...(3.14)

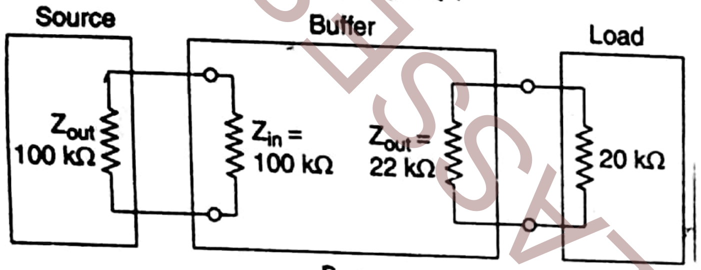
इसलिये, एमीटर फॉलोवर का वोल्टेज लाभ एक से थोड़ा कम होता है।

एमीटर फॉलोवर के अनुप्रयोग (Applications of emitter follower)—

(i) **इम्पीडेंस मैचिंग (Impedence matching)**—हमने देखा कि एमीटर फॉलोवर की उच्च इनपुट प्रतिबाधा व निम्न आउटपुट प्रतिबाधा होती है। अतः, एमीटर फॉलोवर इम्पीडेंस मैचिंग हेतु

Scanned with CamScanner

एक आदर्श परिपथ है। चित्र 3.13 में एमीटर फॉलोवर द्वारा इम्पीडैंस मैचिंग को प्रदर्शित किया गया है। इसमें स्रोत प्रतिबाधा 100 kΩ जबकि लोड प्रतिबाधा 20 Ω हैं। एमीटर फॉलोवर की इनपुट प्रतिबाध 100 kΩ तथा आउटपुट प्रतिबाधा 22 Ω हैं। अत:, एमीटर फॉलोवर का स्रोत व लोड के मध्य कनैक्ट करने पर लोड को अधिक शक्ति प्राप्त होती है।



चित्र 3.13

जब एमीटर फॉलोवर को इम्पीडैंस मैचिंग हेतु प्रयुक्त किया जाता है, तो इसको बफर प्रवर्धक (buffer amplifier) भी कहते है।

उल्लेखनीय है कि यद्यपि इम्पीडैंस मैचिंग ट्रांसफॉर्मर द्वारा भी की जा सकती है (अध्याय 2, खण्ड 2.3 देखें) किन्तु एमीटर फॉलोवर को प्राथमिकता इसलिये दी जाती है क्योंकि यह ट्रांसफॉर्मर से अधिक सुविधाजनक होता है, इसकी आवृत्ति अनुक्रिया ट्रांसफॉर्मर से बहतर होती है तथा इसको I.C. पर भी फैब्रीकेट किया जा सकता है (जबकि ट्रांसफॉर्मर I.C. पर फैब्रीकेट नहीं किये जा सकते)।

(ii) बिना वोल्टेज प्रवर्धन के धारा प्रवर्धन प्रप्त करना (Current amplification without voltage gain)—हमने देखा कि एमीटर फॉलोवर में धारा प्रवर्धन होता है, किन्तु वोल्टेज प्रवर्धन नहीं होता ($A_v \simeq 1$)। डिजिटल इलैक्ट्रॉनिक्स में ऐसे कई अनुप्रयोग हैं जहाँ धारा प्रवर्धन की आवश्यकता होती है (बिना वोल्टेज प्रवर्धन के)। ऐसी स्थिति में एमीटर फॉलोवर का प्रयोग किया जा सकता है।

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक प्रवर्धक का वोल्टेज लाभ 100 है। पुन: निविष्ट समानुपात (feedback fraction) $\beta = 0 \cdot 1$ का ऋणात्मक फीडबैक लाने पर प्रवर्धक का वोल्टेज लाभ कितना हो जायेगा।

हल :
$$A = 100$$
$$\beta = 0 \cdot 1$$

फीडबैक लगाने पर वोल्टेज लाभ

$$A_f = \frac{A}{1 + A\beta} = \frac{100}{1 + 100 \times 0 \cdot 1} = \frac{100}{1 + 10} = \frac{100}{11}$$

अत: $A_f = 9 \cdot 09$

प्रश्न 2 : एक प्रवर्धक का वोल्टेज लाभ 200 है। ऋणात्मक फीडबैक लगाने पर वोल्टेज लाभ 20 हो जाता है। पुन: निविष्ट समानुपात β (feedback fraction) का मान ज्ञात कीजिये।

हल :
$$A = 200$$
$$A_f = 20$$

हम जानते हैं कि,
$$A_f = \frac{A}{1 + A\beta}$$

या
$$20 = \frac{100}{1 + 100\beta}$$

या
$$20 + 2000\beta = 100$$

या
$$2000\beta = 80$$

अत: पुन: निविष्ट समानुपात $\beta = \frac{80}{2000} = \frac{1}{25}$

अत: $\beta = 0 \cdot 04$

प्रश्न 3 : एक प्रवर्धक में 0·5 V इनपुट सिगनल लगाने पर 50 V आउटपुट प्राप्त होता है। यदि इस प्रवर्धक पर $\beta = 20\%$ का ऋणात्मक फीडबैक लगा दिया जाये तो अब 50 V का आउटपुट प्राप्त करने के लिये कितना इनपुट प्रदान करना पड़ेगा।

हल : प्रवर्धक का वोल्टेज लाभ (बिना फीडबैक)

$$A = \frac{V_0}{V_s} = \frac{50}{0 \cdot 5} = 100$$

फीडबैक अनुपात $\beta = \frac{20}{100}$

फीडबैक लगाने पर वोल्टेज लाभ

$$A_f = \frac{A}{1 + A\beta} = \frac{100}{1 + 100 \times \frac{20}{100}} = \frac{100}{21}$$

वांछित आउटपुट $V_0 = 50$ V

चूँकि अब प्रवर्धक का वोल्टेज लाभ

$$A_f = \frac{V_0}{V_s}$$

अत:
$$\frac{100}{21} = \frac{50}{V_s}$$

या
$$V_s = \frac{50 \times 21}{100} = 10 \cdot 5 \text{ V}$$

प्रश्न 4 : एक RC युग्मित प्रवर्धक का मध्य आवृत्ति लाभ 400 तथा लोअर व अपर कट ऑफ आवृत्तियाँ 100 Hz व 15 KHz हैं। यदि इस प्रवर्धक में $\beta = 0 \cdot 01$ का ऋणात्मक फीडबैक प्रयुक्त किया जाये तो ज्ञात कीजिये—

(i) फीडबैक सहित लाभ तथा

(ii) नयी बैंड चौड़ाई (with feddback)।

हल :
$$A = 400 \quad f_U = 15 \text{ KHz}$$
$$\beta = 0 \cdot 01 \quad f_L = 100 \text{ Hz}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

फीडबैक सहित लाभ $A_f = \frac{A}{1+A\beta}$

$$= \frac{400}{1+400\times 0\cdot 01} = \frac{400}{5} = 80$$

नयी अपर कट ऑफ आवृत्ति (with feddback),

$$f_{Uf} = f_U(1+A\beta)$$
$$= 15\,(1+400\times 0\cdot 01)\text{ KHz}$$
$$= 15\times 5\text{ KHz} = 75\text{ KHz}$$

नयी लोअर कट ऑफ आवृत्ति (with feedback),

$$f_{Lf} = \frac{f_L}{1+A\beta} = \frac{100}{5} = 20\text{ Hz}$$

अतः नयी बैंड चौड़ाई (with feedback),

$$(BW)_f = f_{Uf} - f_{Lf} = 75\text{ KHz} - 20\text{ Hz} \simeq 75\text{ KHz}$$

प्रश्न 5 : एक प्रवर्धक का वोल्टेज लाभ 200 है। इसकी इनपुट प्रतिबाधा 12 kΩ तथा आउटपुट प्रतिबाधा 1 kΩ है। इसमें $\beta = 0\cdot 02$ का ऋणात्मक वोल्टेज श्रेणी फीडबैक लगाने के पश्चात् इनपुट प्रतिबाधा तथा आउटपुट प्रतिबाधा की गणना कीजिये।

हल :

$$\beta = 0\cdot 02$$
$$A = 200$$
$$Z_i = 12\text{ k}\Omega$$
$$Z_0 = 1\text{ k}\Omega$$

फीडबैक लगाने के पश्चात् इनपुट प्रतिबाधा,

$$Z_{if} = Z_i(1+A\beta) = 12\,(1+200\times 0\cdot 02)$$

अतः $Z_{if} = 12\,(1+4) = 60\text{ k}\Omega$

फीडबैक लगाने के पश्चात् आउटपुट प्रतिबाधा,

अतः $Z_{0f} = \frac{Z_0}{1+A\beta} = \frac{1\text{ k}\Omega}{5}$

अतः $Z_{0f} = 200\,\Omega$

प्रश्न 6 : एक ऋणात्मक पुनर्निविष्ट प्रवर्धक की लब्धि 100 है। एक दिया गया आउटपुट प्राप्त करने के लिये बिना फीडबैक के प्रवर्धक में 50 mV का इनपुट संकेत देना पड़ता है जबकि फीडबैक सहित वही निर्गत प्राप्त करने के लिये 0·60 V का इनपुट संकेत देना पड़ता है। फीडबैक की मात्रा तथा लब्धि का मान निकालिये।

हल : पुनः निविष्ट प्रवर्धक की लब्धि (A_f) = 100

पुनः निविष्ट प्रवर्धक को इनपुट = 0·60 V

अतः, पुनः निविष्ट प्रवर्धक का आउटपुट = 100 × 0·60 = 60 V

बिना निवेश के प्रवर्धक को इनपुट = 50 mV

बिना निवेश के प्रवर्धक का आउटपुट = 60 V

अतः प्रवर्धक का गेन (बिना फीडबैक)

$$A = \frac{60\text{ V}}{50\text{ mV}} = \frac{60}{50\times 10^{-3}} = 1200$$

समीकरण 3.1 के अनुसारण $A_f = \frac{A}{1+A\beta}$

Dele: $100 = \frac{1200}{1+1200\beta}$

या $1 + 1200\beta = 12$

या $1200\beta = 11$

या $\beta = \frac{11}{1200} = 0\cdot 0092$

अतः, फीडबैक की मात्रा $\beta = 0\cdot 0092$

प्रश्न 7 : यदि $A = 100$, $\beta = 0\cdot 03$, तब A_f का मान बताइये।

हल : प्रश्न के अनुसार $A = 100$

$$\beta = 0\cdot 03$$

हम जानते हैं कि $A_f = \frac{A}{1+A\beta}$

$$= \frac{100}{1+100\times 0\cdot 03} = \frac{100}{1+3}$$

अतः $A_f = 25$

प्रश्न 8 : एक फीडबैक प्रवर्धक की लब्धि निम्न प्रकार है—$A = 100$, $A_f = 9\cdot 1$ फीडबैक पॉजिटिव है या निगेटिव। β का मान बताइये।

हल : चूँकि $A_f < A$, अर्थात् फीडबैक लगाने से गेन घट गया है, अतः फीडबैक निगेटिव है।

प्रश्न के अनुसार $A = 100$

$$A_f = 9\cdot 1$$

हम जानते हैं कि $A_f = \frac{A}{1+A\beta}$

अतः $9\cdot 1 = \frac{100}{1+100\beta}$

⇒ $\beta = \frac{1}{100}\left(\frac{100}{9\cdot 1} - 1\right)$

अतः $\beta = 0\cdot 1$

प्रश्न 9 : निगेटिव फीडबैक प्रवर्धक में गेन का मान बताइये जबकि $A = 1000$, $\beta = \frac{1}{10}$ है। यदि ताप के कारण प्रवर्धक की लब्धि में 20 % परिवर्तन हो तो उसी निगेटिव फीडबैक के कारण प्रवर्धक में हुए लब्धि परिवर्तन की गणना कीजिये।

AKC TECHNICAL CLASSES

Scanned with CamScanner

हल : प्रश्न के अनुसार $A = 1000$

$$\beta = \frac{1}{10}$$

(i) हम जानते हैं कि $A_f = \dfrac{A}{1+\beta A} = \dfrac{1000}{1+\frac{1}{10}\times 1000} = \dfrac{1000}{101}$

अत: $A_f = 9{\cdot}9$

(ii) ताप के कारण मूल प्रवर्धक की लब्धि में प्रतिशत परिवर्तन—

$$\frac{dA}{A} = 20\%$$

अत: फीडबैक प्रवर्धक की लब्धि में प्रतिशत परिवर्तन—

$$\frac{dA_f}{A_f} = \frac{20}{1+\beta A}\% = \frac{20}{1+\frac{1}{10}\times 1000}\% = \frac{20}{101}\%$$

अत: $\dfrac{dA_f}{A_f} = 0{\cdot}198\,\%$

प्रश्न 10 : एक प्रवर्धक का वोल्टेज लाभ 60 dB है। $\beta = 0{\cdot}01$ का निगेटिव फीडबैक लगाने पर हम इस प्रवर्धक का लाभ कितने dB होगा?

हल : प्रश्न के अनुसार प्रवर्धक का dB गेन $A_{dB} = 60$ dB, $\beta = 0{\cdot}01$ हम जानते हैं कि

$$A_{dB} = 20 \log A$$

अत: $60 = 20 \log A$

⇒ $A = \text{Antilog}\,(3)$

⇒ $A = 1000$

हम जानते हैं कि $A_f = \dfrac{A}{1+\beta A} = \dfrac{1000}{1+0{\cdot}01\times 1000} = \dfrac{1000}{11} = 90{\cdot}9$

अत: $A_f = 90{\cdot}9$

फीडबैक प्रवर्धक का dB गेन

$$A_{f(dB)} = 20 \log A_f = 20 \log 90{\cdot}9$$

अत: $A_{f(dB)} = 39{\cdot}17$ dB

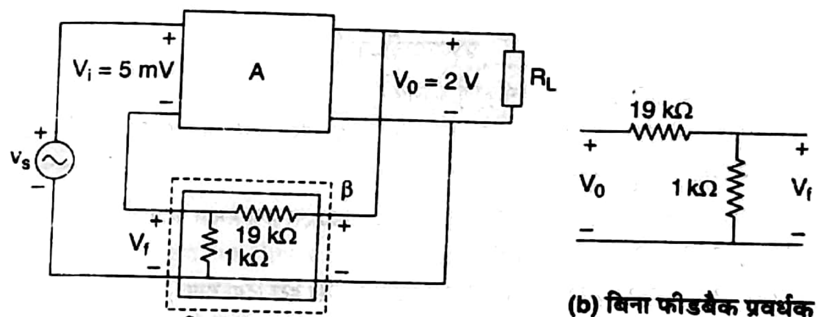
प्रश्न 11 : चित्र 3.14 (a) में प्रदर्शित फीडबैक प्रवर्धक मे निम्न के मान ज्ञात कीजिये—(a) फीडबैक फैक्टर β (b) बिना फीडबैक प्रवर्धक का वोल्टेज लाभ A (c) फीडबैक प्रवर्धक का वोल्टेज लाभ A_f (d) फीडबैक वोल्टेज V_f।

हल : चित्र 3.14 (a) के अनुसार $V_i = 5$ mV, $V_0 = 2$ V

(a) चित्र 3.14 (a) में प्रदर्शित फीडबैक प्रवर्धक का फीडबैक परिपथ (विभव विभाजक परिपथ) (चित्र 3.14 (b)) देखने से स्पष्ट है कि

$$\beta = \frac{V_f}{V_0} = \frac{1\,\text{k}\Omega}{1\,\text{k}\Omega + 19\,\text{k}\Omega} = \frac{1}{20}$$

अत: $\beta = 0{\cdot}05$



(a) विभव विभाजक परिपथ

(b) बिना फीडबैक प्रवर्धक का वोल्टेज लाभ A

चित्र 3.14

(b) चित्र 3.14 (a) के अनुसार

$$A = \frac{V_0}{V_i} = \frac{2\,\text{V}}{5\,\text{mV}} = \frac{2\,\text{V}}{5\times 10^{-3}\,\text{V}}$$

अत: $A = 400$

(c) हम जानते हैं कि

$$A_f = \frac{A}{1+\beta A} = \frac{400}{1+\frac{1}{20}\times 400} = \frac{400}{1+20} = \frac{400}{21}$$

अत: $A_f = 19{\cdot}05$

(d) फीडबैक वोल्टेज $V_f = \beta V_o$

अत: $V_f = \dfrac{1}{20}\times 2$

अत: $V_f = 0{\cdot}1$ V

प्रश्न 12 : निगेटिव फीडबैक के साथ एक प्रवर्धक $0{\cdot}5$ V इनपुट देने पर 10 V आउटपुट प्रदान करता है यदि फीडबैक हटा ली जाये, तो इस प्रवर्धक को इतनी ही आउटपुट प्रदान करने हेतु $0{\cdot}25$ V इनपुट की आवश्यकता होती है। ज्ञात करें—

(i) बिना फीडबैक के लाभ (ii) फीडबैक फैक्टर

हल : प्रश्न के अनुसार

$$A_f = \frac{10\,\text{V}}{0{\cdot}5\,\text{V}} = 20$$

$$A = \frac{10\,\text{V}}{0{\cdot}25\,\text{V}} = 40$$

अत: बिना फीडबैक के लाभ $A = 40$.

चूँकि $A_f = \dfrac{A}{1+AB}$

अत: $20 = \dfrac{40}{1+40\beta}$

⇒ $1 + 40\beta = 2$

$40\beta = 1$

⇒ $\beta = \dfrac{1}{40}$

अत: फीडबैक फैक्टर $\beta = 0{\cdot}025$

Scanned with CamScanner

प्रश्नावली–3

1. फीडबैक क्या होता है? इसका वर्गीकरण कीजिये।
2. निगेटिव फीडबैक लगाने से प्रवर्धक के लाभ पर क्या प्रभाव पड़ता है। सिद्ध कीजिये—$A_f = \frac{A}{1 + A\beta}$
3. निगेटिव फीडबैक का प्रवर्धक के स्थायित्व तथा बैंड चौड़ाई पर क्या प्रभाव पड़ता हैं?
4. निम्न फीडबैक परिपथों को समझाइये—
   (a) R_C युग्मित प्रवर्धक जिसमें एमीटर बाइपास संधारित्र हटा दिया गया हो।
   (b) एमीटर फॉलोवर।
5. एमीटर फॉलोवर के अनुप्रयोग बताइये।
6. निगेटिव फीडबैक लगाने से प्रवर्धक का गेन कम क्यों हो जाता है।
7. निगेटिव फीडबैक लगाने से प्रवर्धक का गेन कम हो जाता है, तब भी निगेटिव फीडबैक को प्रवर्धकों में प्रयुक्त किया जाता है—इस कथन की व्याख्या कीजिये।
8. ओपन लूप गेन व क्लोज लूप गेन में अंतर बताइये।
9. 60 dB लब्धि वाले प्रवर्धक का $\beta = 0 \cdot 006$ ऋणात्मक पुनः निवेश प्रयुक्त किया गया है। यदि आंतरिक प्रवर्धक में लब्धि ह्रास 15% है तो पुनर्निवेशित प्रवर्धक की कुल लब्धि में क्या परिवर्तन होगा? *(UPBTE 98)*
10. ऋणात्मक पुनर्निवेश के साथ प्रवर्धक के β (बीटा) में परिवर्तन होने के बावजूद भी प्रवर्धक की लब्धि लगभग स्थिर रहती है। इसे चित्रित करने हेतु व्याख्या दीजिये। *(UPBTE 98)*
11. (a) पुनर्निवेश के कारण लब्धि, विरूपण तथा बैण्ड परास पर पड़ने वाले प्रभावों की विवेचना कीजियें
    (b) एमीटर फॉलोवर परिपथ का आरेख खींचिये तथा बताइये कि इसमें कौन से प्रकार का पुनर्निवेश होता है? *(UPBTE 2000)*
12. निम्न पर ऋणात्मक पुनः निवेश के प्रभावों की विवेचना कीजिये—
    (अ) लब्धि (gain) (ब) स्थायित्वता (stability)
    (स) डिस्टॉर्शन एवं नॉयज (द) बैण्ड परास।
13. पुनर्निवेश के प्रकार कौन से है? लब्धि, बैण्ड चौड़ाई, स्थायित्व एवं विकृति पर उसके परिणाम समझाइये। *(UPBTE 2004)*
14. ऋणात्मक पुनः निवेशी प्रवर्धक में लब्धि की गणना कीजिये जबकि $A = 1000$ तथा $\beta = \frac{1}{10}$ है। यदि तापक्रम की वजह से प्रवर्धक की लब्धि में परिवर्तन 20 प्रतिशत हो तो उसी ऋणात्मक पुनः निवेश के साथ प्रवर्धक में हुये कुल लब्धि परिवर्तन की गणना कीजिये। *(UPBTE 2005)*
15. (a) फीडबैक प्रवर्धक के आधारभूत सिद्धान्त का वर्णन कीजिये तथा ब्लॉक डायग्राम की सहायता से इसका फीडबैक तकनीक समझाइये।
    (b) एक फीडबैक प्रवर्धक की लब्धि एवं स्थिरता पर निगेटिव फीडबैक के प्रभाव को समझाइये। *(UPBTE 2006)*

4 ट्यून्ड वोल्टेज प्रवर्धक (TUNED VOLTAGE AMPLIFIERS)

§ 4.1. आंवृत्ति के आधार पर प्रवर्धकों का वर्गीकरण (Classification of Amplifiers on Basis of Frequency) :

प्रवर्धकों के प्रचालन आवृत्ति परास (Operating frequency range) के आधार पर प्रवर्धकों को निम्न रूप से वर्गीकृत किया जा सकता है—

1. डी॰ सी॰ प्रवर्धक (D.C. amplifiers)—यह निम्न आवृत्तियों के प्रवर्धन के लिये प्रयोग में लाये जाते हैं। इनकी रेंज 0 Hz (अर्थात् d.c.) से लगभग 10 Hz तक होती है।
2. ऑडियो आवृत्ति प्रवर्धक (Audio amplifiers)—श्रव्य आवृत्तियों (Audio frequencies) के प्रवर्धन के लिये ऑडियो आवृत्ति प्रवर्धक का प्रयोग करते हैं। इनकी परास (range) 30 Hz से लगभग 15 KHz तक होती है।
3. वीडियो या विस्तृत बैण्ड प्रवर्धक (Video or wide band amplifiers)— इनका परास (range) कुछ MHz तक होती है।
4. आर॰ एफ॰ प्रवर्धक (R.F. amplifiers)— रेडियो आवृत्ति संकेत, जिनकी आवृत्ति लगभग 500 KHz से सैकड़ों MHz तक होती है, आर॰ एफ॰ प्रवर्धक द्वारा प्रवर्धित किये जाते हैं।

"The transistor amplifiers can be classified in many ways such as on the basis of output, frequency range of operation, coupling methods and mode of operation.

On the basis of output, the amplifiers may be classified as voltage amplifiers and power amplifiers. The former primarily increases the voltage level of the input signal whereas the latter increases the power level of the input signal.

On the basis of frequency range of operation the amplifiers may be classified as d.c. amplifiers (form 0 to about 10 Hz), audio-frequency amplifiers (20 Hz to 20 KHz) and radio frequency amplifiers (a few KHz to hundreds of MHz).

On the basis of coupling methods the amplifiers may be classified as RC coupled amplifiers, transformer-coupled amplifiers, and direct-coupled amplifiers.

On the basis of mode of operation the amplifiers may be classified as class A, class B, class AB and class C amplifiers. This classification depends on the portion of the input signal cycle during which collector current is expected to flow."

§ 4.2. श्रेणी अनुनादीय परिपथ (Series Resonant Circuit) :

रैसोनैंस (Resonance) वह प्रक्रिया है जो कि उन a.c. परिपथों में होती है, जिनमें इंडक्टर व कैपेसिटर दोनों होते हैं। रैसोनैंस दो प्रकार के होते है—(a) सिरीज़ रैसोनैंस (b) पैरेलल रैसोनैंस।

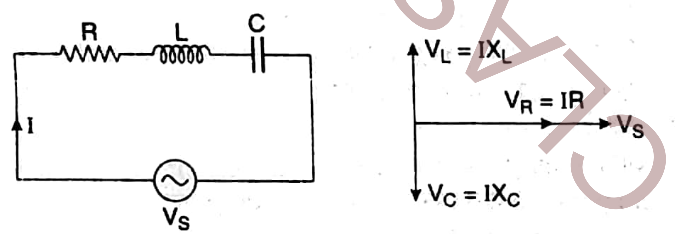
Scanned with CamScanner

चित्र 4.1 में एक श्रेणी अनुनाद परिपथ दिखाया गया है। एक प्रतिरोध, एक प्रेरक व एक संधारित्र को श्रेणी क्रम में जोड़ा गया है। इस परिपथ की प्रतिबाधा निम्न सूत्र द्वारा दी जा सकती है—

$$Z = R + j(X_L - X_C)$$

Z का Magnitude, $|Z| = \sqrt{R^2 + (X_L - X_C)^2}$

$$= \sqrt{R^2 + \left(2\pi fL - \frac{1}{2\pi fC}\right)^2} \quad ...(4.1)$$



(a) श्रेणी अनुनाद परिपथ (b) फेज़र डायग्राम

चित्र 4.1

Z का phase $\angle Z = \tan^{-1}\left(\frac{X_L - X_C}{R}\right)$

$$= \tan^{-1}\left(\frac{2\pi fL - \frac{1}{2\pi fC}}{R}\right)$$

इस समीकरण में यदि $X_L = X_C$ तो

$$2\pi fL = \frac{1}{2\pi fC}$$

अत: $|Z| = \sqrt{(R^2 + 0)}$

$$|Z| = R \quad ...(4.3)$$

तथा $\angle Z = \tan^{-1}\left(\frac{0}{R}\right)$

$$= \tan^{-1} 0$$

$$= 0° \quad ...(4.4)$$

वह आवृत्ति जिस पर X_L तथा X_C का मान तुल्य (equal) होता है, अनुनादीय आवृत्ति (resonance frequecy) कहलाती है। इस आवृत्ति पर Z का मान न्यूनतम होता है तथा यह प्रतिरोध R के तुल्य होता है। अनुनादीय आवृत्ति f_r पर $X_L = X_C$

अत: $2\pi f_r L = \frac{1}{2\pi f_r C}$

$\Rightarrow$ $f_r^2 = \frac{1}{4\pi^2 LC}$

$\Rightarrow$ $f_r = \frac{1}{2\pi\sqrt{LC}}$ ...(4.5)

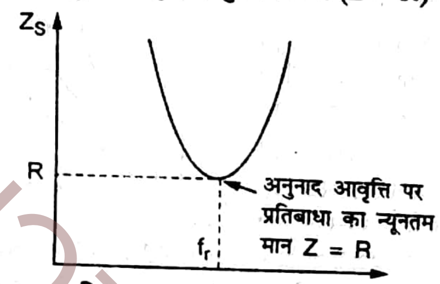
चित्र 4.1 (b) में श्रेणी अनुनादीय परिपथ का फेजर डायग्राम प्रदर्शित है। ध्यान रखें कि अनुनादीय आवृत्ति पर वोल्टेज तथा फेज समान कला में होते हैं (समीकरण 4.4)।

श्रेणी अनुनाद परिपथ की विशेषतायें (Specialities of series resonance circuits)—

1. यदि वोल्टेज स्रोत की आवृत्ति परिपथ की अनुनाद आवृत्ति f_r से अधिक होती है तो $X_L > X_C$। इसलिये परिपथ का व्यवहार प्रेरकीय होगा।
2. यदि वोल्टेज स्रोत की आवृत्ति परिपथ की अनुनाद आवृत्ति f_r से कम होगी तो $X_C > X_L$। इसलिये परिपथ का व्यवहार धारितीय होगा।
3. यदि वोल्टेज स्रोत की आवृत्ति परिपथ की अनुनादीय आवृत्ति f_r के बराबर होगी तो $X_L = X_C$ तथा $Z = R$.

इस स्थिति में परिपथ एक प्रतिरोध की तरह व्यवहार करेगा। इस स्थिति में Z का मान न्यूनतम होगा तथा परिपथ में अधिकतम धारा प्रवाहित होगी।

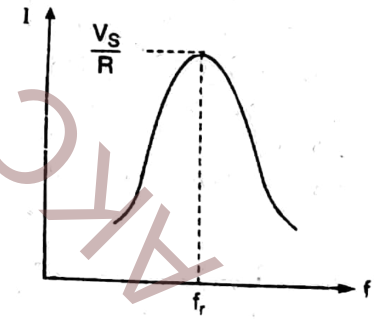
आवृत्ति तथा प्रतिबाधा के मध्य ग्राफ खींचना (Graph between frequency and impedence)— हमने देखा कि श्रेणी अनुनाद परिपथ में प्रतिबाधा का मान न्यूनतम तब होता है जब स्रोत आवृत्ति परिपथ की अनुनाद आवृत्ति के तुल्य होती है ($Z = R$)। यदि स्रोत की आवृत्ति



चित्र 4.2—आवृत्ति-प्रतिबाधा वक्र

को घटाया या बढ़या जाये तो दोनों स्थितियों में प्रतिबाधा का मान बढ़ जाता है (चित्र 4.2)।

स्रोत आवृत्ति व परिपथ में धारा के मध्य ग्राफ (Graph between source frequency and circuit current)—अनुनाद आवृत्ति पर प्रतिबाधा न्यूनतम होती है, इसलिये धारा अधिकतम होती है। हम जानते हैं कि $I = \frac{V_S}{Z}$



चित्र 4.3—आवृत्ति-धारा वक्र

चूँकि अनुनाद आवृत्ति पर ($Z = R$), इसलिये

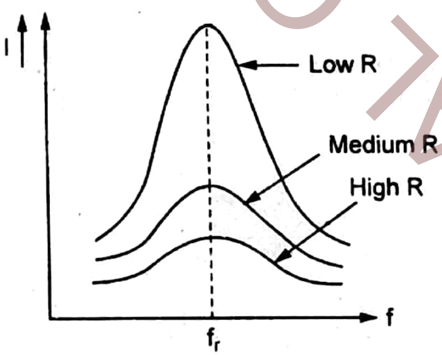
Scanned with CamScanner

$I = \frac{V_S}{R}$ । आवृत्ति को घटाने या बढ़ाने पर प्रतिबाधा बढ़ जाती है तथा इस कारण धारा घट जाती है (चित्र 4.3) ।

चयनीयता (Selectivity)—श्रेणी अनुनाद परिपथ का यह गुण (property) होता है कि वह एक विशेष आवृत्ति को चयनित (select) कर सकता है तथा उस आवृत्ति पर उसकी धारा सबसे अधिक होती है । शेष आवृत्तियों को वह अस्वीकृत (reject) कर देता है । इस क्षमता को परिपथ की चयनीयता (selectivity) कहा जाता है ।

ध्यान दें कि यहाँ आवृत्ति के चयन से यह आशय है कि यदि एक विशेष आवृत्ति (अर्थात् रैसोनैंस आवृत्ति f_r) का सिगनल इस परिपथ पर apply किया जायेगा तो अधिकतम धारा प्रवाहित होगी । यदि किसी अन्य आवृत्ति का सिगनल apply किया जायेगा, तो कम धारा प्रवाहित होगी । अतः, किसी परिपथ के एक विशेष आवृत्ति को चयन करने की क्षमता उसकी चयनीयता कहलाती है ।

श्रेणी अनुनाद परिपथ में प्रतिरोध का मान बदलने का धारा पर प्रभाव (Effect of change in resistance on current in series resonance circuit)—चित्र 4.4 में आवृत्ति तथा धारा के बीच ग्राफ दिखाया गया है । यदि इस परिपथ में R का मान कम है तो अनुनाद आवृत्ति के दोनों ओर धारा का मान तेजी से गिरता है (the curve is sharper) । लेकिन यदि R का मान अधिक है तो यह वक्र अधिक चपटा हो जायेगा (curve is flat) ।



चित्र 4.4—वक्र पर प्रतिरोध परिवर्तन का प्रभाव

यदि वक्र अधिक चुटीला (sharp) होगा तो उसमें अनुनाद आवृत्ति को चयनित करने की क्षमता अधिक होगी अर्थात् उसकी चयनीयता अधिक होगी । इस प्रकार हम कह सकते हैं कि R का मान कम होने पर परिपथ की चयनीयता बढ़ जाती है । लेकिन अनुनाद आवृत्ति पर R का कोई प्रभाव नहीं पड़ता ।

सामान्यतः, अनुनादीय परिपथ में प्रतिरोध बाहर से नहीं जोड़ा जाता । बल्कि यह प्रेरक के आन्तरिक प्रतिरोध के रूप में होता है । इस प्रकार यदि दो कुण्डलियों में प्रेरकत्व का मान बराबर है, किन्तु R का मान अलग है तो उनका चयनकारी गुण (selecting property) अलग होगा (अर्थात् कम R के मान वाली कुण्डली का चयनकारी क्षमता बेहतर होगी) । इस प्रकार कुण्डली का प्रतिरोध उसकी गुणवत्ता (quality) को दर्शाता है ।

उत्कृष्टता (Quality factor)—कुण्डली में प्रेरक के प्रतिघात तथा प्रतिरोध के अनुपात को उत्कृष्टता गुणांक (quality factor) कहते हैं ।

$$Q = \frac{\omega L}{R} \quad \ldots(4.4)$$

यदि किसी कुण्डली का प्रतिरोध कम है तो उसका उत्कृष्टता गुणांक Q अधिक होगा । इससे वह एक विशेष आवृत्ति को चयनित (select) करने तथा बाकी को अस्वीकृत (reject) करने का कार्य अच्छी प्रकार से कर पायेगी तथा चयनीयता (selectivity) बेहतर होगी ।

- **श्रेणी अनुनाद परिपथ के विषय में ध्यान रखें कि—**
- अनुवाद की अवस्था में,

$$\text{प्रेरकत्वीय प्रतिघात } (X_L) = \text{ धारितीय प्रतिघात } (X_C)$$

या

$$2\pi f_r L = \frac{1}{2\pi f_r C}$$

$$\text{अनुनादीय आवृत्ति } f_r = \frac{1}{2\pi\sqrt{LC}}$$

$$\text{प्रतिबाधा } \quad Z = \sqrt{\left[R^2 + (X_L - X_C)^2\right]}$$

- अनुनाद पर $\quad Z_{min} = R \; (\because X_L = X_C)$
- अनुनाद पर धारा का अधिकतम मान

$$I_{max} = \frac{V_S}{R}$$

- धारा तथा वोल्टेज समान ही कला में होती है अर्थात् धारा व वोल्टेज के बीच कोई कलान्तर नहीं होता है ।

"At frequencies considerably below resonance, the circuit impedance is high, and is determined mainly by X_C. As the frequency increases, the net reactance $(X_C - X_L)$ goes on decreasing. Therefore, the total impedance also decreases with frequency. At resonance, the net reactance $(X_C - X_L)$ becomes zero; the impedance Z is minimum and is equal to R. Above resonant frequency, the net reactance $(X_L - X_C)$ again starts increasing. Therefore, the total impedance Z also increases. Since the current in the circuit is given as $I = V_S/Z$, the curve for the current will be inverse of the impedance curve.

It is clear that the current in a series resonant circuit is maximum at resonant frequency, and it decreases on both sides both of the resonant frequency. Thus, a series resonant circuit has the property of selecting signals of one particular frequency and rejecting those of others. The rate at which the current decreases as we move away from the resonant frequency depends upon the resistance of the circuit. If the resistance in the circuit is low, the current falls very sharply as we move away from the resonant frequency. On the other hand, high resistance makes the curve flat. In this way we can way that the circuit resistance R plays an important role in the selecting property (selectivity) of the resonant circuit.

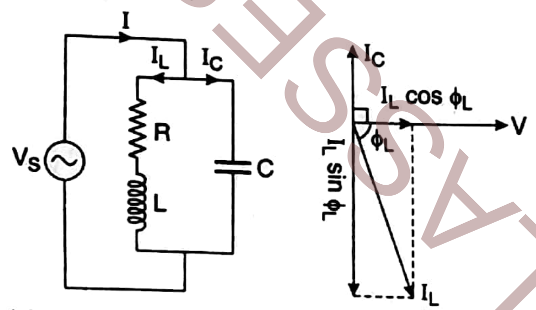
Howerver, the resonant frequency of the circuit is not affected by the resistance of the circuit. Generally, the resistance of a resonant circuit is a part and parcel of the inductor used. The coils of same inductance L but different resistance values will have different selecting property. Thus, the resistance of a coil determines the quality of the inductor used. In technical terms, this is expressed as quality factor Q of the coil."

AK TECHNICAL CLASSES

Scanned with CamScanner

§ 4.3. समानान्तर अनुनाद परिपथ (Parallel Resonance Circuit) :

एक समानान्तर अनुनाद परिपथ में एक संधारित्र व एक प्रेरक समानान्तर में जुड़े होते हैं। सामान्यतः कुण्डली में कुछ प्रतिरोध भी अवश्य रहता है (चित्र 4.5 (a))। इस परिपथ को वोल्टता स्रोत (voltage source) V_S से जोड़ा गया है।



(a) समानान्तर अनुनाद परिपथ (b) समानान्तर अनुनादीय परिपथ का कलीय आरेख

चित्र 4.5

चित्र 4.5 (b) में परिपथ को वेक्टर डायग्राम दिखाया गया है। संधारित्र में प्रवाहित धारा (I_C) प्रयुक्त वोल्टता से 90° अग्रगामी होती है।

कुण्डली प्रवाहित धारा प्रयुक्त वोल्टता से ϕ_L^0 $\left(\phi_L = \tan^{-1}\frac{X_L}{R}\right)$ पश्चगामी (lag) होती है।

इस प्रकार कुण्डली धारा के दो घटक होते हैं—

(1) $I_L \cos \phi_L$ जो प्रयुक्त वोल्टता के समान कला में है।

(2) $I_L \sin \phi_L$ जो प्रयुक्त वोल्टता से 90° पश्चगामी (lag) होता है।

यह समानान्तर परिपथ तब अनुनाद (resonance) करेगा जब प्रयुक्त वोल्टता तथा प्रदाय धारा I समान कला में हो। यह तब संभव है जब प्रतिघाती घटक (reactive component) एक-दूसरे को निरस्त कर दें अर्थात्

$$I_C - I_L \sin \phi_L = 0$$

$$I_C = I_L \sin \phi_L \qquad \ldots(4.5)$$

अतः, समीकरण 4.5 पैरलल रैसोनैंस सर्किट में रैसोनैंस होने की condition को व्यक्त करती है। जब कैपेसिटर धारा I_C तथा कुण्डली धारा I_L का (reactive component ($I_L \sin \phi_L$) तुल्य हो जायेंगे तथा एक दूसरे को कैंसिल कर देंगे, तब इस परिपथ में धारा $I = i_L \cos \phi_L$ रह जायेगी। $i_L \cos \phi_L$ in-phase component (अर्थात् प्रतिरोधी) है तथा इनपुट वोल्टेज के समान कला में होता है। अतः, इस स्थिति में (रैसोनैंस में) यह परिपथ एक शुद्ध प्रतिरोध की भाँति व्यवहार करेगा। इस बात की ओर विशेष ध्यान दें कि समानान्तर अनुनाद परिपथ में रैसोनैंस की स्थिति मे न्यूनतम धारा प्रवाहित होती है (अर्थात् पैरलल रैसोनैंस परिपथ का प्रतिरोध रैसोनैंस आवृत्ति पर अधिकतम होता है)।

अनुनाद आवृत्ति (resonance frequency)—जिस आवृत्ति पर समानान्तर अनुनाद परिपथ में अनुनाद होता है, उससे अनुनाद आवृत्ति कहते हैं।

यदि समानान्तर अनुनाद परिपथ में अनुनाद आवृत्ति f_r पर कुण्डली की प्रतिबाधा Z_L से व्यक्त की जाये तो

$$Z_L = \sqrt{R^2 + X_L^{\,2}}$$

$$= \sqrt{R^2 + (2\pi f_r L)^2} \qquad \ldots(i)$$

अनुनाद आवृत्ति f_r पर संधारित्र का प्रतिघात

$$X_C = \frac{1}{2\pi f_r C} \qquad \ldots(ii)$$

समानान्तर अनुनाद परिपथ में कैपेसिटर धारा

$$I_C = \frac{V_S}{X_C} \qquad \ldots(iii)$$

समानान्तर अनुनाद परिपथ में कुण्डली धारा

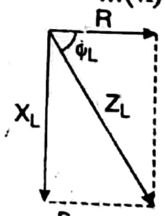
$$I_L = \frac{V_S}{Z_L} \qquad \ldots(iv)$$

चित्र 4.6 से

$$\sin \phi_L = \frac{X_L}{Z_L} \qquad \ldots(v)$$

समानान्तर अनुनाद परिपथ में रैसोनैंस की स्थिति में (समीकरण 4.5)

$$I_C = I_L \sin \phi_L \qquad \ldots(vi)$$



चित्र 4.6

समीकरण (vi) में समीकरण (iii), (iv), (v) का मान रखने पर—

$$\frac{V_S}{X_C} = \frac{V_S}{Z_L} \times \frac{X_L}{Z_L}$$

$$\Rightarrow \quad X_L X_C = Z_L^{\,2}$$

$$\Rightarrow \quad \frac{2\pi f_r L}{2\pi f r C} = Z_L^{\,2}$$

$$\Rightarrow \quad Z_L^{\,2} = \frac{L}{C} \qquad \ldots(vii)$$

समीकरण (vii) में Z_L का मान (समीकरण (i)) रखने पर

$$R^2 + (2\pi f_r L)^2 = \frac{L}{C}$$

$$\Rightarrow \quad 2\pi f_r L = \sqrt{\left(\frac{L}{C} - R^2\right)}$$

$$\Rightarrow \quad f_r = \frac{1}{2\pi L}\sqrt{\left(\frac{L}{C} - R^2\right)}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

$$\Rightarrow \quad f_r = \frac{1}{2\pi L}\sqrt{\left(\frac{L}{C}-R^2\right)}$$

$$\Rightarrow \quad f_r = \frac{1}{2\pi}\sqrt{\left(\frac{1}{LC}-\frac{R^2}{L^2}\right)} \quad \ldots(4.6)$$

उक्त समीकरण से समानान्तर अनुनाद परिपथ की अनुनाद आवृत्ति की गणना की जा सकती है। यदि कुण्डली का प्रतिरोध उसके प्रेरकत्व की तुलना में बहुत कम है ($R << L$) तो $\left(\frac{R}{L} << 1\right)$ तब $\left(\frac{1}{LC} >> \frac{R^2}{L^2}\right)$ होगा।

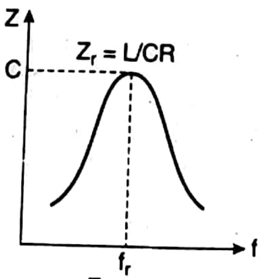
ऐसी स्थिति में $$f_r = \frac{1}{2\pi\sqrt{LC}} \quad \left(\because \frac{1}{LC} >> \frac{R^2}{L^2}\right) \quad \ldots(4.7)$$

समानान्तर अनुनादीय परिपथ की विशेषतायें (Main Features of Parallel Resonance Circuit)—

(i) समानान्तर अनुनाद परिपथ की अनुनाद आवृत्ति पर प्रतिबाधा (Impedance of Parallel Resonance Circuit at resonance frequency)— इस परिपथ की प्रतिबाधा का मान सप्लाई वोल्टेज को लाइन धारा से भाग करके प्राप्त किया जा सकता है अर्थात् $Z = \frac{V_S}{I}$। चूँकि अनुनाद आवृत्ति (resonance frequency) पर धारा का मान न्यूनतम होता है, इसलिये प्रतिबाधा अधिकतम होती है। स्मरण रहे कि श्रेणी परिपथ में अनुनाद पर प्रतिबाधा न्यूनतम तथा धारा अधिकतम होती है किन्तु समानान्तर परिपथ में इसका विपरीत होता है।

प्रतिबाधा आवृत्ति ग्राफ चित्र 4.7 में प्रदर्शित किया गया है। f_r पर प्रतिबाधा (impedence) अधिकतम होती है तथा f_r के दोनों ओर प्रतिबाधा तेजी से घटती है। इस प्रकार यह परिपथ अनुनाद आवृत्ति को चयनित (select) करने तथा बाकी आवृत्तियों का अस्वीकृत (reject) करने की क्षमता रखता है।

माना कि रैसोनैंस आवृत्ति पर इस परिपथ की प्रतिबाधा Z_r है।



चित्र 4.7—प्रतिबाधा आवृत्ति वक्र

अनुनाद (resonance) पर लाइन धारा—

$$I_r = I_L \cos\phi_L$$

अतः $$\frac{V_S}{I_r} = Z_r$$

या $$\frac{V_S}{Z_r} = I_r$$

या $$\frac{V_S}{Z_r} = I_L \cos\phi_L$$

$$\frac{V_S}{Z_r} = \frac{V_S}{Z_L} \times \frac{R}{Z_L} \left(\because \cos\phi_L = \frac{R}{Z_L}\right)$$

या $$\frac{1}{Z_r} = \frac{R}{Z_L{}^2}$$

$$\frac{1}{Z_r} = \frac{R}{L/C} \quad \left\{Z_L{}^2 = \frac{L}{C} \text{ समीकरण (vii) के अनुसार}\right\}$$

$$\frac{1}{Z_r} = \frac{RC}{L}$$

$$Z_r = \frac{L}{RC} \quad \ldots(4.8)$$

अतः, समानान्तर अनुनाद परिपथ की अनुनाद आवृत्ति f_r पर प्रतिबाधा—

$$Z_r = \frac{L}{CR}$$

उक्त के विषय में दो बातें अवश्य ध्यान रखें—

(i) $Z_r = \frac{L}{RC}$ एक शुद्ध प्रतिरोध है क्योंकि इस समीकरण में आवृत्ति का कोई पद (term) नहीं है अर्थात् अनुनाद आवृत्ति पर परिपथ एक $\frac{L}{CR}$ मान के प्रतिरोध की तरह व्यवहार करेगा।

(ii) Z_r का मान बहुत उच्च होता है क्योंकि समानान्तर अनुनाद में $\frac{L}{C}$ का अनुपात बहुत अधिक होता है जबकि R का मान बहुत कम होता है।

(iii) परिपथ धारा (circuit current)—

$$I_r = \frac{V_s}{Z_r} \quad \text{जहाँ} \quad Z_r = \frac{L}{CR}$$

चूँकि Z_r का मान बहुत अधिक होता है इसलिये धारा मान का बहुत कम होता है।

(iv) **Q गुणांक** (Quality factor)— हम यह चाहते हैं कि समानान्तर अनुनाद परिपथ का अनुनाद वक्र (resonance curve) अत्यंत चुटीला (sharp) हो जिससे वह उच्च चयनीयता (selectivity) दे सके। इसके लिये प्रतिबाधा का अनुनाद आवृत्ति के दोनों ओर तेजी से कम होना वाँछनीय है। परिपथ में R का मान जितना कम होगा, अनुनाद वक्र उतना ही चुटीला (sharp) होगा।

प्रेरकीय प्रतिघात तथा प्रतिरोध के अनुपात (ratio) को परिपथ का उत्कृष्टता गुणांक (quality factor) कहा जाता है।

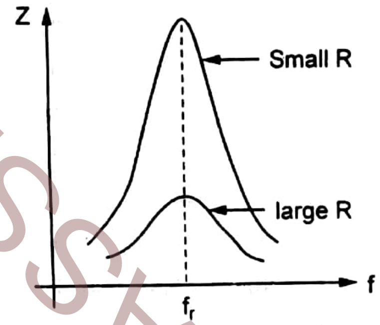
$$Q = \frac{X_L}{R} = \frac{2\pi f_r L}{R} \quad \ldots(4.9)$$

समानान्तर परिपथ का Q गुणांक बहुत महत्वपूर्ण होता है क्योंकि वक्र का चुटीलापन (sharpness) और इसलिये परिपथ की चयनीयता (selectivity) इस पर निर्भर करती है। Q का मान जितना अधिक होगा, चयनीयता (selectivity) उतनी ही अधिक होगी। चित्र 4.8 में वक्र के चुटीलेपन पर प्रतिरोध R का प्रभाव दिशाया गया है। प्रतिरोध के कम मान पर चुटीलापन अधिक है तथा प्रतिरोध की मान अधिक करने पर चुटीलापन कम हो गया है। इस प्रकार उच्च Q वाली कुण्डली का प्रयोग करके परिपथ के चुटीलेपन को बढ़ाया जा सकता है।

AKC TECHNICAL CLASSES

Scanned with CamScanner

"A parallel tuned circuit consists of a capacitor C and inductor L in parallel. In practice, some resistance R is always present with the coil. If an alternating voltage is applied across this parallel circuit, the frequency of oscillations will be that of the applied voltage. However, if the frequency of applied voltage is equal to the natural or resonant frequency of LC circuit, then electrical resonance will occur. Under such conditions, the impedance of the tuned circuit becomes maximum and the line current is minimum. The circuit then draws just enough energy from a.c. supply necessary to overcome the losses in the resistance R."



चित्र 4.8—अनुनाद वक्र के चुटीलेपन पर *R* का प्रभाव

§ 4.4. ट्यून्ड प्रवर्धक (Tuned Amplifiers) :

आपने संचार अभियंत्रण (Communication engineering) में पढ़ा होगा कि रेडियो प्रसारण (broadcasting) में ऑडियो सिगनल को कैरियर सिगनल द्वारा माडुलेट करके भेजा जाता है। प्रत्येक रेडियो स्टेशन अलग-अलग कैरियर आवृत्ति पर प्रसारण करता है जैसे दिल्ली B की प्रसारण आवृत्ति 1·17 KHz है जबकि चंडीगढ़ पर प्रसारण आवृत्ति 1431 KHz।

जब यह सिगनल हमारे रेडियो सैट पर पहुँचते हैं तो एक ऐसे प्रवर्धक की आवश्यकता होती है जो एक विशेष आवृत्ति को चयनित करके प्रवर्धित करे तथा बाकी आवृत्तियों का अस्वीकृत (reject) कर दे। माना हमने अपने रेडियो पर दिल्ली B स्टेशन सम स्वरित (Tune)कर रखा है तो प्रवर्धक केवल 1017 kHz की आवृत्ति (जिस आवृत्ति पर दिल्ली *B* स्टेशन प्रसारण कर रहा है) को चयनित करके प्रवर्धित करेगा तथा बाकी स्टेशन के संकेत को अस्वीकृत कर देगा अतः हमें केवल दिल्ली B रेडियो स्टेशन से प्रसारित कार्यक्रम सुनाई देगा। इस प्रकार का प्रवर्धक समस्वरित प्रवर्धक (tuned amplifier) कहलाता है।

परिभाषा—यह प्रवर्धक जो एक विशेष आवृत्ति या आवृत्तियों के एक पतले बैंड को प्रवर्धित करते हैं, समस्वरित प्रवर्धक (tuned amplifiers) **कहलाते हैं**। समस्वरित प्रवर्धक में एक समस्वरित (tuned) परिपथ होता है जो अनुनाद (resonance) के कारण एक विशेष आवृत्ति को चयनित (select) करने में सक्षम होता है।

ट्यून्ड प्रवर्धकों व आडियो आवृत्ति प्रवर्धकों के मुख्य अन्तर तालिका 4.1 में प्रदर्शित हैं।

"Amplifiers which amplify a specific frequency or a narrow band of frequencies are called tuned amplifiers.

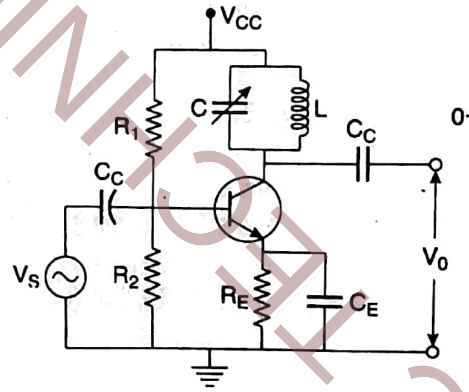
Tuned amplifiers are used in those application where it is desired that an amplifier should be selective, i.e., it should select a desired frequency or narrow band of frequencies for amplification. For example, radio and television transmission are carried on a specific radio frequency assigned to the broadcasting station. The radio receiver is required to pick up and amplify the radio frequency desired while rejecting all others. To achieve this, the simple resistive load is replaced by a parallel tuned circuit whose impedance strongly depends upon frequency. Such a tuned circuit becomes very selective and amplifies very strongly signals of resonant frequency and narrow band on either side. Therefore, the use of tuned circuits in conjunction with a transistor makes possible the selection and efficient amplification of a particular desired radio frequency. Such an amplifier is called a tuned amplifier."

तालिका 4.1—ट्यून्ड प्रवर्धकों व आडियो आवृत्ति प्रवर्धकों में अन्तर

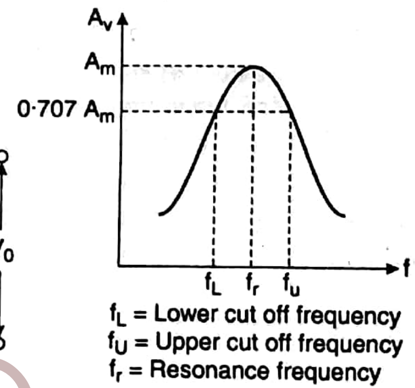
ट्यून्ड प्रवर्धक (Tuned amplifiers)	ऑडियो आवृत्ति प्रवर्धक (Audio frequency amplifiers)
1. यह एक विशेष आवृत्ति या आवृत्तियों के एक पतले बैंड को प्रवर्धित करते हैं (Amplify a specific frequency or a narrow band of frequencies)	1. यह समस्त ऑडियो आवृत्ति स्पैक्ट्रम को प्रवर्धित करते हैं। (Amplify whole audio frequency range)
2. लोड के रूप में ट्यून्ड परिपथ का प्रयोग होता है। (has a tuned circuit as a load)।	2. लोड के रूप में प्रतिरोध का प्रयोग होता है (has a resistance as a load)
3. बैंडबिड्थ कम होती है (narrow bandwidth)	3. बैंडबिड्थ अधिक होती है (wide bandwidth)

§ 4.5. सिंगल ट्यून्ड प्रवर्धक (Single Tuned Amplifier) :

चित्र 4.9 (a) में एकल ट्यून्ड वोल्टेज प्रवर्धक दिखाया गया है।



(a) एकल ट्यून्ड प्रवर्धक



(b) एकल ट्यून्ड प्रवर्धक का आवृति अनुक्रिया वक्र

चित्र 4.9

परिपथ—इसमें R_1 तथा R_2 बायसिंग प्रतिरोध हैं जो विभव विभाजक (Potential divider) बायसिंग परिपथ बनाते हैं तथा प्रचालन बिन्दु को स्थिर (fix) करते हैं।

R_E एमीटर प्रतिरोध तथा C_E बायपास संधारित्र है। परिपथ में सबसे महत्वपूर्ण समानान्तर ट्यून्ड परिपथ (parallel tuned circuit) है जो लोड के स्थान पर लगाया गया है। इस ट्यून्ड

AKC TECHNICAL CLASSES
Scanned with CamScanner

परिपथ के कारण ही यह प्रवर्धक एक विशेष आवृत्ति को चयनित कर प्रवर्धित (amplify) करने में सक्षम होता है।

कार्यप्रणाली—समानान्तर परिपथ के बारे में हमने यह पढ़ा कि इस परिपथ की प्रतिबाधा अनुनाद आवृत्ति पर सर्वाधिक होती है। अनुनाद आवृत्ति के दोनों ओर इसकी प्रतिबाधा तेजी से घटती है। चूँकि ट्यून्ड परिपथ को लोड के रूप में लगाया गया है इसलिये अनुनाद आवृत्ति $\left(f_r = \frac{1}{2\pi\sqrt{LC}}\right)$ पर अधिकतम आउटपुट प्राप्त होता है। सामान्यतः, इस परिपथ में C का मान परिवर्ती रखकर f_r को बदल सकते हैं तथा वाँछित आवृत्ति के सिगनल पर परिपथ को Tune कर सकते हैं।

अतः, यदि इस प्रवर्धक में एक complex सिगनल लगाया जाये, जिसमें अनेक आवृत्तियाँ हों, तो केवल इसके ट्यून्ड परिपथ की अनुनाद आवृत्ति वाला component ही प्रवर्धित रूप में आउटपुट पर प्राप्त होगा। शेष सभी आवृत्तियाँ अस्वीकृत (reject) हो जायेंगी। अतः ट्यून्ड प्रवर्धक वांछित आवृत्ति को select करके प्रवर्धित करता है तथा शेष आवृत्तियों को reject करता है।

आवृत्ति अनुक्रिया वक्र (Frequency Response Curve)—चूँकि ट्यून्ड प्रवर्धक के लोड के रूप में एक समानान्तर ट्यून्ड परिपथ लगा होता है, अतः इसका आवृत्ति अनुक्रिया वक्र समानान्तर अनुनाद परिपथ के प्रतिबाधा आवृत्ति वक्र के समान ही होता है।

जैसा कि चित्र 4.9 (b) में दिखाया गया है, वोल्टता लाभ एक विशेष आवृत्ति f_r पर बहुत अधिक है तथा उसके दोनों ओर बहुत कम है। इस प्रकार यह प्रवर्धक केवल वही आवृत्ति प्रवर्धित करता है जिसके लिये इसको tune किया गया है।

अतः यदि इस प्रवर्धक के इनपुट सिगनल की आवृत्ति इस प्रवर्धक में लगे ट्यून्ड परिपथ की अनुनाद आवृत्ति के समान होगी तो इस प्रवर्धक को गेन अधिकतम होगा।

समानान्तर अनुनाद परिपथ का Q-गुणांक जितना उच्च होगा, उतनी ही अच्छी चयनीयता (selectivity) इस परिपथ की होगी।

वह आवृत्तियाँ, जिन पर वोल्टता लाभ का मान अधिकतम मान के 70·7% के बराबर होता है, कट ऑफ़ आवृत्तियाँ कहलाती हैं। इसमें f_L को न्यून कट-ऑफ (lower cut off) आवृत्ति तथा f_u को उच्च कट-ऑफ (Upper cut off) आवृत्ति भी कहते हैं। **परिपथ की बैंड चौड़ाई वह आवृत्ति रेंज होती है जिसमें वोल्टता लाभ का मान अधिकतम मान के 70·7% से अधिक होता है** अर्थात्

$BW = f_u - f_L$।

ट्यून्ड प्रवर्धक का क्वालिटी फैक्टर Q अनुनाद आवृत्ति f_r तथा बैंडविड्थ BW (band-width) का अनुपात होता है—

$$Q = \frac{f_r}{BW} \quad \text{...(4.10)}$$

प्रवर्धक की Q उसके घटकों (components) द्वारा निर्धारित होती है। नोट करें कि सामान्यतः ट्यून्ड प्रवर्धक की Q का मान 10 से अधिक होता है।

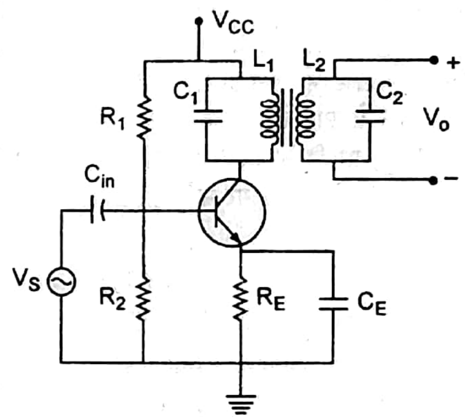
उल्लेखनीय है कि ऑडियो प्रवर्धको व ट्यून्ड RF प्रवर्धकों के मध्य मुख्य अंतर बैंडविड्थ का होता है। ऑडियो प्रवर्धक ध्वनि स्पैक्ट्रम (20 Hz से 20,000 Hz) के major portion को प्रवर्धित करते हैं (अर्थात् इनकी बैंडविड्थ अधिक होती है) जबकि ट्यून्ड प्रवर्धक RF स्पैक्ट्रम के पतले बैंड (narrow band) को प्रवर्धित करते हैं तथा शेष आवृत्तियों को रिजैक्ट करते हैं।

"A single tuned amplifier consists of a transistor amplifier containing a paralled tuned circuit as the collector load. The values of capacitance and inductance of the tuned circuit are so selected that its resonant frequency is equal to the frequency to be amplified.

Operation. *The high frequency signal to be amplified is given to the input of the amplifier. The resonant frequency of parallel tuned circuit is made equal to the frequency of the signal by changing the value of C. Under such conditions, the tuned circuit will offer very high impedance to the signal frequency. Hence a load output appears across the tuned circuit. In case the input signal is complex containing many frequencies, only that frequency which corresponds to the resonant frequency of the tuned circuit will be amplified. All other frequencies will be rejected by the tuned circuit. In this way, a tuned amplifier selects and amplifies the desired frequency."*

§ 4.6. डबल ट्यून्ड प्रवर्धक (Double Tuned Amplifier) :

परिपथ—चित्र 4.10 में द्वय समस्वरित्र वोल्टता प्रवर्धक (Double tuned voltage amplifier) का परिपथ दिखाया गया है। यह प्रवर्धक दो ट्यून्ड (Tuned) परिपथों का प्रयोग करता है। इसके भार (Load) के रूप में L_1 तथा C_1 द्वारा बनाया गया ट्यून्ड (Tuned) परिपथ लगाया गया है। L_1 को L_2 से युग्मित (Couple) किया गया है। L_2 तथा C_2 दूसरा ट्यून्ड परिपथ (Tuned Circuit) बनाते हैं। L_1 तथा L_2 के मध्य युग्मन (Coupling) को बदल कर इस प्रवर्धक की आवृत्ति अनुक्रिया वक्र को बदला जा सकता है।



चित्र 4.10—डबल ट्यून्ड प्रवर्धक

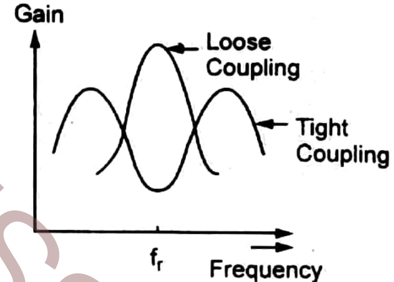
कार्यप्रणाली—सबसे पहले L_1 तथा C_1 द्वारा बने ट्यून्ड परिपथ (Tuned curcuit) की अनुनाद आवृत्ति को संकेत आवृत्ति (Signal frequency) के बराबर किया जाता है (L_1 या C_1 को परिवर्तित करके)।

इस स्थिति में L_1 तथा C_1 द्वारा बनाये गये सर्कित में अनुनाद के कारण प्रतिबाधा का मान बहुत अधिक हो जाता है। इससे समस्वरित्र परिपथ (Tuned circuit) $L_1 C_1$ पर उच्च निर्गत (high output) प्राप्त होती है। यह अन्योन्य प्रेरण (Mutual Induction) के माध्यम से समस्वरित्र परिपथ $L_2 C_2$ में ट्रांसफर हो जाती है।

आवृत्ति अनुक्रिया वक्र (Frequency Response Curve)—इसका आवृत्ति अनुक्रिया वक्र ट्रांसफॉर्मर (L_1 तथा L_2) की कुण्डलियों के पारस्परिक युग्मन (Mutual coupling) पर निर्भर करता है (चित्र 4.11)।

Scanned with CamScanner

(i) **ढीला युग्मन** (Loose Coupling)– जब ट्रांसफॉर्मर की प्राथमिक (primary) व द्वितीयक (secondary) कुण्डलियाँ दूर होती हैं तो इसे ढीला युग्मन (Loose coupling) कहते हैं। इस स्थिति में प्राथमिक कुण्डली (Primary coil) का सारा फ्लाक्स द्वितीयक कुण्डली से लिंक (link) नहीं हो पाता। इस कारण भार से (अर्थात् सैकेंड्री से) परिवर्तित (reflect) किया गया प्रतिरोध बहुत कम होता है। अतः परिपथ का Q-गुणांक उच्च होता है तथा अनुनाद वक्र चुटीला (sharp) होता है।



चित्र 4.11

(ii) **कसा युग्मन** (Tight Coupling)—यदि प्राइमरी व सैकेण्डरी कुण्डलियाँ अत्यंत करीब होती हैं तो कसा युग्मन (Tight coupling) कहते हैं। इससे प्राथमिक कुण्डली का फ्लक्स (flux) द्वितीयक कुण्डली से लिंक (Link) हो जाता है तथा परिवर्तित प्रतिरोध (Reflected rsistance) अधिक हो जाता है। अतः परिपथ का Q कम हो जाती है। वक्र में दो शिखर (peak) प्राप्त होते हैं। यदि युग्मन को और अधिक बढ़ाया जाये, तो परिपथ का अनुक्रिया वक्र दोनों शिखरों के मध्य flat response भी प्राप्त हो सकता है।

उक्त से स्पष्ट है कि डबल ट्यून्ड परिपथ की बैंडविड्थ कप्लिंग की डिग्री (Degree of coupling) पर निर्भर करती है। कप्लिंग बढ़ाने से बैंडविड्थ बढ़ जाती हैं। अतः, डबल ट्यून्ड परिपथ में बैंडविड्थ Q पर नहीं बल्कि कप्लिंग पर निर्भर करती है। डबल ट्यून्ड परिपथ की बैंडविड्थ—

$$(BW)_{\text{double tuned}} = kf_r \quad \ldots(4.11)$$

जहाँ k = coefficient of coupling

f_r = resonance frquency.

उदाहरण:, यदि एक डबल ट्यून्ड परिपथ जिसकी अनुनाद आवृत्ति 10 MHz है, से 300 KHz की बैंडविड्थ प्राप्त करना है तो coefficient of coupling k का मान—

$$k = \frac{(BW)_{\text{double tuned}}}{f_r} = \frac{300 \text{ KHz}}{10 \times 10^3 \text{ KHz}}$$

अतः, $$k = 0{\cdot}03$$

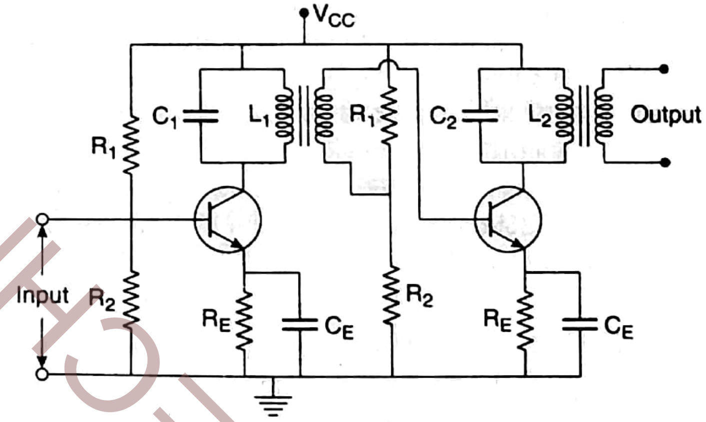
"A double tuned amplifier consists of a transistor amplifier containing two tuned circuits: one ($L_1 C_1$) is the collector and the other in the output. The high frequency signal to be amplified is applied to the input terminals of the amplifier. The resonant frequency of tuned circuit $L_1 C_1$ is made equal to the signal frequency. Under such conditions, the tuned circuit offers very high impedance to the signal frequency. Hence large output appears across the tuned circuit $L_1 C_1$. The output from this tuned circuit is transferred to the second tuned circuit $L_2 C_2$ through mutual induction. Double tuned circuits are extensively used for coupling the various circuits of radio and television receivers.

The frequency response of a double tuned circuit depends upon the degree of coupling, i.e., upon the amount of mutual inductance between the two tuned circuits. When coil L_2 is coupled to coil L_1 a portion of load resistance is coupled into the primary tank curcuit $L_1 C_1$ and affects the primary circuit in exactly the same manner as though a resistor had been added in series with the primary coil L_1.

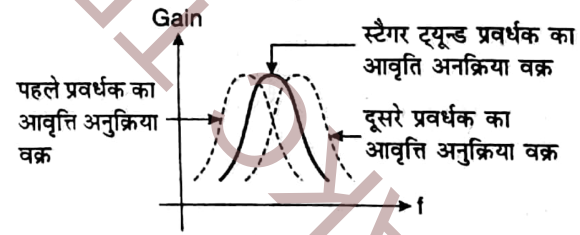
When the coils are spaced apart, all the primary coil L_1 flux will not link the secondary coil L_2. The coils are said to have loose coupling. Under such conditions, the resistance reflected from the load (i.e., secondary circuit) is small. The resonance curve will be sharp and the circuit Q is high. When the primary and secondary coils are very close together, they are said to have tight coupling. Under such conditions, the reflected resistance will be large and the circuit is lower. Two positions of maximum gain, one above and the other below the resonant frquency are obtained."

§ 4.7. स्टैगर ट्यून्ड प्रवर्धक (Staggered Tuned Amplifer) :

स्टैगर ट्यून्ड प्रवर्धक वह होता है जिसमें एकल ट्यून्ड प्रवर्धक के कई स्टेज प्रयुक्त किये जाते हैं (चित्र 4.12 (a))।



(a) स्टैगर ट्यून्ड प्रवर्धक



(b) आवृत्ति अनुक्रिया वक्र

चित्र 4.12

Scanned with CamScanner

स्टैगर ट्यून्ड प्रवर्धक में प्रयुक्त किये गये सभी एकल ट्यून्ड प्रवर्धक समान बैंड चौड़ाई के होते हैं। किन्तु इन सबकी अनुनाद आवृत्तियों (Resonance frequencies) में थोड़ा अन्तर होता है प्रत्येक स्टेज में प्रयुक्त प्रत्येक ट्यून्ड सर्किट की अनुनादीय आवृत्तियों को इस प्रकार समंजित किया जाता है कि उन आवृत्तियों में अन्तर प्रत्येक स्टेज की बैंड चौड़ाई के बराबर होता है। इस परिपथ को स्टैगर ट्यून्ड परिपथ इसलिये कहा जाता है क्योंकि इसमें प्रयुक्त एकल ट्यून्ड परिपथों की अनुनाद आवृत्तियाँ विस्थापित (Displaced) होती हैं।

स्टैगर ट्यून्ड प्रवर्धक का आवृत्ति अनुक्रिया वक्र (Frequency Response Curve of Staggered Tuned Amplifier)—चित्र 4.12 (b) में दो सिंगल ट्यून्ड प्रवर्धकों का आवृत्ति अनुक्रिया वक्र प्रदर्शित किया गया है। चित्र से स्पष्ट है कि दोनों ट्यून्ड प्रवर्धकों की अनुनाद आवृत्तियों में कुछ अन्तर है। यह अन्तर इन दोनों समस्वरित्र प्रवर्धकों की बैंड चौड़ाई (जो कि दोनों प्रवर्धकों के लिये समान है) के बराबर है।

इन एकल ट्यून्ड प्रवर्धकों की सहायता से बनाये गये स्टैगर ट्यून्ड परिपथ का आवृत्ति अनुक्रिया वक्र भी चित्र में प्रदर्शित किया गया है। स्टैगर समस्वरित्र प्रवर्धक (Stagger tuned amplifier) की बैंड चौड़ाई एकल ट्यून्ड प्रवर्धक से अधिक होती है।

लाभ (Merits)—

(i) स्टैगर ट्यून्ड परिपथ से अधिक बैंड चौड़ाई प्राप्त होती है। वास्तव में इसकी बैंड चौड़ाई एकल ट्यून्ड प्रवर्धकों की तुलना में $\sqrt{2}$ गुनी होती है।

(ii) इन प्रवर्धकों का लाभ-बैंड चौड़ाई गुणांक (Gain-Band width product) भी अधिक होता है।

(iii) प्रवर्धक के सभी पदों की अनुनाद आवृत्ति में थोड़ा अन्तर होता है, अतः प्रचालन की स्थिरता में सुधार होता है।

(iv) डबल ट्यून्ड सर्किटों का सरेखन (Allignment) बहुत कठिन होता है, जबकि स्टैगरित ट्यून्ड (Staggered tuned) परिपथों में यह समस्या नहीं होती।

(v) इसका बैंड पास (Band pass) सिंगल स्टेज परिपथों की तुलना में अधिक चपटा (flat) होता है।

§ 4.8. ट्यून्ड प्रवर्धकों के अनुप्रयोग (Advantages of Tuned Amplifiers) :

उच्च आवृत्ति अनुप्रयोगों में, जब एक आवृत्ति का चयन कर उसको प्रवर्धित करने की तथा शेष आवृत्तियों को रिजैक्ट करने की आवश्यकता होती है, ट्यून्ड प्रवर्धक प्रयुक्त किये जाते हैं। ट्यून्ड प्रवर्धकों के निम्न विशेषतायें होती हैं—

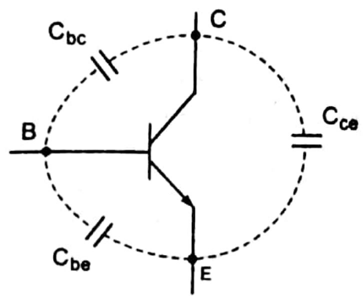
(i) **कम पॉवर क्षय** (Small power loss)—चूँकि यह प्रवर्धक L व C घटकों का प्रयोग करने है, अतः इनमें कम पॉवर क्षय होती है।

(ii) **उच्च चयनीयता** (High selectivity)—ट्यून्ड परिपथों में चयनीयता (selectivity) का गुण होता है अर्थात् यदि इनपर एक साथ कई आवृत्ति apply की जायें तो यह उनके से वाँछित आवृत्ति select करके उसे amplify कर सकते हैं।

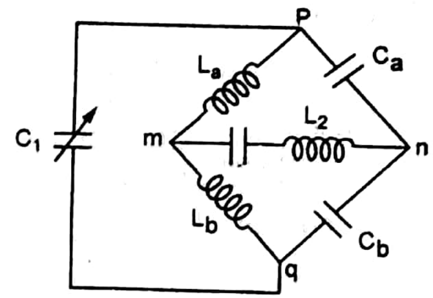
(iii) **कम मान की कलक्टर सप्लाई वोल्टेज की आवश्यकता** (Smaller collector supply voltage)—ट्यून्ड प्रवर्धकों के पैरेलल ट्यून्ड परिपथ में low resistance होने के कारण इसमें low value की सप्लाई वोल्टेज V_{CC} की आवश्यकता होती है।

§ 4.9. उदासीनीकरण परिपथ (Neutralizing Circuits) :

ट्रांजिस्टर की सन्धियों पर अपक्षय परत (Depletion region) के कारण कुछ धारिता अवश्य होती है। इन अन्तरण इलैक्ट्रोड (Inter electrode) धारिताओं को चित्र 4.13 (a) में प्रदर्शित किया गया है। इन धारिताओं को बिन्दु रेखा में (Dotted lines) से इसलिये प्रदर्शित किया गया है क्योंकि इन्हें वास्तव में संयोजित (Connect) नहीं किया गया है। यह जन्मजात (Inherit) होती हैं तथा इन्हें हटाना सम्भव नहीं होता।



(a) अन्तः इलैक्ट्रोड धारितायें



(b) अन्तः इलैक्ट्रोड प्रभाव उदासीकरण परिपथ

चित्र 4.13

ट्रांजिस्टर के विभिन्न इलैक्ट्रोडों के बीच कार्य करने वाली अन्तः इलैक्ट्रोड (Inter electrode) धारिताओं के कारण ऊर्जा का फीडबैक होता है जिससे प्रवर्धकों में स्वतः दोलन होने लगते हैं। उच्च आवृत्तियों पर यह दोलन काफी प्रभावी होते हैं। रेडियों आवृत्ति प्रवर्धकों में स्वतः दोलनों को रोकने के लिये उदासीकरण परिपथ (Neutralizing circuits) प्रयुक्त किये जाते हैं।

चित्र 4.13 (b) में ब्रिज परिपथ दिखाया गया है।

इनपुट सर्किट के p व q टर्मिनल तथा आउटपुट सर्किट के m व n ब्रिज सर्किट के दो विकिरण के सिरे पर होते हैं। जब ब्रिज सन्तुलित हो जाता है तब,

$$\frac{L_a}{L_b} = \frac{C_b}{C_a}$$

यह संतुलन रेडियो आवृत्ति पर निर्भर नहीं करता है। इस प्रकार उदासीकरण (Neutralizing) परिपथों द्वारा अन्तः इलैक्ट्रोड (Interelectrode) धारिताओं का प्रभाव समाप्त किया जा सकता है।

§ 4.10. ट्यून्ड प्रवधक के प्रचलित ICs का विवरण (Mention of Some Popular ICs of Tuned Amplifiers) :

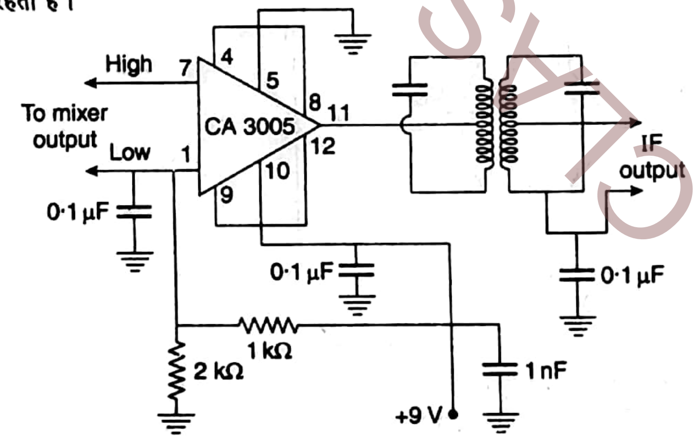
एक ट्यून्ड प्रवर्धक सामान्यतः externally connected LC ट्यून्ड परिपथ प्रयोग करता तथा यह एक frequency-selective या बैंडपास प्रवर्धक की तरह कार्य करता है। इसकी बैंडविड्थ कम होती है। इन प्रवर्धकों को रेडियो, टी० वी० तथा अन्य संचार पद्धतियों में रेडियो आवृत्ति (RF) या इंटरमीडिएड आवृत्ति (IF) प्रवर्धकों के रूप में प्रयुक्त किया जाता है। ट्यून्ड प्रवर्धकों की I_{CS} के कुछ महत्वपूर्ण उदाहरण हैं—

(i) CA 3002 (IF प्रवर्धक)   (ii) CA 3004 (IF प्रवर्धक)

Scanned with CamScanner

(iii) MC 1350 (IF प्रवर्धक) (iv) MC 1355 (लिमिटिंग FM, IF प्रवर्धक)
(v) CA 3012 (वाइडबैंड प्रवर्धक) (vi) LM 172 (IF प्रवर्धक)
(vii) LM 3082 (FM IF प्रवर्धक) (viii) CA 3005 (IF प्रवर्धक)

चित्र 4.14 में IC CA 3005 की सहायता से FM डिटैक्टर मे प्रयुक्त IF प्रवर्धक के कनैक्शन प्रदर्शित हैं। IF आवृत्ति 10·7 MHz है। मिक्सर की आउटपुट पिन 7 से कनैक्ट की गई है। इसकी गेन लगभग 25 dB है। ट्रांसफॉर्मर T_2 एक इंटरस्टेज ट्रांसफॉर्मर है जो कि CA 3005 की कलक्टर आउटपुट को संतृप्त होने से रोकता है। अतः large इनपुट वोल्टेज swing के समय बैंडपास सीमित रहता है।



चित्र 4.14—CA 3005 की सहायता से IF प्रवंधक बनाना

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक श्रेणी अनुनाद परिपथ में निम्न मानों के घटक लगे हैं—

$$L = 220\,\mu H, C = 300\text{ pF}, R = 20\,\Omega$$

सप्लाई वोल्टेज 5 V है। निम्न की गणना कीजिये–

(a) अनुनाद आवृत्ति
(b) अनुनाद आवृत्ति पर प्रतिबाधा
(c) अनुनाद आवृत्ति पर धारा
(d) अनुनाद आवृत्ति पर प्रत्येक घटक के एक्रौस वोल्टेज

हल : (a) अनुनाद आवृत्ति, $f_r = \frac{1}{2\pi\sqrt{(LC)}}$

$$L = 220 \times 10^{-6}\text{ H.}\quad C = 300 \times 10^{-12}\text{ F}$$

अतः $f_r = \frac{1}{2\pi\sqrt{(220 \times 10^{-6} \times 300 \times 10^{-12})}} = 620 \times 10^3\text{ Hz} = 620\text{ KHz}$

(b) अनुनाद आवृत्ति पर प्रतिबाधा का मान प्रतिरोध R के तुल्य होता है। इसका मान 20 Ω है।

(c) अनुनाद आवृत्ति पर धारा,

$$I = \frac{V}{R} = \frac{5}{20} = 0\cdot25A$$

(d) अनुनाद आवृत्ति पर प्रेरक के एक्रौस वोल्टेज,

$$V_L = I \times X_L = I \times \omega L$$
$$= I \times 2\pi f_r L = 0\cdot25 \times 2 \times 3\cdot14 \times 620 \times 10^3 \times 220 \times 10^{-6}$$
$$= 214\text{ V}$$

अनुनाद आवृत्ति पर संधारित्र के एक्रौस वोल्टेज,

$$V_C = I \times X_C = I \times \frac{1}{2\pi f_r C}$$
$$= \frac{0\cdot25}{2 \times 3\cdot14 \times 620 \times 10^3 \times 300 \times 10^{-12}} = 214\text{ V}$$

अनुनाद आवृत्ति पर प्रतिरोध के एक्रौस वोल्टेज,

$$V_R = I \times R = 0\cdot25 \times 20 = 5\text{ V}$$

प्रश्न 2 : एक टैंक परिपथ में 100 pF को संधारित्र, तथा 150 μH की कुण्डली लगी है। श्रेणी प्रतिरोध 15 Ω है। निम्न के मान ज्ञात कीजिये—

(a) अनुनाद आवृत्ति **(b) अनुनाद आवृत्ति पर प्रतिबाधा**
(c) बैंड चौड़ाई **(d) Q-गुणांक**

हल : यहाँ पर
$L = 150 \times 10^{-6}$ H
$C = 100 \times 10^{-12}$ F
$R = 15\,\Omega$

(a) अतः अनुनाद आवृत्ति,

$$f_r = \frac{1}{2\pi\sqrt{(LC)}}$$
$$= \frac{1}{2\pi\sqrt{(150 \times 10^{-6} \times 100 \times 10^{-12})}} = 1303\text{ kHz}$$

(b) अनुनाद आवृत्ति पर प्रतिबाधा, $Z_P = \frac{L}{CR}$

$$= \frac{150 \times 10^{-6}}{100 \times 10^{-12} \times 15} = 10^5\,\Omega = 100\text{ k}\Omega$$

(c) Q-गुणांक, $Q = \frac{2\pi f_r L}{R}$

$$= \frac{2 \times 3\cdot14 \times 1303 \times 10^3 \times 150 \times 10^{-6}}{15} = 81\cdot6$$

(d) बैंड चौड़ाई $BW = \frac{f_r}{Q} = \frac{1303 \times 10^3}{81\cdot6} = 15\cdot85\text{ KHz}$

AKC TECHNICAL CLASSES

Scanned with CamScanner

प्रश्न 3 : चित्र 4.15 में प्रदर्शित ट्यून्ड प्रवर्धक के लिये निम्न का मान ज्ञात कीजिये—

(a) अनुनाद आवृत्ति **(b) ट्यून्ड परिपथ का Q-गुणांक**

(c) प्रवर्धक की बैंड चौड़ाई

हल : प्रश्न के अनुसार $C = 0 \cdot 1 \mu F = 0 \cdot 1 \times 10^{-6} F$

$L = 33 \text{ mH} = 33 \times 10^{-3} H$

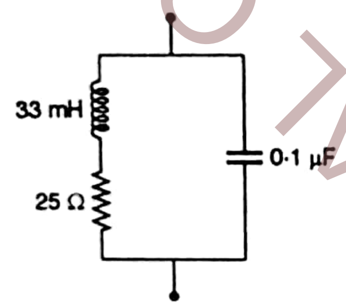
$R = 25 \Omega$

(a) अनुनाद आवृत्ति $f_r = \frac{1}{2\pi\sqrt{LC}}$ $\left(\because \frac{1}{LC} >> \frac{R^2}{L^2}\right)$

$$= \frac{1}{2\pi\sqrt{33 \times 10^{-3} \times 0 \cdot 1 \times 10^{-6}}}$$

$$= 2 \cdot 77 \times 10^3 \text{ Hz}$$

अतः $f_r = 2 \cdot 77 \text{ KHz}$



चित्र 4.15

(b) $Q = \frac{X_L}{R} = \frac{2\pi f_r L}{R}$

$$= \frac{2\pi \times 2 \cdot 77 \times 10^3 \times 33 \times 10^{-3}}{25}$$

अतः $Q = 23$

(c) बैंड विड्थ $BW = \frac{f_r}{Q} = \frac{2 \cdot 77 \text{ KHz}}{23}$

अतः $BW = 120 \text{ Hz}$

प्रश्न 4 : एक ट्यून्ड प्रवर्धक की अनुनाद आवृत्ति 1000 KHz तथा बैंडविड्थ 40 KHz है। इस प्रवर्धक की Q का मान बतायें।

हल : प्रश्न के अनुसार $f_r = 1000 \text{KHz}$

$BW = 40 \text{ KHz}$

$$Q = \frac{f_r}{BW} = \frac{1000 \text{ KHz}}{40 \text{ KHz}}$$

अतः $Q = 25$

प्रश्न 5 : यदि एक डबल ट्यून्ड परिपथ की सहायता से 12 KHz बैंडविड्थ तथा 800 KHz ऑपरेटिंग आवृत्ति का प्रवर्धक बनाना है, तो युग्मन गुणांक क्या होना चाहिये।

हल : प्रश्न के अनुसार $BW = 12 \text{ KHz}$

$f_r = 800 \text{ KHz}$

$$k = \frac{BW}{f_r} = \frac{12 \text{ KHz}}{800 \text{ KHz}}$$

अतः $k = 0 \cdot 015$

प्रश्नावली–4

1. प्रवर्धकों का आवृत्ति के आधार पर वर्गीकरण कीजिये।
2. श्रेणी तथा अनुनाद परिपथों को आवृत्ति-प्रतिबाधा वक्र बनाकर उसे स्पष्ट कीजिये।
3. एकल तथा डबल ट्यून्ड प्रवर्धकों के परिपथ बनाइये, कार्यप्रणाली समझाइये तथा उनका आवृत्ति अनुक्रिया वक्र ज्ञात कीजिये।
4. स्टैगर ट्यून्ड परिपथ पर टिप्पणी लिखिये।
5. ट्यून्ड परिपथों के अनुप्रयोग बताइये।
6. समस्वरित वोल्टता प्रवर्धक का प्रयोग नहीं होता :
   (अ) समुदाय सम्बोधन प्रणाली में
   (ब) रेडियो अभिग्राही में
   (स) जहाँ आवृत्ति बैण्ड का चयन कर उनका प्रवर्धन करना हो
   (द) दूरदर्शन अभिग्राहियों में। *(UPBTE 97)*
7. समस्वरित वोल्टता तथा श्रव्य आवृत्ति वोल्टता प्रवर्धक परिपथों के बीच के मुख्य अन्तरों को बताइये। *(UPBTE 97)*
8. एक टैंक परिपथ में संधारित्र का मान 100 pF है तथा प्रेरकत्व का मान 100 माइक्रो हेनरी है, श्रेणी प्रतिरोध का मान 150 ओह्म है तो उस सम-स्वरित परिपथ का प्रतिरोध Q तथा बैण्ड परास ज्ञात कीजिये। *(UPBTE 97)*
9. समानान्तर अनुनाद परिपथ को आरेख दीजिये तथा परिपथ में आवृत्ति के साथ धारा परिवर्तन के बीच ग्राफ भी खींचिये। इस परिवर्तन का स्पष्टीकरण दीजिये। *(UPBTE 98)*
10. टैंक परिपथ में प्रयुक्त होने वाले कुण्डली के Q- गुणांक के परिवर्तन का बैण्ड परास पर होने वाले प्रभाव को समझाइये। *(UPBTE 98)*
11. (a) श्रेणी समस्वरित परिपथ खींचिये तथा उसकी लब्धि आवृत्ति अभिलक्षण का वर्णन कीजिये।
    (b) एक सिरा समस्वरित प्रवर्धक का परिपथ आरेख खींचिये तथा उसकी कार्य प्रणाली को समझाइये। *(UPBTE 2001)*
12. स्टैगर्ड ट्यून्ड प्रवर्धक पर टिप्पणी लिखिये। *(UPBTE 2001)*
13. (अ) ट्यून्ड प्रवर्धकों में न्यूट्रेलाइजेशन का सिद्धान्त समझाइये।
    (ब) ट्यून्ड प्रवर्धकों के अनुप्रयोगों को बताइये। *(UPBTE 2002)*
14. एकल ट्यून्ड तथा द्विगुणित ट्यून्ड प्रवर्धक के बीच के अन्तर बताइये। समुचित आरेख भी दीजिये। *(UPBTE 2003)*
15. असम्मुख समस्वरित प्रवर्धक का कार्य समझाइये और उसके उपयोग बताइये। *(UPBTE 2004)*
16. समस्वरित वोल्टता परिपथ में टैंक परिपथ का कार्य संक्षेप में समझाइये। *(UPBTE 2005)*
17. द्वि-समस्वरित प्रवर्धक के कार्यकारी सिद्धान्त को समुचित परिपथ चित्र द्वारा समझाइये। *(UPBTE 2006)*

AK TECHNICAL CLASSES

Scanned with CamScanner

दोलित्र
(OSCILLATORS)

§ 5.1. परिचय (Introduction) :

कई इलैक्ट्रानिक युक्तियों को ऐसे a.c. ऊर्जा स्रोतों की आवश्यकता होती है जो कि वांछित आवृत्ति का a.c. सिगनल प्रदान कर सके। इसके लिये दोलित्र का प्रयोग किया जाता है। दोलित्र कुछ Hz से कई KHz (तथा MHz) आवृत्ति के सिगनल उत्पन्न कर सकते हैं। उदाहरणतः रेडियो व टी० वी० संचार में दोलित्र उच्च आवृत्ति तरंग (कैरियर तरंग) उत्पन्न कर सकते हैं। रेडियो, टी० वी० तथा अन्य इलैक्ट्रानिक युक्तियों के repair मे भी ऑडियो आवृत्ति तथा रेडियो आवृत्ति सिगनलों की आवश्यकता होती है।

दोलित्र ज्यावक्रीय (sinusoidal) या अज्यावक्रीय (non-sinusoidal) तरंगें उत्पन्न कर सकते हैं। इस अध्याय में हम ज्यावक्रीय तरंगे उत्पन्न करने वाले दोलित्रों का अध्ययन करेंगे।

दोलित्र एक ऐसा परिपथ होता है जो वांछित आवृत्ति (desired frequency) की विद्युत तरंगें उत्पन्न करता है। a.c. आउटपुट प्रदान करने के लिये वांछित ऊर्जा को यह d.c. स्रोत से प्राप्त कर लेता है।

"An electronic device that generates sinusoidal oscillations of desired frequency is known as sinusoidal oscillator."

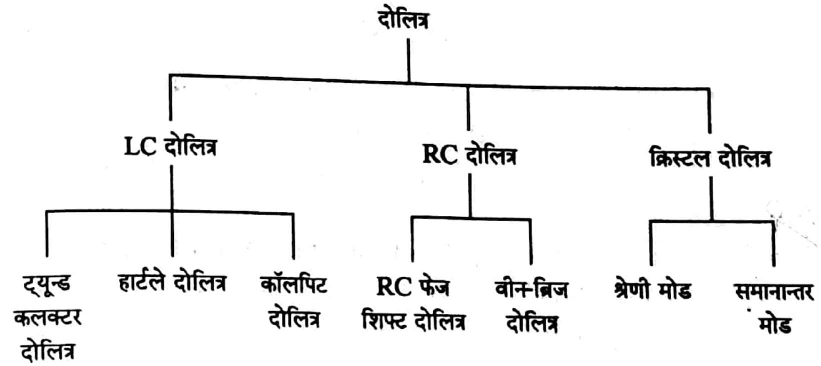
"Many electronic devices require a source of energy at a specific frequency which may range from a few Hz to several MHz. This is achieved by an electronic device called an oscillator. Oscillators are extensively used in electronic equipment. For example, in radio and television receivers, oscillators are used to generate high frequency wave (called carrier wave) in the tuning stages. Audio frequency and radio-frequency signals are required for the repair of radio, television and other electronic equipment. Oscillators are also widely used in radar, electronic computers and other electronic devices."

§ 5.2. दोलित्र का वर्गीकरण (Classification of Oscillators) :

(a) आवृत्ति रेंज (frequency range) **के आधार पर दोलित्र निम्नवत् वर्गीकृत किये जा सकते हैं—**

(i) ऑडियो फ्रीक्वैन्सी दोलित्र : 20 KHz तक
(ii) रेडियो फ्रीक्वैन्सी दोलित्र : 20 KHz से 30 MHz
(iii) वैरी हाई फ्रीक्वैन्सी दोलित्र : 30 MHz से 300 MHz
(iv) अल्ट्रा हाई फ्रीक्वैन्सी दोलित्र : 300 MHz से 3 GHz
(v) माइक्रोवेव फ्रीक्वैन्सी दोलित्र : 3 GHz से हजारों GHz

(b) दोलन परिपथ में प्रयुक्त अवयवों (Components used in oscillating circuit, *i.e.*, the frequency determining elements) **के आधार पर दोलित्रों का वर्गीकरण तालिका 5.1 में प्रदर्शित है—**



§ 5.3. दोलित्र की अनुप्रयोग (Applications of Oscillators) :

1. **सभी प्रसारण पद्धतियों में (In all broadcasting systems)—रेडियो तथा टी० वी० प्रसारण में उच्च आवृत्ति के कैरियर सिगनल की आवश्यकता होती है, जिसकी रेंज रेडियो में 550 KHz से 22 MHz तक तथा टी० वी० में 47 MHz से 230 MHz होती है। इस प्रकार के सिगनल दोलित्र द्वारा प्राप्त किये जाते हैं।**
2. **स्टीरियो प्रवर्धकों में (In stereo amplifiers)—इसमें ऑडियो रेंज (अर्थात् 20 Hz से 15 kHz) के सिगनल आवश्यक होतें हैं जो दोलित्र द्वारा प्राप्त किये जाते हैं।**
3. **प्रयोगशाला में उपकरणों का परीक्षण करना (In testing of laboratory equipments)—वस्तुतः प्रयोगशाला में विभिन्न उपकरण परीक्षण करने हेतु परीक्षण संकेत दिये जाते हैं। यह परीक्षण संकेत (test signal) दोलित्र द्वारा प्राप्त किया जाता है।**
4. **इन्डस्ट्री में (In Industries)—कई प्रकार के पदार्थों (materials) को गर्म (heat) करने हेतु उच्च आवृत्ति के सिगनल की आवश्यकता होती है जैसे प्रेरण तथा परावैद्युत तापन (Induction and dielectric heating)। यह सिगनल दोलित्रों द्वारा प्राप्त किये जा सकते हैं।**

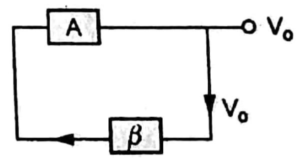
§ 5.4. पॉज़िटिव फीडबैक का प्रयोग करके दोलन उत्पन्न करना (Use of Positive Feedback for the Generation of Oscillations) :

अध्याय 3, समीकरण 3.1 में आपने पढ़ा कि यदि किसी प्रवर्धक मे निगेटिव फीडबैक लगायी जाये (चित्र 5.1) तो फीडबैक लगाने से वोल्टज लाभ—

$$A_f = \frac{A}{1 + A\beta}$$

यदि धनात्मक (positive) फीडबैक लगा हो तो फीडबैक प्रवर्धक का वोल्टेज लाभ हो जायेगा—

$$A_f = \frac{A}{1 - A\beta} \qquad \ldots(5.1)$$



चित्र 5.1—प्रवर्धक पर धनात्मक फीडबैक देकर दोलन उत्पन्न करना

Scanned with CamScanner

यदि $A\beta = 1$ तो $$A_f = \frac{A}{1-1} = \frac{A}{0} = \infty$$

इस प्रकार प्रवर्धक का लाभ अनंत हो जायेगा तथा इनपुट सिगनल दिये बगैर ही आउटपुट सिगनल प्राप्त हो जायेगा। इस प्रकार प्रवर्धक एक दोलित्र बन जायेगा।

§ 5.5. दोलनों के लिये बर्कहॉसन के प्रतिबन्ध (Barkhausen's Criteria for Oscillations) :

हमने देखा कि दोलन प्राप्त करने के लिये दो बातें (या शर्तें) आवश्यक होती हैं—

(1) धनात्मक फीडबैक, तथा

(2) $A\beta = 1$ या $\beta = \frac{1}{A}$

यदि वह दो बातें पूरी हो जायें तो हम दोलन प्राप्त कर सकते हैं। इसको दोलनों के लिये बर्कहॉसन का प्रतिबन्ध भी कहते हैं। इन दो शर्तों के पूर्ण होने पर प्रवर्धक दोलित्र के तरह काम करने लगता है।

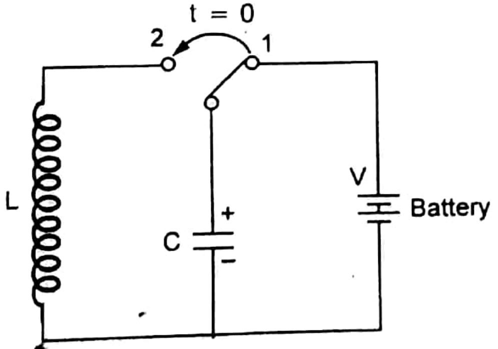
§ 5.6. टैंक सर्किट (Tank Circuit) :

एक ऐसा सर्किट, जिसमें एक प्रेरकत्व L तथा संधारित्र C समानान्तर में जुड़े हों, टैंक सर्किट कहलाता है (चित्र 5.2 (a))। इस सर्किट से वांछित आवृत्ति के दोलन प्राप्त किये जा सकते हैं। सबसे पहले स्विच को बिन्दु 1 पर रखा जाता है। इससे बैटरी, संधारित्र C को आवेशित कर देती है तथा संधारित्र, बैटरी की वोल्टेज V तक आवेशित हो जाता है अर्थात् संधारित्र पर वोल्टता V उत्पन्न हो जाती है। इस प्रकार बैटरी द्वारा इस सर्किट को शुरुआत में आवश्यक ऊर्जा प्रदान कर दी जाती है। यह ऊर्जा जो संधारित्र में स्थिर वैद्युत ऊर्जा (electric potential energy) के रूप में संचित होती है, वह है—

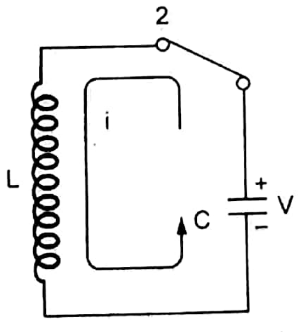
$$E = \frac{1}{2}CV^2$$

इससे संधारित्र की ऊपरी प्लेट धनात्मक तथा निचली प्लेट ऋणात्मक हो जाती है (चित्र 5.2(a))।

अब स्विच को बिन्दु 2 पर डाला जाता है ($t = 0$ पर) जिससे बैटरी सर्किट के बाहर हो जाती है (चित्र 5.2 (b))।



चित्र 5.2 (a) संधारित द्वारा बैटरी से ऊर्जा प्राप्त करना

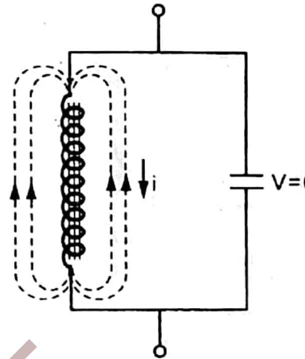


चित्र 5.2 (b) संधारित्र का अनावेशन

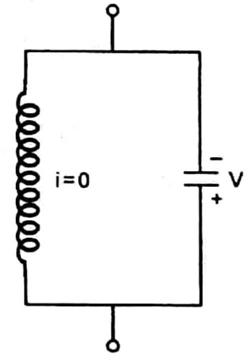
अब सर्किट में धारा i प्रवाहित होने लगती है तथा संधारित्र अनावेशित होने लगता है, यह धारा i धीरे-धीरे बढ़ती है, क्योंकि प्रेरकत्व अपने माध्यम से प्रवाहित होने वाली धारा में बदलाव का सदैव विरोध करता है। जब संधारित्र पूर्ण रूप से अनावेशित हो जाता है ($t = t_1$) तो i का मान उच्चतम होता है (चित्र 5.2 (c)) तथा चित्र 5.3 देखें। इस प्रकार स्थित ऊर्जा, जो कि हमने बैटरी के माध्यम से संधारित्र में संचित की थी, अब शून्य हो गई। तो फिर यह ऊर्जा कहाँ गई ? यह ऊर्जा विद्युत चुम्बकीय क्षेत्र ऊर्जा (magnetic field energy) में परिवर्तित हो गई तथा प्रेरकत्व L में संचित हो गई, जो है,

$$E = \frac{1}{2}Li^2$$

संधारित्र के पूरी तरह अनावेशित होने के पश्चात् चुम्बकीय ऊर्जा कम होने लगती है। प्रेरकत्व के पश्च वि० वा० ब० (back e.m.f.) के कारण धारा की दिशा नहीं बदलती अर्थात् पहले के समान रहती है। यह धारा संधारित्र को फिर से आवेशित करती है, किन्तु विपरीत दिशा में; अर्थात् संधारित्र की निचली प्लेट धनात्मक तथा ऊपरी प्लेट ऋणात्मक होने लगती है।



चित्र 5.2 (c) प्रेरक में ऊर्जा का संचय ($t = t_1$)



चित्र 5.2 (d) विपरीत दिशा में संधारित्र का आवेशन होना ($t = t_2$)

इस प्रकार धारा का मान कम होने लगता है तथा संधारित्र पर वोल्टेज बढ़ती जाती है; अर्थात् फिर से चुम्बकीय ऊर्जा स्थिर ऊर्जा में परिवर्तित हो जाती है जिससे संधारित्र विपरीत दिशा में वोल्टेज V तक चार्ज हो जाता है तथा धारा शून्य हो जाती है ($t = t_2$) (चित्र 5.2 (d))।

अब संधारित्र फिर से अनावेशित होता है तथा धारा i फिर से प्रवाहित होने लगती है, किन्तु विपरीत दिशा में। जब यह धारा अधिकतम हो जाती है तो संधारित्र पर वोल्टेज शून्य हो जाती है ($t = t_3$ पर) (चित्र 5.2 (e))।

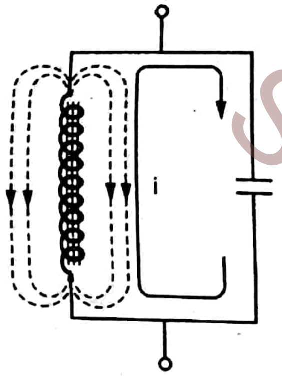
इसके पश्चात् फिर से संधारित्र चार्ज होने लगता है तथा शुरुआती स्थिति फिर से आ जाती है ($t = t_4$ पर) (चित्र 5.2 (f)), यहाँ पर एक चक्र समाप्त हो जाता है। यह प्रक्रिया चलती रहती है तथा परिपथ में बहने वाली धारा में दोलन होते हैं (चित्र 5.3)। इन दोलनों की आवृत्ति निम्न सूत्र द्वारा दी जाती है—

$$f = \frac{1}{2\pi\sqrt{LC}} \qquad \ldots(5.1)$$

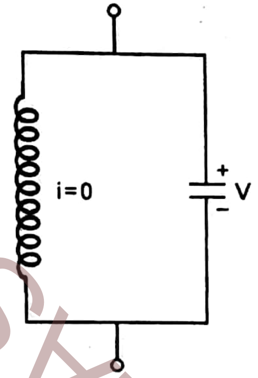
L : कुण्डली का प्रेरकत्व (Henry में) C : संधारित्र की धारिता (Farad में)

AKC TECHNICAL CLASSES

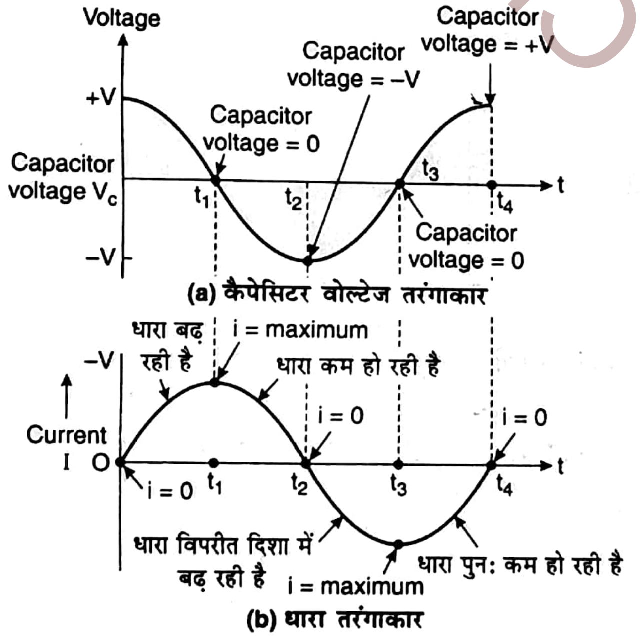
Scanned with CamScanner



चित्र 5.2 (e) प्रेरक में विपरीत दिशा में ऊर्जा का संचय ($t = t_3$)



चित्र 5.2 (d) संधारित्र का फिर से आवेशन ($t = t_4$)

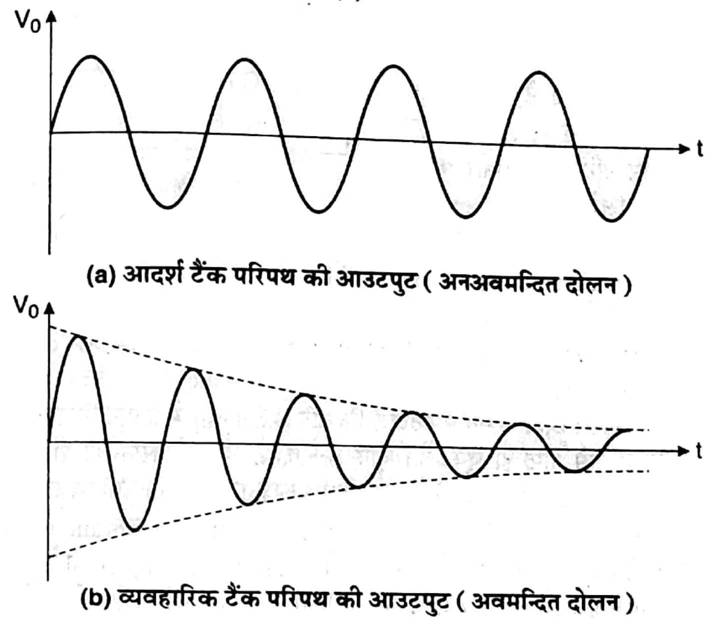


चित्र 5.3

टैंक परिपथ के घटक यदि आदर्श (ideal) हों, तो दोलनों का आयाम समय के साथ स्थिर रहेगा, क्योंकि सर्किट में ऊर्जा का ह्रास नहीं होता। इस प्रकार के दोलन अनअवमन्दित दोलन (Undamped or Sustained Oscillations) भी कहलाते हैं, क्योंकि समय के साथ इन दालनों का आयाम स्थिर रहता है (चित्र 5.4 (a))। उसमें कोई मन्दन (damping) नहीं होता।

किन्तु वास्तव में ऐसा नहीं होता। संयोजक तारों तथा प्रेरकत्व कुण्डली के प्रतिरोध में प्रत्येक cycle में ऊर्जा का कुछ क्षय अवश्य होता है। विद्युत चुम्बकीय तरंगों के रूप में भी ऊर्जा का क्षय

(loss) होता है। इसलिये टैंक सर्किट से अवमन्दित (damped) दोलन प्राप्त होते हैं, जिनका आयाम समय के साथ कम होता जाता है (चित्र 5.4 (b))।



चित्र 5.4

इस प्रकार स्थिर दोलन प्राप्त करने के लिये प्रत्येक चक्र में टैंक सर्किट को उतनी ऊर्जा देनी आवश्यक है जितना कि उसमें ऊर्जा का क्षय हो रहा है। यह ऊर्जा टैंक सर्किट के दोलनों की आवृत्ति की होनी चाहिये तथा इसे दोलनों की समान कला में दिया जाना चाहिये।

§ 5.7. प्रेरक संधारित्र दोलित्र (*LC* Oscillators) :

LC दोलित्र टैंक सर्किट की सहायता से बनाये जाते हैं। इसके रेडियो आवृत्तियाँ उत्पन्न करने हेतु प्रयोग किया जाता है। इस वर्ग में निम्न मुख्य दोलित्र होते हैं—

1. समस्वरित संग्राहक दोलित्र (Tuned collector oscillator)
2. हार्टले दोलित्र (Hartley oscillator)
3. कॉलपिट दोलित्र (Colpitt oscillator)

इन सभी दोलित्रों में एक टैंक सर्किट होता है जो वांछित आवृत्ति की दोलनों को पैदा (produce) करता है। लेकिन यह अवमन्दित (damped) दोलन होते हैं। अतः एक प्रवर्धक का प्रयोग करते हैं जो इन दोलनों को ऊर्जा देकर उनका आयाम नियत् करता है तथा उन्हें स्थिर दोलन (sustained oscillations) बनाता है। इन सभी दोलित्रों में धनात्मक फीडबैक होता है।

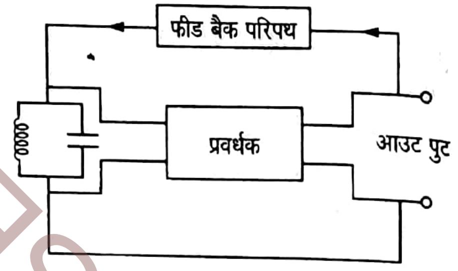
LC दोलित्र का ब्लॉक डायग्राम (block diagram) चित्र 5.5 में प्रदर्शित किया गया है। इसमें दोलन उत्पन्न करने के लिये टैंक सर्किट, धनात्मक फीडबैक प्रदान करने के लिये एक फीडबैक सर्किट तथा प्रत्येक चक्र में हो रहे ऊर्जा क्षय की क्षतिपूर्ति करने के लिये प्रवर्धक परिपथ लगा होता है।

AKC TECHNICAL CLASSES
Scanned with CamScanner

इस सम्बन्ध में निम्न बातों को ध्यान में रखें—

(i) एक ट्रांजिस्टर प्रवर्धक जिसमें proper positive feed-back लगा है, दोलित्र का कार्य करेगा।

(ii) इस परिपथ को start करने के लिये केवल एक quick trigger signal की आवश्यकता होती है। एक बार दोलन शुरु होने के पश्चात् किसी external signal source की आवश्यकता नहीं होती अर्थात् दोलन स्वतः उत्पन्न होते हैं।



चित्र 5.5—दोलित्र का ब्लॉक चित्र

(iii) यदि condition $A\beta = 1$ fulfill होती रहे, तो परिपथ से continuous undamped output प्राप्त होती है।

एक प्रश्न अक्सर छात्रों के मन में उठता है कि यदि oscillator में इनपुट सिगनल नहीं दिया जाता तो आउटपुट कैसे प्राप्त हो चुकी है। चूँकि oscillator में बर्कहॉसन की शर्तें (positive feedback तथा $A\beta = 1$) पूरी की जाती है, अतः प्रवर्धक की infinite gain (या व्यवहारिक तौर पर बहुत उच्च गेन) हो जाती है। इसी कारण self sustained oscillations maintained रहते हैं तथा इनपुट सिगनल की आवश्यकता नहीं होती। इसके लिये initial starting signal हेतु इस परिपथ की इनपुट पर उपस्थित noise signal या capacitor पर उपस्थित stray charges पर्याप्त होते हैं, जो कि सदा मौजूद रहते ही हैं। यह परिपथ a.c. दोलनों के लिये आवश्यक ऊर्जा d.c. वोल्टेज सप्लाई से प्राप्त करता है। अतः, दोलित्र को d.c.-to-a.c. convertor भी कहा जा सकता है।

अगले कुछ खण्डों आपको विभिन्न LC दोलित्रों के विषय में बताया जायेगा। इन दोलित्रों की कार्यप्रणाली समझना मुश्किल नहीं है। आपको यह तो पहले ही बताया जा चुका है कि किस प्रकार टैंक परिपथ में दोलन उत्पन्न होते हैं। अब आपको यह देखना है कि क्या इन परिपथों में proper positive फीडबैक लगा है अर्थात क्या closed loop फ़ेज शिफ्ट (A तथा β को मिलाकर) 360° है कि नहीं। यदि कुल फेज शिफ्ट 360° है तो इसका मतलब proper positive फीडबैक है। $A\beta$ का मान फीडबैक components को adjust करने 1 किया जा सकता है। ऐसी स्थिति में यह परिपथ स्वतः दोलन उत्पन्न करने लगेगा। इन दोलनों की आवृत्ति टैंक परिपथ में लगे L व C के मान पर निर्भर करेगी।

§ 5.8 ट्यून्ड कलक्टर दोलित्र (Tuned Collector Oscillator) :

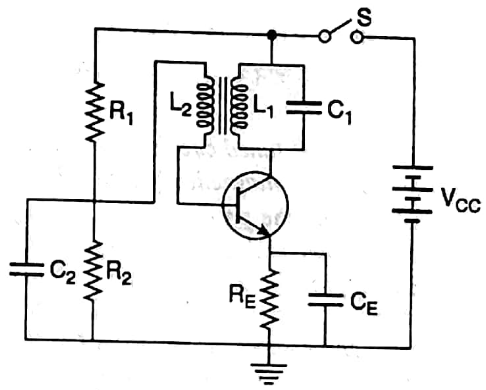
चित्र 5.6 मे ट्यून्ड कलक्टर दोलित्र का परिपथ प्रदर्शित है।

इसको Tuned collector oscillator इसलिये कहते है क्योंकि, इसके संग्राहक से ट्यून्ड सर्किट (या टैंक सर्किट) L_1C_1 जुड़ा होता है।

ट्रांसफॉर्मर की प्राइमरी कुण्डली L_1 तथा संधारित्र C_1 मिलकर एक ट्यून्ड सर्किट बनाते हैं तथा यही सर्किट इस दोलित्र से प्राप्त होने वाले दोलनों की आवृत्ति का निर्धारण करता है। अतः, इस परिपथ से प्राप्त दोलनों की आवृत्ति—

$$f = \frac{1}{2\pi\sqrt{L_1C_1}} \qquad ...(5.1)$$

अब हम देखते हैं कि क्या इस प्रवर्धक में धनात्मक फीडबैक हो रहा है या नहीं क्योंकि बर्कहॉसन के प्रतिबंध के अनुसार दोलित्र परिपथ में धनात्मक फीडबैक आवश्यक है। आपको ध्यान होगा कि धनात्मक फीडबैक के लिये इनपुट सिगनल व फीडबैक सिगनल समान कला में होने चाहिये अर्थात् A तथा β का कुल फ़ेज शिफ्ट 360° होना चाहिये। ट्रांजिस्टर प्रवर्धक को CE मोड मे संयोजित किया गया है। आपको याद होगा कि CE प्रवर्धक, सिगनल को 180° का कला शिफ्ट (phase shift) प्रदान करता है तथा ट्रांसफॉर्मर के सेकेण्डरी तथा प्राइमरी कुण्डली के बीच 180° का कलांतर (phase difference) होता है। इस प्रकार कुल कलांतर (इनपुट तथा फीडबैक सिगनल के बीच) 180° + 180° = 360° प्राप्त होता है। अतः इनपुट तथा फीडबैक सिगनल समान कला में हैं यानि धनात्मक फीडबैक हो रहा है। इस प्रकार बर्कहॉसन की पहली शर्त पूरी होती है। यह फीडबैक ट्रांसफॉर्मर की सेकेण्डरी कुण्डली L_2 द्वारा प्रदान किया जा रहा है। अतः यह स्पष्ट है कि यदि परिपथ घटकों को adjust करके $A\beta = 1$ कर दिया जाये तो यह परिपथ स्वतः दोलन उत्पन्न करने लगेगा। R_1, R_2 तथा R_E बायसिंग प्रतिरोध हैं। वोल्टेज डिवाइडर बायसिंग (biasing) द्वारा निर्धारित d.c. बायस वोल्टेज को ट्रांजिस्टर के सेकेण्ड्री के माध्यम से बेस B तक पहुँचाया गया है। C_E, C_2 को क्रमशः R_E, R_2 के बाइपास संधारित्र के रूप में प्रयोग किया गया है जिससे यह प्रतिरोध दोलित्र की a.c. कार्य प्रणाली में बाधा न डालें। सेकेण्ड्री कुण्डली का प्रतिरोध बहुत कम होता है; इससे इसमें वोल्टेज ड्राप नहीं होता है।



चित्र 5.6—समस्वरित्र संग्राहक दोलित्र

कार्य-प्रणाली (Working)—जब स्विच S को बन्द किया जाता है तो खण्ड 5.6 मे बताई गयी प्रक्रिया के अनुसार टैंक सर्किट में दोलन उत्पन्न होते हैं अर्थात् संधारित्र C_1 संग्राहक धारा के द्वारा आवेशित हो जाता है। जब यह संधारित्र पूर्णतः आवेशित हो जाता है तो वह कुण्डली L_1 द्वारा अनावेशित होने लगता है। इस आवेशन तथा अनावेशन (charging and discharging) प्रक्रिया के निरंतर चलने के कारण L_1 तथा C_1 द्वारा बने टैंक सर्किट में दोलन उत्पन्न हो जाते हैं। इन दोलनों की आवृत्ति समीकरण 5.1 द्वारा व्यक्त की जा सकती है।

L_1 तथा L_2 में पारस्परिक युग्मन से उत्पन्न अन्योन्य प्रेरण (mutual induction) के कारण L_2 में भी वोल्टेज उत्पन्न हो जाती है। इसकी आवृत्ति टैंक सर्किट के दोलनों की आवृत्ति के समान होती है, किन्तु इसका मान L_2 के फेरों (turns) तथा L_1 तथा L_2 के मध्य coupling पर निर्भर करता है। L_2 पर उत्पन्न इस वोल्टेज को बेस तथा एमीटर टर्मिनलों के बीच में लगाया जाता है तथा यह वोल्टेज, प्रवर्धित रूप में, कलक्टर टर्मिनल पर प्राप्त हो जाती है। इस प्रकार ट्रांजिस्टर प्रवर्धक द्वारा टैंक सर्किट में हुई ऊर्जा क्षय की क्षतिपूर्ति (compensation) कर दी जाती है (क्योंकि ऊर्जा proper phase में टैंक परिपथ को दी जा रही है (positive फीडबैक के कारण)।

Scanned with CamScanner

टैंक सर्किट के दोलनों के प्रत्येक चक्र में हुये ऊर्जा के क्षय को धनात्मक फीडबैक द्वारा प्रत्येक चक्र में पूरा कर दिये जाने के कारण, आउटपुट पर स्थिर दोलनों (sustained oscillations) की प्राप्ति होती है।

"It contains tuned circuit $L_1 - C_1$ in the collector. The feedback coil L_2 in the base circuit is magnetically coupled to the tank circuit coil L_1. In practice, L_1 and L_2 form the primary and secondary of the transformer. The biasing is provided by potential divider arrangement. The capacitor C_2 connected in the base circuit provides low reactance path to the oscillations.

Circuit operation. *When switch S is closed, collector current starts increasing and charges the capacitor C_1. When this capacitor is fully charged, it discharges through coil L_1, setting up oscillations. These oscillations induce some voltage in coil L_2 by mutual induction. The frequency of voltage in coil L_2 is the same as that of tank circuit but its magnitude depends upon the number of turns of L_2 and coupling between L_1 and L_2. The voltage across L_2 is applied between base and emitter and appears in the amplified form in the collector circuit, thus overcoming the losses occurring in the tank circuit. The number of turns of L_2 and coupling between L_1 and L_2 are so adjusted that oscillations across L_2 are amplified to a level just sufficient to supply losses to the tank circuit.*

It may be noted that the phase of feedback is correct, i.e., energy supplied to the tank circuit is in phase with the generated oscillations. A phase shift of 180° is created between the voltages of L_1 and L_2 due to transformer action. A further phase shift of 180° takes place between base-emitter and collector circuit due to CE transistor amplifier. As a result, the energy feedback to the tank circuit is in phase with the generated oscillations."

§ 5.9. हार्टले दोलित्र (Hartley Oscillator) :

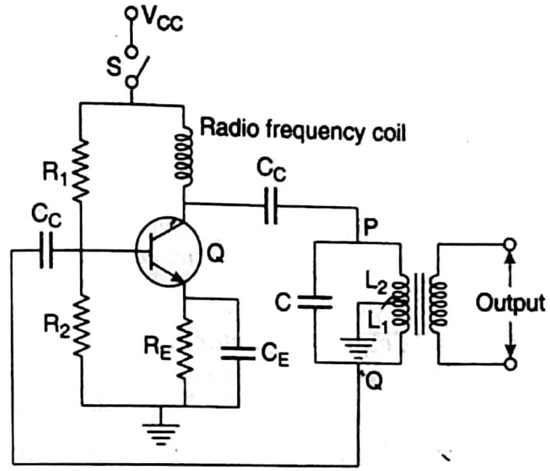
चित्र 5.7 में हार्टले दोलित्र का परिपथ प्रदर्शित है। इसमें दो प्रेरकों L_1 तथा L_2 को एक कॉमन कैपेसिटर C के समानान्तर में संयोजित किया जाता है तथा इंडक्टर्स के centre को tapped कर दिया जाता है। हार्टले दोलित्र में संधारित्र C तथा L_1, L_2 मिलकर एक टैंक सर्किट बनाते हैं।

यही सर्किट इस दोलित्र से प्राप्त होने वाले दोलनों की आवृत्ति का निर्धारण करता है—

$$f = \frac{1}{2\pi\sqrt{(L_1 + L_2 + 2M)C}} \quad \ldots(5.2)$$

जहाँ $M = L_1$ व L_2 के मध्य mutual inductance.

इस सर्किट में भी धनात्मक फीडबैक प्रदान की जाती है। CE प्रवर्धक सिगनल को 180° का कला शिफ्ट (phase shift) प्रदान करता है, साथ ही L_1 तथा L_2 एक-दूसरे से युग्मित होते हैं तथा आटो ट्रांसफॉर्मर का कार्य करते हैं, इसलिये बिन्दु P तथा Q के मध्य 180° का कलांतर रहता है। अतः इनपुट व फीडबैक सिगनल के बीच कुल कलांतर 180° + 180° = 360° प्राप्त होता है। इस प्रकार हम कह सकते हैं कि सर्किट में धनात्मक फीडबैक होता है जो कि दोलित्र परिपथ हेतु आवश्यक शर्त है। R_1, R_2, R_E बायस प्रतिरोध है, C_E बाइपास संधारित्र है तथा C_C कप्लिंग संधारित्र हैं।



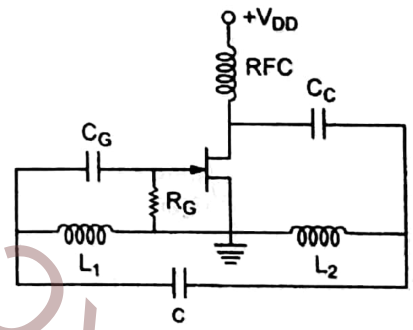
चित्र 5.7—हार्टले दोलित्र

RFC अर्थात् रेडियो आवृत्ति चोक (radio frequency choke) अपने माध्यम से केवल d.c. धारा को प्रवाहित होने देती है। a.c. धारा के लिये इसका प्रतिघात बहुत अधिक होती है, अतः यह उच्च आवृत्ति धाराओं को d.c. बैटरी में जाने से रोकते हैं।

युग्मन संधारित्र C_C d.c. धारा को टैंक सर्किट में जाने से रोकता है।

कार्य-प्रणाली (Working) – जब स्विच S को बंद किया जाता है (चित्र 5.7) तो संधारित्र C संग्राहक धारा से आवेशित हो जाता है। जब वह पूरी तरह आवेशित हो जाता है तो कुण्डली L_1 तथा L_2 के माध्यम से अनावेशित होने लगता है। अतः टैंक परिपथ में संधारित्र की आवेशन तथा अनावेशन प्रक्रिया के निरंतर चलने से L_1, L_2 तथा C द्वारा बने टैंक सर्किट में दोलन उत्पन्न हो जाते हैं। इन दोलनों की आवृत्ति समीकरण 5.2 द्वारा व्यक्त की जा सकती है।

L_1 के एक्रोस दोलन को बेस—एमीटर सन्धि (base-emitter junction) पर आरोपित (apply) किया गया है। यह दोलन प्रवर्धित होकर कलक्टर पर प्राप्त होते हैं। कलक्टर टर्मिनल पर प्राप्त ऊर्जा को L_2 द्वारा, L_1 तथा L_2 के बीच पारस्परिक युग्मन (mutual inductance) के कारण टैंक सर्किट को वापस कर दिया जाता है। इस प्रकार प्रत्येक चक्र में क्षय हुई ऊर्जा टैंक सर्किट को लगातार प्राप्त होती रहती है तथा स्थिर दोलन प्राप्त होते हैं।



चित्र 5.8—FET हार्टले दोलित्र

हार्टले दोलित्र FET प्रयोग करके भी प्राप्त कर सकते हैं (चित्र 5.8)।

"In Hartley oscillator, two inductors L_1 and L_2 are placed across a common capacitor C and the centre of the inductors is tapped. The tank circuit is made up of L_1, L_2 and C. The frequency of oscillations is determined by the values of L_1, L_2 and C and is given by equation 5.2.

AK TECHNICAL CLASSES

Scanned with CamScanner

***Circuit operation.** When the circuit is turned on, the capacitor is charged. When this capacitor is fully charged, it discharges through coils, L_1 and L_2 setting up oscillations. The output voltage of the amplifier appears across L_2 and feedback voltage across L_1. The voltage across L_1 is 180° out of phase with the voltage developed across L_2. Voltage feedback (i.e., voltage across L_1) to the transistor provides positive feedback. A phase shift of 180° is produced by the transistor and a further phase shift of 180° is produced by L_1–L_2 voltage divider. In this way, feedback is properly phased to produce continuous undamped oscillations."*

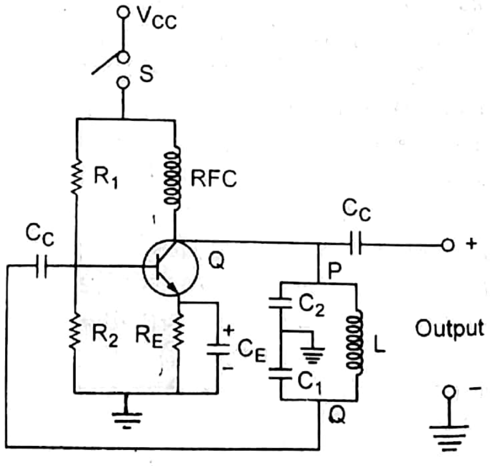
§ 5.10. कॉलपिट दोलित्र (Colpitt Oscillator) :

चित्र 5.9 में कॉलपिट दोलित्र का परिपथ प्रदर्शित है। इसमें दो कैपैसिटर C_1 व C_2 को कॉमन इंडक्टर L के समानान्तर में संयोजित किया जाता है तथा C_1 तथा C_2 के मध्य का सिरा tapped कर दिया जाता है। (ध्यान दें कि हार्टले दोलित्र के परिपथ में प्रेरक L_1, L_2 को क्रमशः संधारित्र C_1, C_2 से व संधारित्र C को प्रेरक L से replace करके कॉलपिट दोलित्र का परिपथ प्राप्त किया जा सकता है)।

इस प्रकार अब C_1, C_2 तथा L मिलकर एक टैंक सर्किट बनाते हैं और यह सर्किट इस दोलित्र से प्राप्त होने वाले दोलनों की आवृत्ति का निर्धारण करता है, जो है,

$$f = \frac{1}{2\pi\sqrt{\left(\frac{C_1 C_2}{C_1 + C_2}\right) \times L}} \quad \ldots(5.3)$$

इस सर्किट में भी धनात्मक फीडबैक का प्रयोग होता है यहाँ 180° का कलांतर (phase shift) CE प्रवर्धक द्वारा किया जाता है, साथ ही C_1 तथा C_2 वोल्टेज विभाजक का कार्य करते हैं तथा बिन्दु P तथा Q के बीच 180° का कलांतर हो जाता है। इस प्रकार यहाँ भी इनपुट सिगनल व फीडबैक सिगनल के मध्य कुल 180° + 180° = 360° का कलांतर यानि धनात्मक फीडबैक है तथा इस प्रकार दोलित्र परिपथ हेतु की आवश्यक शर्त पूरी होती है। R_1, R_2, R_E बायसिंग प्रतिरोध हैं।

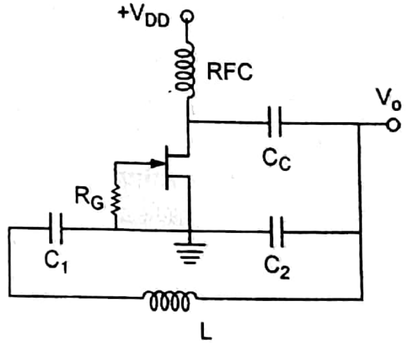


चित्र 5.9—कॉलपिट दोलित्र

RFC (यानि रेडियो आवृत्ति चोक) अपने माध्यम से केवल d.c. धारा को प्रवाहित होने देता है, a.c. धारा के लिये इसकी प्रतिबाधा बहुत अधिक हो जाती है। अतः यह उच्च आवृत्ति धाराओं को d.c. बैटरी में जाने से रोकती है।

कार्य-प्रणाली (Working)—जब स्विच S को बन्द किया जाता है तो संधारित्र C_1 तथा C_2 संग्राहक धारा द्वारा आवेशित हो जाते हैं। पूर्ण रूप से आवेशित हो जाने के पश्चात् यह प्रेरकत्व L द्वारा अनावेशित होने लगते हैं। संधारित्र के आवेशन व अनावेशन प्रक्रिया के निरंतर चलने के कारण C_1, C_2 तथा L द्वारा बने टैंक सर्किट में दोलन उत्पन्न हो जाते हैं। इन दोलनों की आवृत्ति समीकरण 5.3 द्वारा दी जाती है।

C_1 पर प्राप्त दोलनों को ट्रांजिस्टर की बेस-एमीटर सन्धि पर आरोपित किया गया है। यह दोलन प्रवर्धित होकर कलक्टर पर प्राप्त होते हैं तथा टैंक सर्किट को ऊर्जा प्रदान करते हैं।



चित्र 5.10—FET कॉलपिट दोलित्र

इस प्रकार टैंक सर्किट में क्षय होने वाली ऊर्जा की प्रवर्धक द्वारा क्षतिपूर्ति (compensation) कर दी जाती है तथा स्थिर दोलनों की प्राप्ति होती है।

कॉलपिट दोलित्र FET प्रयोग करके भी प्राप्त कर सकते हैं (चित्र 5.10)।

"Colpitt's oscillator uses two capacitors C_1 and C_2 placed across a common inductor L and the centre of the two capacitors is tapped. The tank circuit is made up of C_1, C_2 and L. The frequency of oscillations is determined by the values of C_1, C_2 and L and is given by equation 5.3.

***Circuit operation.** When the circuit is turned on, the capacitors C_1 and C_2 are charged. The capacitors discharge through L, setting up oscillations. The output voltage of the amplifier appears across C_2 and feedback voltage is developed across C_1. The voltage across C_1 is 180° out of phase with the voltage developed across C_2 (V_{out}). It is easy to see that voltage feedback (voltage across C_1) to the transistor provides positive feedback. A phase shift of 180° is produced by the transistor and a further phase shift of 180° is produced by C_1–C_2 voltage divider. In this way, feedback is properly phased to produce continuous undamped oscillation."*

§ 5.11. *RC* दोलित्र

किसी भी दोलित्र में यह आवश्यक है कि टैंक परिपथ में होने वाले ऊर्जा क्षय की क्षतिपूर्ति के लिये सही कला (correct phase) में टैंक सर्किट को ऊर्जा का फीडबैक होना चाहिये।

अब तक आपने LC दोलित्र परिपथ पढ़े, जिनमें एक टैंक परिपथ द्वारा दोलन उत्पन्न किये जाते हैं। इनमें 180° का कलान्तरण प्रेरकीय या संधारित्रीय युग्मन (inductive or capacitive coupling) द्वारा तथा 180° का कलान्तर ट्रांजिस्टर द्वारा उत्पन्न किया जाता है। किन्तु LC दोलित्रों की कुछ सीमायें होती हैं। पहला, इनकी आवृत्ति अस्थिर होती है तथा आउटपुट तरंग में भी विरूपण हो जाता है तथा दूसरा, निम्न आवृत्तियों के लिये इनका प्रयोग नहीं किया जा सकता क्योंकि निम्न आवृत्तियों के लिये संधारित्र का मान उच्च रखना पड़ता है, जिससे यह भारी तथा मंहगे हो जाते हैं। तीसरा, इनको ICs पर नहीं बनाया जा सकता क्योंकि इंडक्टर ICs पर फैब्रीकेट नहीं किये जा सकते।

बेहतर आवृत्ति स्थिरता तथा बेहतर आउटपुट तरंग प्राप्त करने के लिये RC दोलित्र प्रयोग किये जाते हैं, जिनमें प्रतिरोध तथा संधारित्र लगे होते हैं। यह ऑडियो आवृत्तियों को उत्पन्न कर

Scanned with CamScanner

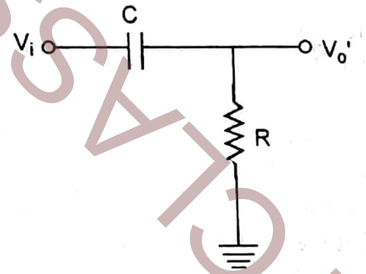
सकते हैं। दोलन उत्पन्न करने के लिये टैंक सर्किट का होना अनिवार्य नहीं है। यदि बर्कहॉसन की शर्तें पूरी हो जायें, तो बिना टैंक परिपथ प्रयुक्त कर भी दोलन प्राप्त किये जा सकते हैं। *RC* कला विस्थापन दोलित्र (*RC* phase shift oscillator) में फेज शिफ्ट परिपथ द्वारा 180° को फेज़ शिफ्ट प्रदान किया जाता है। शेष 180° को फेज शिफ्ट ट्रांजिस्टर प्रदान कर देता है।

§ 5.12. फेज़ शिफ्ट दोलित्र (Phase Shift Oscillator) :

सबसे पहले यह समझ लें कि फ़ेज शिफ्ट सर्किट होता क्या है? विद्युत अभियन्त्रण की थ्योरी में आपने पढ़ा होगा कि *RC* सर्किट में (चित्र 5.11) प्रतिरोध *R* पर प्राप्त वोल्टेज V_0 इनपुट वोल्टेज से, फेज़ ϕ से अग्रगामी (lead) होती है; अर्थात् *RC* सर्किट की इनपुट व आउटपुट वोल्टेज में कलांतर (phase difference) ϕ होता है। ϕ के मान की गणना निम्न सूत्र से की जा सकती है—

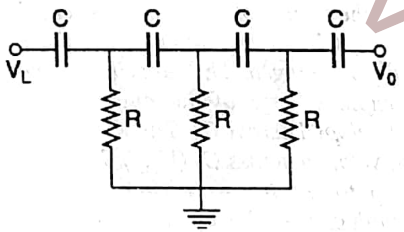
$$\tan\phi = \frac{1}{\omega RC}$$

$$\Rightarrow \quad \phi = \tan^{-1}\left(\frac{1}{\omega RC}\right) \quad ...(5.4)$$



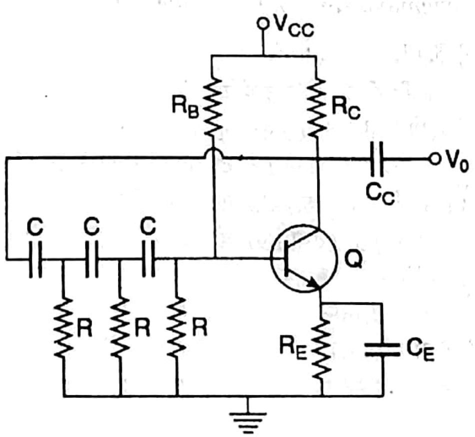
चित्र 5.11—फ़ेज शिफ्ट *RC* सर्किट

इस प्रकार *R* (या *C*) के मान को परिवर्तित करने पर ϕ का मान परिवर्तित होता है। ϕ के मान को 0° तथा 90° के बीच किसी भी मान पर निर्धारित किया जा सकता है। यदि *R* तथा *C* के मान को इस प्रकार रखा जाये जिससे $\phi = 60°$ हो जाये तथा इस प्रकार के तीन परिपथ श्रेणी में जोड़ दिये जायें (चित्र 5.12) तो, जो परिपथ प्राप्त होगा, उसमें 60° + 60° + 60° = 180° का कलांतर प्राप्त होगा। इसी फेज़ शिफ्ट सर्किट को फीडबैक परिपथ के रूप में प्रयुक्त करके फेज़ शिफ्ट दोलित्र प्राप्त किया जाता है।



चित्र 5.12—तीन *RC* सर्किट श्रेणी में जुड़े जुए

कार्य-प्रणाली (Working)—इस सर्किट में धनात्मक फीडबैक प्रदान करने के लिये फेज शिफ्ट नेटवर्क लगाया गया है (चित्र 5.13)। जैसा आपने देखा कि यह नेटवर्क सिगनल को 180° को फेज़ शिफ्ट प्रदान करता है और शेष 180° का फेज शिफ्ट *CE* ट्रांजिस्टर प्रवर्धक द्वारा प्रदान कर दिया जाता है। इस प्रकार



चित्र 5.13—फेज़ शिफ्ट दोलित्र

इनपुट व आउटपुट के बीच कुल 360° के फेज शिफ्ट होने के कारण धनात्मक फीडबैक होता है अर्थात् दोलित्र परिपथ हेतु आवश्यक शर्त पूरी होती है जिससे स्पष्ट है कि यह परिपथ दोलन उत्पन्न करने में सक्षम है।

यदि बर्कहॉसन प्रतिबन्ध अर्थात् $\beta A = 1$ भी संतुष्ट (satisfy) हो जाये तो सर्किट से स्थिर दोलन प्राप्त हो जाते हैं जिनकी आवृत्ति,

$$f = \frac{1}{2\pi RC\sqrt{6}} \text{ Hz} \quad ...(5.5)$$

सर्किट का विश्लेषण (analysis) करने के पश्चात् पता चलता है कि $\beta = \frac{1}{29}$ होना चाहिये।

इस प्रकार $A\beta = 1$ करने के लिये प्रवर्धक *A* का मान 29 होना चाहिये।

सामान्यत: $A\beta$ का मान 1 से कुछ अधिक रखा जाता है तथा *A* का मान 29 से अधिक होता है। दोलनों को उत्पन्न करने के लिये किसी इनपुट सिगनल की आवश्यकता नहीं होती। इसके लिये शोर वोल्टेज (noise voltage) ही काफी होती है जो कि हमेशा ही निवेश (input) पर मौजूद होती है।

RC फेज शिफ्ट (phase shift) दोलित्र का उपयोग कुछ Hz से सैकड़ों kHz आवृत्ति के दोलन उत्पन्न करने के लिये किया जाता है जिसमें ऑडियो आवृत्ति रेंज भी सम्मिलित है। फ़ेज शिफ्ट नेटवर्क के अवयवों का मान बदल कर इसकी दोलन आवृत्ति परिवर्तित की जा सकती है। यदि आवृत्ति में अत्यधिक परिवर्तन करना हो, तो तीनों संधारित्रों को एक साथ परिवर्तित किया जाता है।

"In the LC oscillator circuits, the tank circuit employed inductive (L) and capacitive (C) elements. In such circuits, a phase shift of 180° was obtained due to inductive or capacitive coupling and a further phase shift of 180° was obtained due to CE transistor amplifier. In this way, energy supplied to the tank circuit was in phase with the generated oscillations. The oscillator circuits employing LC elements have two general limitations. Firstly, they suffer from frequency instability and poor waveform. Secondly, they cannot be used for very low frequencies, becasuse they become too much bulky and expensive.

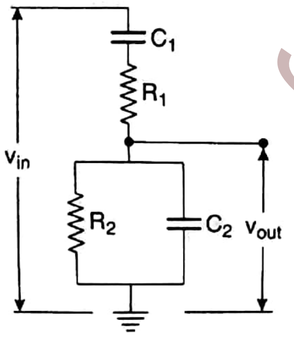
Good frequency stability and waveform can be obtained from oscillators employing resistive and capacitive elements. Such amplifiers are called RC and have the advantage that they can be used for very low frequencies. In a phase shift oscillator, a phase shift of 180° is obtained with a phase shift circuit instead of inductive or capacitive coupling. A further phase shift of 180° is introduced due to the CE transistor amplifier. Thus, energy supplied back to the tank circuit is assured of correct phase."

§ 5.13. वीन ब्रिज दोलित्र (Wein Bridge Oscillator) :

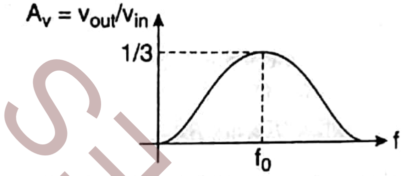
वीन सेतु क्या होता है (What is a wein bridge)—वीन ब्रिज एक चार भुजा (four arms) नैटवर्क होता है जिसमें left मे लीड-लैग नैटवर्क व right में वोल्टेज डिवाइडर लगा होता है।

लैग-लीड नैटवर्क (lag-lead network)—चित्र 5.14 (a) में एक लैग-लीड परिपथ दिखाया गया है। बहुत कम आवृत्ति पर श्रेणी संधारित्र C_1 के खुलापथित open होने के कारण शून्य आउटपुट प्राप्त होता है। बहुत अधिक आवृत्ति पर शंट संधारित्र C_2 के लघुपथित (short)

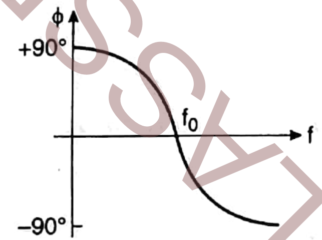
Scanned with CamScanner



(a) लैग लीड नैटवर्क



(b) $R_1 = R_2 = R$ तथा $C_1 = C_2 = C$ पर वोल्टेज गेन



(c) $R_1 = R_2 = R$ तथा $C_1 = C_2 = C$ पर फेज शिफ्ट

चित्र 5.14

हो जाने के कारण बहुत कम आउटपुट प्राप्त होता है। इन दोनों चरम सीमाओं के बीच आवृत्ति के एक विशेष मान पर इसका आउटपुट अधिकतम होता है चित्र 5.14 (b)) जिसको इसकी अनुनाद आवृत्ति f_0 कहते हैं तथा इसका मान होता है—

$$f_0 = \frac{1}{2\pi\sqrt{R_1C_1R_2C_2}} \quad \ldots(5.6)$$

यदि $R_1 = R_2 = R$

तथा $C_1 = C_2 = C$

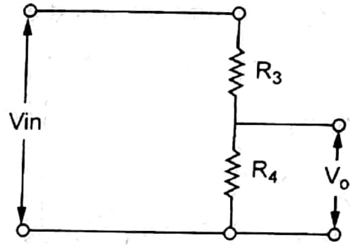
तो
$$f = \frac{1}{2\pi RC} \quad \ldots(5.7)$$

गणितीय विश्लेषण द्वारा यह सिद्ध किया जा सकता है कि इस स्थिति में (अर्थात् $R_1 = R_2 = R$ तथा $C_1 = C_2 = C$) लैग-लीड नैटवर्क की गेन अनुनाद आवृत्ति पर अपने अधिकतम मान $\frac{1}{3}$ पर पहुँचती है (*i.e.,* $\frac{V_{out}}{V_{in}} = \frac{1}{3}$ at $f = f_0$) (चित्र 5.14 (b))।

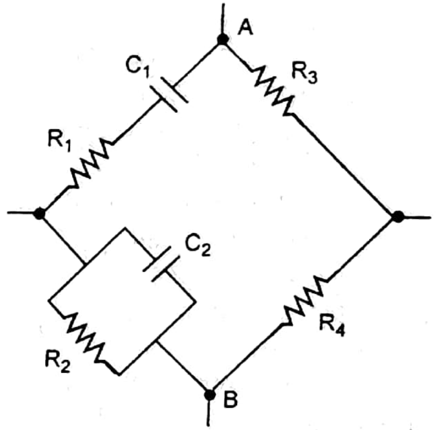
लैग-लीड नैटवर्क में phase angle ϕ निम्न आवृत्तियों पर लीड करता है तथा उच्च आवृत्तियों पर लैग करता है। चित्र 5.14 (c) में लैग-लीड नैटवर्क का आवृत्ति तथा फेज़ के मध्य ग्राफ प्रदर्शित है। स्पष्ट है कि आवृत्ति f_0 पर फेज शिफ्ट शून्य होता है।

अतः, स्पष्ट है कि लैग-लीड नैटवर्क एक अनुनादीय परिपथ (resonant circuit) है क्योंकि आवृत्ति f_0 पर वोल्टेज गेन अधिकतम तथा फेज़ शिफ्ट शून्य (zero) हो जाती है। इसी कारण f_0 को लैग-लीड नैटवर्क की अनुनादीय आवृत्ति (resonance frequency) कहा जाता है।

विभव विभाजक परिपथ (Voltage divider circuit)—इसको चित्र 5.15 में दिखाया गया है। इसमें लगे दो प्रतिरोध विभव विभाजन का कार्य करते हैं।



चित्र 5.15—विभव विभाजक परिपथ

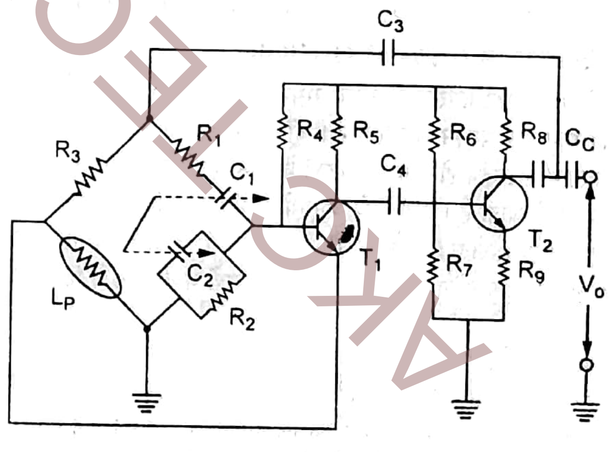


चित्र 5.16—वीन सेतु

इन दोनों परिपथों को combine करने वीन सेतु (wein bridge) प्राप्त किया जाता है, जो चित्र 5.16 में प्रदर्शित है। इसमें बायीं ओर lag-lead network तथा दायीं ओर वोल्टेज विभाजक (voltage divider) लगा है। इस सेतु के दोलित्रों के अतिरिक्त अन्य अनुप्रयोग भी होते हैं।

कार्य-प्रणाली (Working)—चित्र 5.17 में वीन-ब्रिज दोलित्र का परिपथ प्रदर्शित है। इस परिपथ में पॉजिटिव व निगेटिव दोनों प्रकार की फीडबैक प्रयुक्त की गई है (पॉजिटिव फीडबैक दोलन उत्पन्न करने हेतु व निगेटिव फीडबैक दोलनों का आयाम (amplitude) स्थिर करने हेतु)। पॉजिटिव फीडबैक लैग-लीड नैटवर्क द्वारा तथा निगेटिव फीडबैक वोल्टेज डिवाइडर द्वारा प्रदान की जाती है।

चूँकि दोलन आवृत्ति पर लैग-लीड नैटवर्क कोई फेज़ शिफ्ट प्रदान नहीं करता (चित्र 5.14 (c)), अतः इनपुट व फीडबैक सिगनल के मध्य 360° फेज़ शिफ्ट (अर्थात् धनात्मक फीडबैक) हेतु दो *CE* प्रवर्धक प्रयुक्त किये गये हैं। अतः प्रत्येक प्रवर्धक 180° का फेज़ शिफ्ट करता है तथा कुल 180° + 180° = 360° का फेज़ शिफ्ट इनपुट व फीडबैक सिगनल में (अर्थात् धनात्मक फीडबैक) होता है।



चित्र 5.17—वीन सेतु दोलित्र

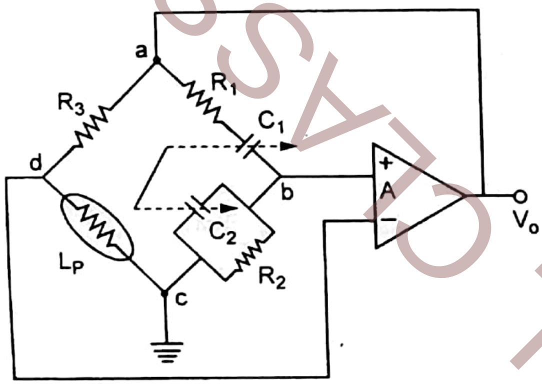
Scanned with CamScanner

पॉवर सप्लाई आन करने पर धनात्मक फीडबैक के कारण परिपथ में दोलन उत्पन्न होते हैं जिनकी आवृत्ति समीकरण 5.6 द्वारा व्यक्त की जा सकती है।

वोल्टेज डिवाइडर में प्रतिरोध के स्थान पर टंगस्टन लैंप का प्रयोग किया गया है। इसका प्रतिरोध ताप के प्रति संवेदनशील (temperature sensitive) होता है तथा ताप बढ़ने पर इसका प्रतिरोध बढ़ता है। प्रारम्भ में, जब इसका प्रतिरोध कम होता है तथा अधिक निगेटिव फीडबैक प्रदान नहीं करता। किन्तु यदि इनपुट का आयाम बढ़ता है तो लैम्प L_P में अधिक धारा बहने से उसका प्रतिरोध बढ़ता है, जिससे ऋणात्मक पुनः निर्विष्ट बढ़ जाता है तथा आउटपुट अपने निश्चित मान पर वापस आ जाती है। अतः निगेटिव फीडबैक के कारण दोलनों का amplitude स्थिर रहता है।

C_1, C_2 गैंग संधारित्र (gang capacitors) है जिसके मान को एक साथ बदला जाता है।

ऑपरेशनल प्रवर्धक (op-amp) का प्रयोग करके वीन सेतु दोलित्र चित्र 5.18 में प्रदर्शित किया गया है।



चित्र 5.18—ऑपरेशनल प्रवर्धक युक्त वीन सेतु दोलित्र

गुण (Merits)—

1. वीन सेतु दोलित्र ऑडियो तरंगें उत्पन्न करने के लिये सर्वाधिक उपयोगी है। किन्तु इससे 5 Hz से लगभग 1 MHz तक की आवृत्ति उत्पन्न की जा सकती है।
2. दोलनों के आयाम को वोल्टेज डिवाइडर परिपथ द्वारा बदला जा सकता है।
3. गैंग संधारित्र C_1 तथा C_2 के मान बदल कर आवृत्ति को बदला जा सकता है।

§ 5.14. क्रिस्टल दोलित्र (Crystal Oscillator) :

LC दोलित्र व *RC* दोलित्र में मुख्य समस्या यह होती है कि इनमें लगे घटकों (अर्थात् *R, L* व *C*) का मान ताप पर निर्भर करता है। चूँकि इन दोलित्रों की आवृत्ति इन घटकों पर निर्भर करती है, अतः, ताप में परिवर्तन होने पर इन घटकों के मान में परिवर्तन होता है और परिणामतः, दोलन आवृत्ति में परिवर्तन हो जाता है। अतः, ऐसे अनुप्रयोगों में (जैसे ट्रांसमीटर) जहाँ किसी स्टेशन द्वारा प्रसारित आवृत्ति में सहनशीलता 0·002% से अधिक किसी भी हालत मे नहीं होना अनिवार्य होता है, *RC* व *LC* दोलित्र सफल नहीं हैं। *RC* व *LC* दोलित्रों में आवृत्ति में शिफ्टिंग के मुख्य कारण निम्न हैं—

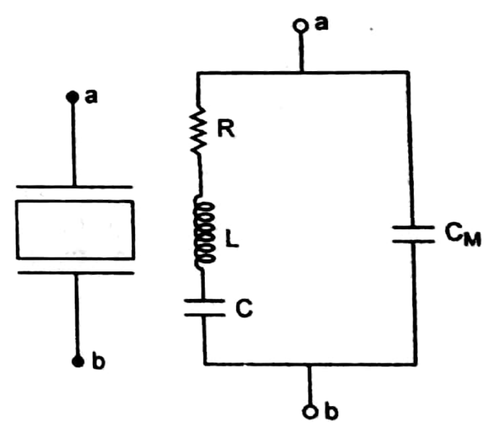
(i) BJT के पैरामीटर्स में या पॉवर सप्लाई मे शिफ्टिंग।
(ii) निष्क्रिय घटक जैसे *R, L, C* (जिन पर दोलन आवृत्ति निर्भर करती है), के मान का नाप के कारण परिवर्तन होना, जिससे दोलन आवृत्ति का चेंज होना।

इन समस्याओं के निवारण हेतु क्रिस्टल कन्ट्रोल्ड दोलित्र (Crystal controlled oscillators) प्रयुक्त किये जाते हैं जिनमें पीज़ोइलैक्ट्रिक (piezoelectric) (अर्थात् दाब-वैद्युत) क्रिस्टल प्रयुक्त किया जाता है।

क्वार्टज रवे (Quartz Crystal) **की विशेषतायें**—यदि किसी क्वार्टज रवे (quartz crystal) की सतहों पर यान्त्रिक बल लगाया जाता है तो इसके विपरित सतहों (opposite faces) के मध्य एक विभवान्तर (potential difference) उत्पन्न हो जाता है। यह गुण दाब विद्युत प्रभाव (piezoelectric effect) कहलाता है।

यदि रवे (crystal) पर प्रत्यावर्ती वोल्टेज प्रयुक्त (apply) की जाये, तो इसमें यान्त्रिक कम्पन होने लगते हैं। इन यान्त्रिक कम्पनों का आयाम उस समय अधिकतम होता है जब प्रयुक्त a.c. वोलटेज की आवृत्ति क्रिस्टल की मूल आवृत्ति के बराबर होती है। पीजोइलैक्ट्रिक क्रिस्टल 15 kHz से 32 MHz आवृत्ति में उपलब्ध हैं।

क्रिस्टल का तुल्य विद्युत परिपथ (Equivalent circuit)—यद्यपि रवे (crystal) का अनुनाद विद्युत यांत्रिकीय (electro-mechanical) (चित्र 5.19 (a)) होता है, लेकिन इसको तुल्य विद्युत अनुनादीय परिपथ द्वारा भी दर्शाया जा सकता है (चित्र 5.19 (b))। इसमें प्रेरक *L* तथा संधारित्र *C* क्रमशः क्रिस्टल का द्रव्यमान (mass) तथा अनुकार्यता (compliance) प्रदर्शित करते हैं। प्रतिरोध *R* रवे (crystal) का भीतरी घर्षण (mechanical friction) का विद्युतीय तुल्य है। चूँकि (crystal) शंट संधारिता को दो धातु प्लेटों के बीच रखा जाता है, इन प्लेटों के बीच धारिता को shunt capacitance C_m द्वारा प्रदर्शित किया गया है।



चित्र 5.19—(a) पीज़ोइलैक्ट्रिक क्रिस्टल (b) तुल्य परिपथ

L = mass of vibrating crystal
C = mechanical compliance (elasticity)
R = mechanical friction
C_m = shunt capacitance

चूँकि रवा हानियाँ (crystal losses) जो कि प्रतिरोध *R* द्वारा प्रदर्शित किये गये हैं, बहुत कम होते हैं, इसलिये रवे (crystal) का तुल्य उत्कृष्टता गुणांक (*Q*-factor) बहुत अधिक होता है (लगभग 20,000)। रवे (crystal) का प्रयोग करके *Q* का मान 10^6 तक प्राप्त किया जा सकता है।

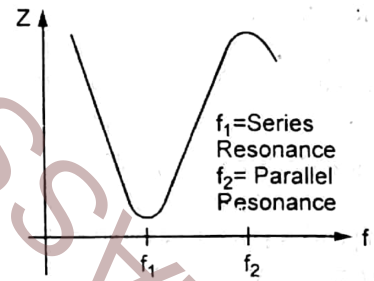
दाब-विद्युत रवों Piezoelectric crystals के उदाहरण—

1. टूरमेलीन (Tourmaline)—इनकी दृढ़ता अधिक होती है लेकिन इनमें दाब विद्युत प्रभाव (piezoelectric effect) बहुत कम होता है। यह मंहगे भी होते हैं।

Scanned with CamScanner

2. रोकले साल्ट (Rochelle salt)—इनमें अधिक पीजोइलैक्ट्रिक प्रभाव (piezoelectric effect) होता है किन्तु यह अपेक्षाकृत कमजोर होते हैं तथा आसानी से टूट जाते हैं। माइक्रोफोन, लाउडस्पीकर बनाने में इनका प्रयोग किया जाता है।

3. क्वार्टज (Quartz)—दृढ़ता एवं पीजोइलैक्ट्रिक प्रभाव को दृष्टिगत रखते हुये इनका सबसे अधिक प्रयोग किया जाता है। *RF* दोलित्रों (oscillators) में क्वार्ट्ज (quartz) क्रिस्टल का ही प्रयोग किया जाता है।



चित्र 5.20—आवृत्ति तथा क्रिस्टल प्रतिबाधा के मध्य ग्राफ

क्रिस्टल के अनुनाद (Crystal Resonance)—इस तुल्य विद्युत परिपथ में दो अनुनाद आवृत्तियाँ होती हैं (चित्र 5.20)।

(i) श्रेणी अनुनाद (Series Resonance)—जिस आवृत्ति पर L तथा C का प्रतिघात समतुल्य हो जाता है, उसे श्रेणी अनुनाद आवृत्ति (f_s) कहते हैं। इसमें X_L तथा X_C के मान एक-दूसरे को निष्प्रभावी (cancel) कर देते हैं तथा प्रतिबाधा R के मान के तुल्य हो जाती है। इस स्थिति में Z का मान अत्यन्त कम होता है, $(Z = R)$।

श्रेणी अनुनाद आवृत्ति, $$f_s = \frac{1}{2\pi\sqrt{(LC)}} \qquad ...(5.8)$$

(ii) समानान्तर अनुनाद (Parallal Resonance)—यह आवृत्ति (f_p) पर होता है। इसमें क्रिस्टल समानान्तर अनुनाद परिपथ की भाँति व्यवहार करता है तथा इसकी प्रतिबाधा बहुत अधिक हो जाती है।

समानान्तर अनुनाद आवृत्ति, $$f_p = \frac{1}{2\pi\sqrt{(LC_T)}} \qquad ...(5.9)$$

जहाँ $$C_T = \frac{C \times C_M}{C + C_M}$$

निम्न बिन्दुओं को नोट करना अति आवश्यक है—

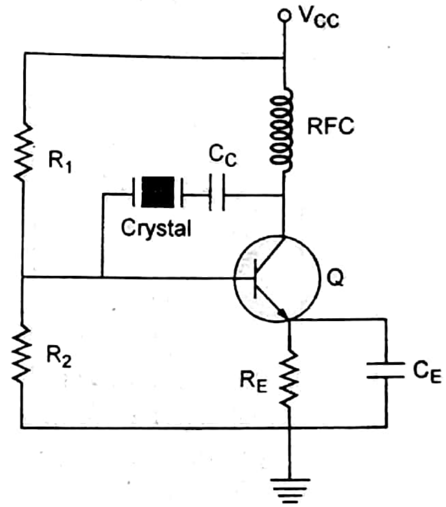
चूँकि C_T का मान C से कम होता है, fp का मान fs से अधिक होता है।

fs तथा fp का मान एक-दूसरे के निकट होता है।

श्रेणी मोड में प्रचालन (Operation in Series Mode)—श्रेणी मोड में प्रचालन के लिये क्रिस्टल को फीडबैक पथ (feedback path) में श्रेणी क्रम में जोड़ा जाता है। श्रेणी अनुनाद आवृत्ति पर क्रिस्टल की प्रतिबाधा न्यूनतम होती है तथा इस कारण फीडबैक अधिकतम होता है।

चित्र 5.21 में एक श्रेणी फीडबैक क्रिस्टल दोलित्र प्रदर्शित किया गया है। इसमें क्रिस्टल को श्रेणी फीडबैक पथ में संयोजित किया गया है। चूँकि श्रेणी अनुनाद आवृत्ति पर क्रिस्टल प्रतिबाधा न्यूनतम होती है, अतः अनुनाद आवृत्ति पर कलक्टर से बेस में होने वाली वोल्टेज फीडबैक अधिकतम होगी। प्रतिरोध R_1, R_2, R_E एक वोल्टेज डिवाइडर वायस परिपथ प्रदान करते हैं। संधारित्र C_E एमीटर से a.c. को बायपास करता है। रेडियो आवृत्ति चोक (*RFC*) उच्च आवृत्ति धाराओं को d.c. बैटरी में जाने से रोकता है।

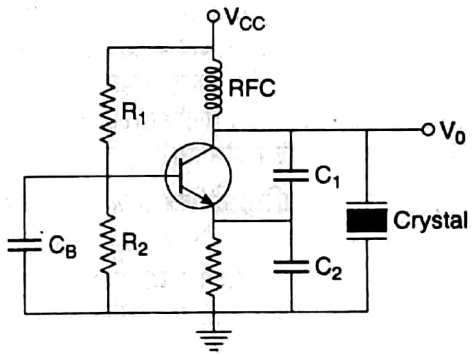
सर्किट की ऑपरेटिंग आवृत्ति पर युग्मन संधारित्र (coupling capacitor) C_C का प्रतिघात (reactance) नगण्य होगा लेकिन यह कलक्टर तथा बेस के बीच d.c. को प्रवाहित होने की अनुमति नहीं देगा।



चित्र 5.21—श्रेणी फीड बैक क्रिस्टल दोलित्र

इस परिपथ की दोलन आवृत्ति श्रेणी अनुनाद आवृत्ति के अनुसार सेट हो जाती है। इसके पश्चात् सप्लाई वोल्टेज में परिवर्तन, ट्रांज़िस्टर पैरामीटर में परिवर्तन इत्यादि परिपथ की आवृत्ति पर कोई प्रभाव नहीं डाल पाते, क्योंकि वह क्रिस्टल द्वारा स्थिर कर दी जाती है।

समान्तर मोड में ऑपरेशन—समानान्तर मोड में क्रिस्टल की प्रतिबाधा अधिकतम होने के कारण इसे समान्तर में जोड़ा जाता है (चित्र 5.22)। R_1 तथा R_2 वोल्टेज डिवाइडर बायस प्रदान करते हैं। रेडियो फ्रीक्वेन्सी चोक (*RFC*) उच्च आवृत्ति धाराओं को d.c. सप्लाई में जाने से रोकता है।



चित्र 5.22—क्रिस्टल दोलित्र समानान्तर अनुनाद

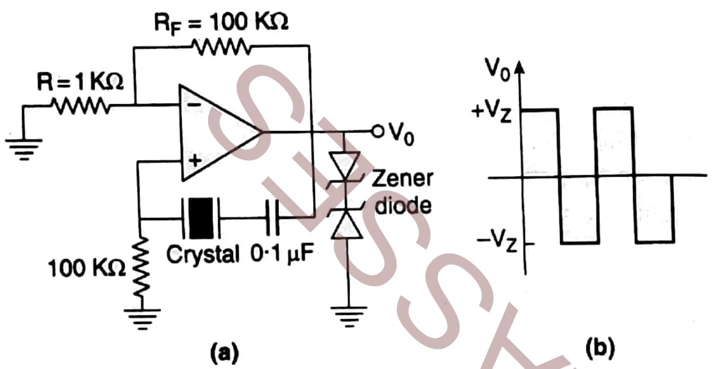
समानान्तर अनुनाद (Parallel resonance) आवृत्ति पर क्रिस्टल के एक्रौस अधिकतम वोल्टेज उत्पन्न हो जाती है। इस वोल्टेज को संधारित्रों C_1 तथा C_2 द्वारा बनाये गये एमीटर वोल्टेज विभाजक (voltage divider) परिपथ द्वारा एमीटर को पुनःनिविष्ट (feedback) किया जाता है।

ऑपरेशनल प्रवर्धक का प्रयोग करके क्रिस्टल दोलित्र बनाना (Making Crystal Oscillator usig Op-amp)—क्रिस्टल दोलित्र, ऑपरेशनल प्रवर्धक (op-amp) का प्रयोग करके भी बनाया जा सकता है (चित्र 5.22)। यहाँ रवे (crystal) को पुनःनिविष्ट पथ (feedback path) में जोड़ा गया है तथा यह श्रेणी अनुनाद आवृत्ति पर कार्य (operate) करता है। इस परिपथ की लब्धि (gain) बहुत अधिक होने के कारण निर्गत (output) पर वर्गाकार तरंग प्राप्त होती है। जीनर डायोड (Zener diodes) का प्रयोग करके आउटपुट आयाम को जीनर वोल्टता V_Z (zener voltage) के तुल्य प्राप्त किया जा सकता है।

गुण (Merits)—

1. क्रिस्टल दोलित्र का आवृत्ति स्थायित्व (frequency stability) बहुत अधिक होती है। ताप आदि के प्रभाव से आवृत्ति के मान में 0·1% से भी कम परिवर्तन होता है।

Scanned with CamScanner



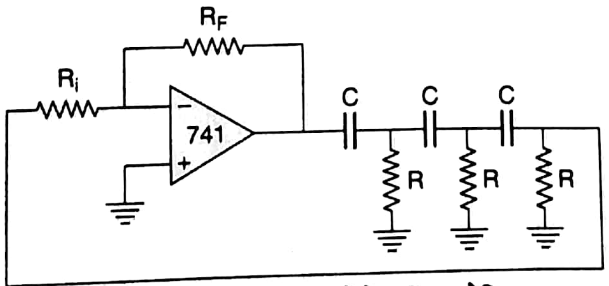
चित्र 5.23—op-amp की सहायता से बना क्रिस्टल दोलित्र

2. इन क्रिस्टल का Q-गुणांक बहुत अधिक होता है ($Q = 10^4$)।
3. क्रिस्टल की अनुदान आवृत्ति (resonance frequency) क्रिस्टल की चौड़ाई के विक्रमानुपाती (inversely propotional) होती है। क्रिस्टल का पतला करके उसकी अनुदान आवृत्ति को बढ़ाया जा सकता है। क्रिस्टल से 15 kHz से 32 MHz तक की आवृत्तियाँ प्राप्त की जा सकती हैं।

अनुप्रयोग (Applications)—*LC* तथा *RC* दोलित्रों में *L*, *C*, *R* के मान परिपथ की आवृत्ति का निर्धारण करते हैं। किन्तु ताप के साथ इनके मान परिवर्तित होने के कारण आवृत्ति का मान भी परिवर्तित हो जाता है। किन्तु संचार पद्धतियों (communication systems), प्रसारण (broadcasting) आदि में आवृत्ति (frequency) का मान अत्यंत स्थिर रखने की आवश्यकता होती है। अत: क्रिस्टल दोलित्र का प्रयोग किया जाता है, जिनकी frequency stability सर्वाधिक होती है।

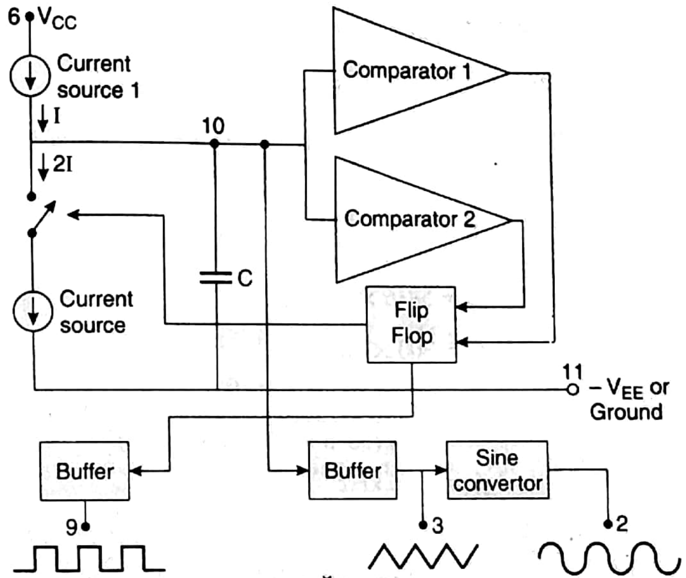
§ 5.15. कुछ प्रचलित दोलित्र ICs का वर्णन (Mention of Some Popular Oscillator ICs) :

(a) **ऑपरेशनल प्रवर्धक IC 741 की सहायता से दोलित्र परिपथ बनाना** (Making oscillator circuits using operational amplifier ICs)—आपने देखा कि किस प्रकार ऑपरेशनल प्रवर्धक IC 741 का प्रयोग करके वीन सेतु दोलित्र प्राप्त किया जा सकता है (चित्र 5.18)। इसी प्रकार IC 741 की सहायता से फेज़ शिफ्ट दोलित्र भी बनाया जा सकता है (चित्र 5.24)। इसमे ऑपरेशनल प्रवर्धक को इनवर्टिंग मोड मे प्रयुक्त किया गया है। ऑपरेशनल प्रवर्धक की अधिक जानकारी अध्याय 8 मे दी गई है।

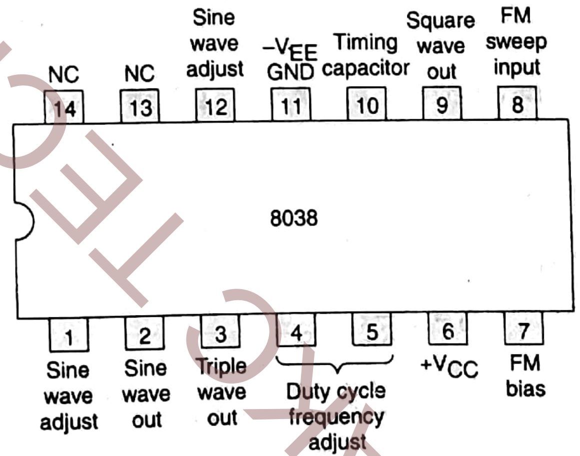


चित्र 5.24—IC 741 की सहायता से फेज़ शिफ्ट दोलित्र बनाना

(b) IC 8038 ऑडियो फंक्शन जनरेटर (IC 8038 audio function generator)—IC 8038 फंक्शन जनरेटर एक specially designed डिजिटल IC (digital integrated circuit) है जो ज्यावक्रीय तरंग, वर्गाकार तरंग तथा त्रिभुजाकार तरंग उत्पन्न कर सकती है। इसका ब्लॉक डायग्राम व पिन डायग्राम चित्र 5.25 मे प्रदर्शित है। यह एक मोनोलिथिक इंटीग्रेटेड परिपथ (Monolithic integrated circuit) है।



(a) ब्लॉक डायग्राम



(b) पिन डायग्राम

चित्र 5.25—IC 8038 तरंग जनरेटर

AKC TECHNICAL CLASSES

Scanned with CamScanner

इसमें दो धारा स्रोत, दो तुलनाकारी (comparators), दो बफर, एक फ्लिप फ्लॉप तथा एक sine कनवर्टर होता है।

त्रिभुजाकार तरंग (Triangular wave) उत्पन्न करने हेतु बाहरी कैपेसिटर को alternately एक धारा स्रोत द्वारा चार्ज व दूसरे द्वारा डिस्चार्ज किया जाता है। तुलनाकारी व फ्लिप फ्लॉप मिलकर triangular wave को square wave में बदल देते हैं तथा sine converter triangular wave को sine wave में बदलता है। इसकी पिन 2 पर sine wave output, पिन 3 पर triangular wave output तथा पिन 9 पर square wave output प्राप्त होती है।

संख्यात्मक प्रश्न (Numerical Questions)

प्रश्न 1 : एक टैंक परिपथ में $L = 58 \cdot 6\,\mu H$ तथा $C = 300$ pF का प्रयोग किया गया है। परिपथ की अनुनाद आवृत्ति क्या होगी?

हल : अनुनाद आवृत्ति $f_r = \frac{1}{2\pi\sqrt{LC}}$

$$L = 58 \cdot 6 \times 10^{-6}\ H$$

$$C = 300 \times 10^{-12}\ F$$

अतः $f_r = \frac{1}{2\pi\sqrt{(58 \cdot 6 \times 10^{-6} \times 300 \times 10^{-12})}}\ Hz$

$$f_r = 1200\ kHz$$

प्रश्न 2 : एक फेज़ शिफ्ट दोलित्र में $R_1 = R_2 = R_3 = 1$ M तथा $C_1 = C_2 = C_3 = 68$ pF है। परिपथ की दोलन आवृत्ति (oscillation frequency) क्या होगी?

हल : $f_0 = \frac{1}{2\pi RC\sqrt{6}} = \frac{1}{2\pi \times 10^6 \times 68 \times 10^{-12}\sqrt{6}}\ Hz = 955\ Hz$

प्रश्न 3 : एक वीन सेतु दोलित्र में $R_1 = R_2 = 250\ k\Omega$ तथा $C_1 = C_2 = 20$ pF. दोलन (Oscillation) आवृत्ति का मान ज्ञात कीजिये।

हल : $R_1 = R_2 = R = 250 \times 10^3\ \Omega$

$$C_1 = C_2 = C = 220 \times 10^{-12}\ F.$$

अतः, दोलन आवृत्ति,

$$f_0 = \frac{1}{2\pi RC}$$

$$f_0 = \frac{1}{2\pi \times 250 \times 10^3 \times 220 \times 10^{-12}} = 2890\ Hz$$

प्रश्न 4 : एक हार्टले दोलित्र (चित्र 5.6) में $L_1 = 100\,\mu H$, $L_2 = 1000\,\mu H$, $C = 20\,pF$ तथा कुण्डलियों के मध्य अन्योन्य प्रेरण $M = 20\,\mu H$ है। ऑपरेटिंग आवृत्ति तथा फीडबैक फ्रैक्शन का मान ज्ञात करें।

हल : प्रश्न के अनुसार $L_1 = 100\,\mu H \quad L_2 = 1000\,\mu H, \quad M = 20\,\mu H$

अतः, $L_1 + L_2 + 2M = 1140\,\mu H = 1140 \times 10^{-6}\ H$

$$C = 20\ pF = 20 \times 10^{-12}\ F$$

अतः अनुनाद आवृत्ति $f_r = \frac{1}{2\pi\sqrt{(L_1 + L_2 + 2M)C}}$

$$= \frac{1}{2\pi\sqrt{1140 \times 10^{-6} \times 20 \times 10^{-12}}} = 1052\ kHz$$

फीडबैक फ्रैक्शन, $\beta = \frac{L_1}{L_2} = \frac{100\,\mu H}{1000\,\mu H} = 0 \cdot 1$

प्रश्न 5 : एक कॉलपिट दोलित्र (चित्र 5.8) में $C_1 = 0 \cdot 01\,\mu F$, $C_2 = 0 \cdot 001\,\mu F$ तथा $L = 15\,\mu H$. । अनुनाद आवृत्ति तथा फीडबैक फ्रैक्शन का मान ज्ञात करें।

हल : प्रश्न के अनुसार

$$C_1 = 0 \cdot 01\,\mu F,\ C_2 = 0 \cdot 001\,\mu F,\ L = 15\,\mu H$$

$$C_T = \frac{C_1C_2}{C_1 + C_2} = \frac{0 \cdot 01 \times 0 \cdot 001}{0 \cdot 01 + 0 \cdot 001} = \frac{10^{-5}}{0 \cdot 011}$$

$$= 9 \cdot 09 \times 10^{-4}\,\mu F = 9 \cdot 09 \times 10^{-10}\ F$$

अतः अनुनाद आवृत्ति $f_r = \frac{1}{2\pi\sqrt{LC_T}}$

$$= \frac{1}{2\pi\sqrt{15 \times 10^{-6} \times 9 \cdot 09 \times 10^{-10}}} = 1361\ kHz$$

फीडबैक फ्रैक्शन $\beta = \frac{C_2}{C_1} = \frac{0 \cdot 001}{0 \cdot 01} = 0 \cdot 1$

प्रश्न 6 : एक नैटवर्क पर 0·5 वोल्ट इनपुट लगाने पर 0·025 V आउटपुट प्राप्त होती है। यदि इस नैटवर्क को किसी दोलित्र के पॉजिटिव नैटवर्क फीडबैक के रूप में प्रयोग किया जाये, तो दोलन उत्पन्न करने हेतु प्रवर्धक का न्यूनतम गेन कितना होना चाहिये।

हल : प्रश्न के अनुसार फीडबैक नैटवर्क का गेन,

$$\beta = \frac{\text{आटपुट वोल्टेज}}{\text{इनपुट वोल्टेज}} = \frac{0 \cdot 025}{0 \cdot 5} = \frac{1}{20}$$

चूँकि फीडबैक हेतु $A\beta = 1$

अतः $A = \frac{1}{\beta} = \frac{1}{1/20}$

⇒ अतः प्रवर्धक का न्यूनतम गेन, $A = 20$

AKG TECHNICAL CLASSES

Scanned with CamScanner

प्रश्नावली–5

1. एक टैंक परिपथ में दोलन किस प्रकार प्राप्त होते हैं ?
2. दोलनों के लिये बर्कहॉसन प्रतिबन्ध बताइये ।
3. निम्न दोलित्रों के परिपथ बनाइये तथा कार्यप्रणाली समझाइये—
   (a) ट्यून्ड कलक्टर दोलित्र (b) हार्टले दोलित्र
   (c) कॉलपिट दोलित्र (d) फैज़ शिफ्ट दोलित्र
   (e) वीन सेतु दोलित्र (f) क्रिस्टल दोलित्र ।
4. अवमन्दित व अनअवमन्दित दोलनों में अंतर समझाइये ।
5. दोलित्रों के अनुप्रयोग बताइये ।
6. LC दोलित्रों की सीमायें बताइये ।
7. एक क्रिस्टल का $L = 3$ H, $C = 0{\cdot}05$ pF, $R = 2$ kΩ तथा $C_M = 10$ pF. क्रिस्टल की series resonance व parallel resonance आवृत्तियों की गणना कीजिये ।
   उत्तर : 411 kHz, 412 kHz
8. कला-विस्थापन दोलित्र (phase shift oscillator) का परिपथ और कला विस्थापन परिपथ की कार्य प्रणाली समझाइये । *(UPBTE 2002)*
9. सामान्य प्रतिरोध संधारित्र वीन सेतु दोलित्र का परिपथ आरेख बनाइये तथा उसकी कार्य प्रणाली भी बताइये । *(UPBTE 2003)*
10. वीन सेतु दोलित्र का परिपथ बनाइये तथा उसका कार्य समझाइये । *(UPBTE 2004)*
11. (a) क्रिस्टल ऑसिलेटर पर टिप्पणी लिखिये ।
    (b) उन शर्तों को बताइये जिन पर कोई प्रवर्धक दोलित्र की तरह काम करने लगता है । *(UPBTE 2005)*
12. स्वच्छ परिपथ-चित्र की सहायता से क्रिस्टल दोलित्र के कार्यकारी सिद्धान्त का वर्णन कीजिये । *(UPBTE 2006)*

6

वेव शेपिंग परिपथ
(WAVE SHAPING CIRCUITS)

§ 6.1. वेव शेपिंग परिपथ (Wave Shaping Circuits) :

वह परिपथ, जो इनपुट तरंग के आकार को वाँछित तरंग के आकार में परिवर्तित करते हैं, उन्हें वेव शेपिंग परिपथ कहते हैं।

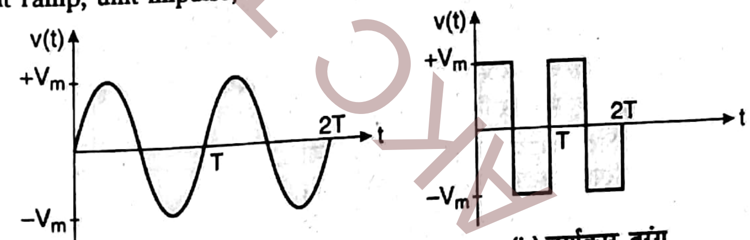
"Wave-shaping circuits change the shape of input waveform into waveforms of desired shape."

इंटीग्रेटर (Integrator), डिफरैन्शेटर (differentiator) क्लिपर (clipper), क्लैम्पर (Clamper) आदि परिपथ वेव शेपिंग परिपथ के उदाहरण हैं।

इंटीग्रेटर, इनपुट तरंग का समाकलन कर देता है जबकि डिफरैन्शेटर (diferentiator), इनपुट तरंग का अवकलन कर देता है। क्लिपर परिपथ इनपुट तरंग के कुछ भाग को काट देता है, जबकि क्लैम्पर सर्किट, इनपुट सिगनल का डी० सी० स्तर (D.C. level) शिफ्ट कर देता है। इस प्रकार उक्त सभी परिपथ इनपुट सिगनल का परिवर्तन करके, आउटपुट पर, इच्छित तरंग देते हैं। इन्हें वेव शेपिंग परिपथ इसलिये कहते हैं क्योंकि, यह इनपुट तरंग (waveform) का आकार परिवर्तित (shape change)करने में सक्षम होते हैं। रडार, टेलीविजन, कम्प्यूटर इत्यादि उपकरणों में विभिन्न तरंगों की आवश्यकता होती है। इन तरंगों को वेव शेपिंग (wave shaping) परिपथों द्वारा प्राप्त किया जा सकता है।

§ 6.2. विभिन्न तरंगों के प्रकार (Types of Waveforms) :

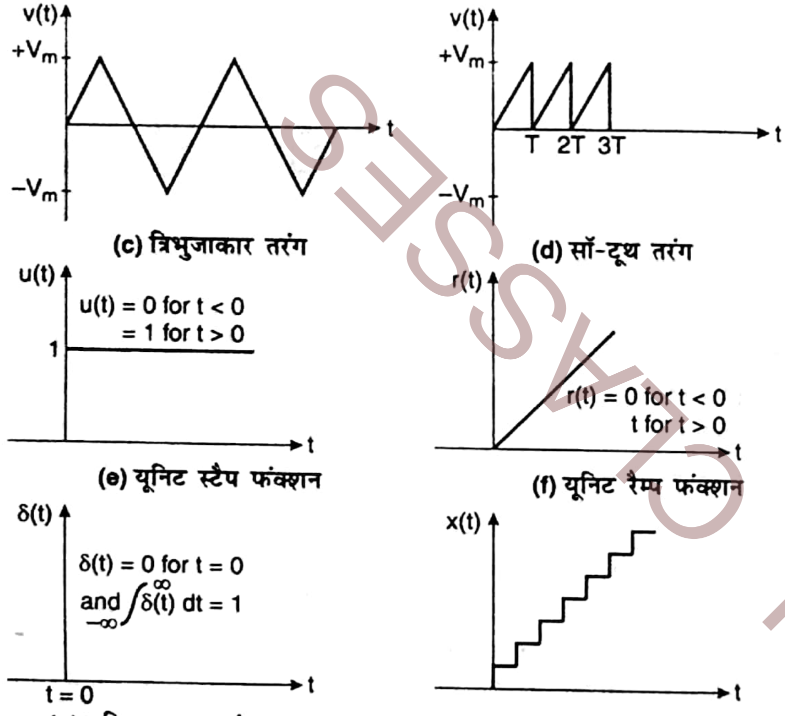
चित्र 6.1 में (a) से (h) तक विभिन्न प्रकार की तरंगें प्रदर्शित की गई हैं। नोट करें कि इनमें से साइन तरंग, वर्गाकार तरंग, त्रिभुजाकार तरंग तथा सॉ-टूथ तरंग periodic हैं, जबकि unit step, unit ramp, unit impulse, व staircase function non periodic हैं।



(a) साइन तरंग (b) वर्गाकार तरंग

चित्र 6.1—वर्गाकार तरंग

Scanned with CamScanner



(c) त्रिभुजाकार तरंग (d) सॉ-टूथ तरंग (e) यूनिट स्टैप फंक्शन (f) यूनिट रैम्प फंक्शन (g) यूनिट इम्पल्स फंक्शन (h) यूनिट स्टेयर केस फंक्शन

चित्र 6.1

§ 6.3. ट्रांज़ियंट प्रक्रिया (Transient Phenomenon) :

यदि किसी परिपथ, जिसमें ऊर्जा संचित करने वाले घटक (जैसे संधारित्र या प्रेरक) लगे हों, के ऊर्जा स्रोत का मान अकस्मात् ही परिवर्तित कर दिया जाये, तो परिपथ का ऊर्जा स्तर (energy level) विचलित (disturb) हो जाता है।

अतः परिपथ को अपनी प्रारम्भिक स्थायी अवस्था से दूसरी स्थायी अवस्था में पहुँचने में कुछ समय लगता है। प्रारम्भिक स्थायी अवस्था तथा अगली स्थायी अवस्था के बीच का समय अंतराल, क्षणिक समय (transient period) कहलाता है। ट्रांज़ियंट अवधि (transient period) में बहने वाली धारा, ट्रांज़ियंट धारा तथा वोल्टेज, ट्रांज़ियंट् वोल्टेज कहलाती है।

ट्रांज़ियंटस का शाब्दिक अर्थ है क्षणिक। ऊर्जा स्रोत के मान से अकस्मात् परिवर्तन होते ही परिपथ में ट्रांज़ियंट धारायें/वोल्टेज प्रकट हो जाती हैं तथा कुछ समय बाद समाप्त हो जाती हैं। यह समय परिपथ के घटकों के मान पर निर्भर करता है।

स्टैप इनपुट (Step input)—ट्रांज़ियंट प्रक्रिया का अध्ययन करने हेतु परिपथ में स्टेप इनपुट (चित्र 6.2) देते हैं। इसके लिये समय $t = 0$ पर परिपथ में लगे स्विच को ऑन कर देते हैं (या एक पोज़ीशन से दूसरी पोज़ीशन पर शिफ्ट करते है) जिससे स्रोत वोल्टेज परिपथ में आरोपित (apply)

चित्र 6.2—स्टैप इनपुट

हो जाती है। $t = 0$ से तुरन्त पहले तथा $t = 0$ के तुरन्त बाद के समय को क्रमशः $t = 0^-$ तथा $t = 0^+$ से प्रदर्शित किया जाता है।

अगले खण्डों में दिये गये विश्लेषण में निम्न बातों का ध्यान रखें—

(i) संधारित्र की वोल्टेज में अकस्मात् परिवर्तन नहीं हो सकता अर्थात् यदि $t = 0$ पर स्विच बन्द किया जाये (या खोला जाये) तो भी, संधारित्र वोल्टेज स्विच बन्द होने (या खोले जाने) के तुरन्त पहले तथा स्विच बन्द होने (या खोले जाने) के तुरन्त बाद समान रहती है अर्थात्

$$v_c(t = 0^-) = v_c(t = 0^+) = v_c(t = 0)$$

या
$$v_c(0^-) = v_c(0^+) = v_c(0) \qquad \ldots(6.1)$$

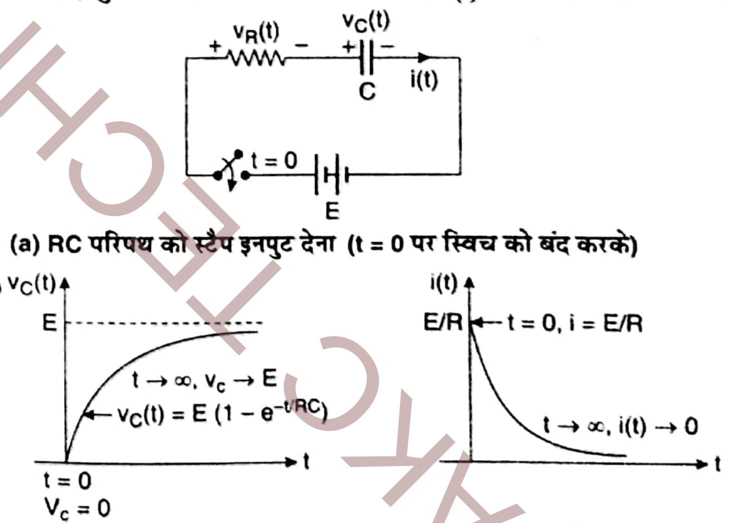
(ii) प्रेरक की धारा में अकस्मात परिवर्तन नही हो सकता अर्थात् यदि $t = 0$ पर स्विच बन्द किया जाये (या खोला जाये) तो भी प्रेरक धारा स्विच बन्द होने (या खोले जाने) के तुरन्त पहले तथा स्विच बन्द होने (या खोले जाने) के तुरन्त बाद समान रहती है अर्थात्

$$i_L(t = 0^-) = i_L(t = 0^+) = i_L(t = 0)$$

या
$$i_L(0^-) = i_L(0^+) = i_L(0) \qquad \ldots(6.2)$$

§ 6.4. *RC* परिपथ में ट्रांज़ियंट प्रक्रिया (Transients in *RC* Circuit) :

चित्र 6.3 (a) में *RC* परिपथ प्रदर्शित किया गया है तथा इसे बैटरी *E* के एक्रौस जोड़ा गया है। माना $t = 0$ पर स्विच *S* को ऑन कर देते हैं जिससे बैटरी *E* परिपथ से जुड़ जाती है तथा परिपथ को स्टैप इनपुट मिल जाता है। अतः परिपथ में धारा $i(t)$ प्रवाहित होने लगती है (कोष्ठक में



(a) RC परिपथ को स्टैप इनपुट देना (t = 0 पर स्विच को बंद करके)

(b) RC परिपथ में समय तथा संधारित्र वोल्टता के मध्य ग्राफ (c) RC परिपथ में ट्राजियंट धारा

चित्र 6.3

AKC TECHNICAL CLASSES

Scanned with CamScanner

t इंगित करता है कि यह धारा, समय के साथ परिवर्तित होती है, अर्थात् इसका मान समय पर निर्भर करता है)।

धारा $i(t)$ संधारित्र C को आवेशित करती है। यदि समय t पर संधारित्र में आवेश $q(t)$ मान लिया जाये तो—

$$q(t) = C\,v_c(t) \quad \ldots(i)$$

जहाँ $v_c(t)$ समय t पर संधारित्र के एक्रौस वोल्टेज है।

अतः परिपथ में प्रवाहित धारा,

$$i(t) = \frac{dq(t)}{dt} = \frac{d}{dt}\{Cv_c(t)\} = C\frac{dv_c(t)}{dt} \quad \ldots(ii)$$

चित्र 6.3 (a) में किरचॉफ वोल्टेज नियम लगाने पर—

$$v_R(t) + v_c(t) = E$$

चूँकि

$$v_R(t) = i(t)\,R$$

$$i(t)\,.\,R + v_c(t) = E \quad \ldots(iii)$$

$i(t)$ का मान समीकरण (ii) समीकरण (iii) में रखने पर—

$$RC\frac{dv_c(t)}{dt} + v_c(t) = E$$

या

$$\frac{dv_c(t)}{dt} + \frac{v_c(t)}{RC} = \frac{E}{RC} \quad \ldots(iv)$$

समीकरण (iv) डिफ्रैन्शियल समीकरण (Differential equation) है, जिसका हल करके $v_c(t)$ का मान ज्ञात किया जा सकता है।

समीकरण (iv) का इंटीग्रेटिंग फैक्टर (I.F.)—

$$e^{\int \frac{1}{RC}dt} = e^{t/RC}$$

अतः समीकरण (iv) का हल*

$$v_c(t)\,.\,e^{t/RC} = \int \frac{E}{RC}\,.\,e^{t/RC}\,.\,dt + K$$

$$v_c(t)\,e^{t/RC} = \frac{E}{RC}\int e^{t/RC}dt + K$$

$$v_c(t)e^{t/RC} = \frac{E}{RC}\cdot\frac{e^{t/RC}}{1/RC} + K$$

अतः

$$v_c(t) = E + K\,e^{-t/RC} \quad \ldots(v)$$

* डिफ्रैन्शियल समीकरण $\frac{dx}{dt} + Ax = B$ का हल

$$x\,(IF) = \int B\,(IF)\,dx + K$$

जहाँ $IF = e^{\int A\,dx}$ तथा K = नियतांक

समीकरण 6.1 के अनुसार

$$v_c(t = 0^-) = v_c(t = 0^+) = v_c(t = 0)$$

चूँकि $t = 0$ पर (अर्थात् प्रारम्भ में) संधारित्र के एक्रौस वोल्टेज शून्य थी।

अतः समीकरण (v) में $t = 0$ रखने पर—

$$v_c(t = 0) = E + Ke^0$$

$$0 = E + K$$

या

$$K = -E \quad \ldots(vi)$$

K का मान समीकरण (v) में डालने पर—

$$v_c(t) = E\,(1 - e^{-t/RC}) \quad \ldots(6.3)$$

स्थायी अवस्था (steady state) में संधारित्र के एक्रौस वोल्टेज (V_{ss}) का मान समीकरण 6.3 में $t = \infty$ डाल कर निकाला जा सकता है। अतः

$$V_{ss} = v_c(t = \infty) = E\,(1 - e^{-\infty})$$

$$= E \quad \ldots(vii)$$

अर्थात् स्थायी अवस्था में संधारित्र, वोल्टेज E तक आवेशित हो जाता है।

समीकरण 6.3, स्विच S के ऑन होने के पश्चात् संधारित्र वोल्टेज $v_c(t)$ को प्रदर्शित करती है; इसमें E स्थायी आवस्था वोल्टेज तथा $-Ee^{-t/RC}$ ट्रांजियंट वोल्टेज है।

चित्र 6.3 (b) में $v_c(t)$ का ग्राफ प्रदर्शित किया गया।

परिपथ की धारा $i(t)$ का मान निम्न प्रकार से प्राप्त कर सकते हैं :

$$i(t) = C\frac{dv_c(t)}{dt} = C\frac{d}{dt}[E - E\,e^{-t/RC}]$$

$$= C\left[0 - E\left(-\frac{1}{RC}\right).\,e^{-t/RC}\right]$$

अतः

$$i(t) = \frac{E}{R}e^{-t/RC} \quad \ldots(6.4)$$

स्विच ऑन (Switch on) करने के तुरन्त बाद ($t = 0^+$) पर धारा का मान,

$$i(t = 0) = \frac{E}{R}e^0 = \frac{E}{R}$$

स्थायी अवस्था में धारा का मान,

$$i_{ss} = i(t = \infty) = \frac{E}{R}e^{-\infty} = 0 \quad \ldots(viii)$$

समीकरण 6.4 का plot (अर्थात् धारा तथा समय के मध्य ग्राफ) चित्र 6.3 (c) में प्रदर्शित किया जाता है।

समीकरण 6.3 (तथा उसके plot चित्र 6.3 (b)) तथा समीकरण 6.4 (तथा उसके plot चित्र 6.3 (c)) को देखकर निम्न बातें स्पष्ट होती हैं—

(i) स्विच को ऑन करने के तुरन्त बाद (अर्थात् अकस्मात्) कैपेसिटर वोल्टेज में परिवर्तन नहीं होता ($v_c(0^-) = v_c(0^+) = 0$)।

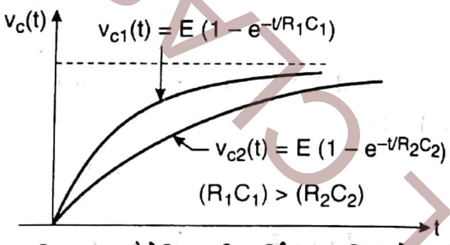
AKC TECHNICAL CLASSES

Scanned with CamScanner

(ii) स्विच को ऑन करने के तुरन्त बाद चार्जिंग धारा प्रारम्भ होती है $\left(i\,(0) = \frac{E}{R}\right)$ । यह धारा कैपेसिटर को चार्ज करने लगती है (समीकरण 6.3) जिससे कैपेसिटर वोल्टेज बढ़ने लगती है।

(iii) जैसे-जैसे कैपेसिटर वोल्टेज बढ़ने लगती है (चित्र 6.3 (b)), चार्जिंग धारा का मान कम होने लगता है।

(iv) कैपेसिटर के चार्जिंग की गति R तथा C का गुणनफल (अर्थात् RC) पर निर्भर करती है अर्थात् यदि R तथा C का गुणनफल जितना कम होगा, चार्जिंग उतनी ही तीव्र गति से (अर्थात् कम समय में) होगी। RC के दो मानों पर चित्र 6.4 में कैपेसिटर की चार्जिंग दिखाई गई है। R तथा C के गुणनफल को परिपथ का समय नियतांक (time constant) कहा जाता है (ध्यान दें कि RC गुणनफल की विमा (dimension) समय की विमा के समान होती है अर्थात् RC की विमा $= [T]$



चित्र 6.4—कैपेसिटर की चार्ज़िंग पर परिपथ के time constant RC का प्रभाव

(v) एक समय नियतांक अर्थात् $t = RC$ (one time constant) के पश्चात् संधारित्र वोल्टता का मान (समीकरण 6.3 में $t = RC$ डालने पर),

$$v_C(t = RC) = E\,(1 - e^{-\frac{RC}{RC}}) = E\,(1 - e^{-1}) = 0{\cdot}632\,E$$

अर्थात् एक time constant के पश्चात् संधारित्र अपने चार्जिंग वोल्टेज का 63·2 % चार्ज हो जाता है। तालिका 6.2 में समय नियतांकों के विभिन्न मानों पर संधारित्र वोल्टेज की गणना की गई है—(इस तालिका की गणना हेतु ध्यान दें कि $e^{-1} = 0{\cdot}368, e^{-2} = 0{\cdot}135, e^{-3} = 0{\cdot}05$ तथा $e^{-4} = 0{\cdot}02$) ।

तालिका 6.1

Time	Capacitor voltage $v_c\,(t) = E\,(1 - e^{-t/RC})$	Current $i_c\,(t) = \frac{E}{R}e^{-t/RC}$
RC (one time constant)	$0{\cdot}632\,E$	$0{\cdot}368\,\frac{E}{R}$
$2RC$ (two time constants)	$0{\cdot}865\,E$	$0{\cdot}135\,\frac{R}{R}$
$3RC$ (three time constants)	$0{\cdot}950\,E$	$0{\cdot}05\,\frac{E}{R}$
$4RC$ (four time constants)	$0{\cdot}98\,E$	$0{\cdot}02\,\frac{E}{R}$

(vi) तालिका 6.1 से स्पष्ट है कि तीन या चार समय नियतांक बाद कैपेसिटर लगभग पूर्णतः चार्ज हो जाता है तथा चार्जिंग धारा लगभग समाप्त हो जाती है।

(vii) नोट करें कि स्विच को ऑन करने के बाद परिपथ में प्रवाहित धारा उसकी ट्रांजियंट धारा I_t तथा स्थिर अवस्था I_{ss} धारा का योग होती है

$$i\,(t) = I_{ss} + I_t$$

चूँकि समीकरण 6.4 के अनुसार $i\,(t) = \frac{E}{R}e^{-t/RC}$

समीकरण (viii) के अनुसार $I_{ss} = 0$

अतः ट्रांजियंट धारा $I_t = i\,(t) - I_{ss} = \frac{E}{R}e^{-t/RC} - 0$

$$I_t = \frac{E}{R}e^{-t/RC} \qquad \ldots(6.5)$$

इसी प्रकार समीकरण (6.3) व समीकरण (vii) की सहायता से ट्रांजियंट कैपेसिटर वोल्टेज के मान की गणना की जा सकती है—

$$v_t = v_C(t) - v_{ss} = E\,(1 - e^{-t/RC}) - E$$

$$V_t = -E\,e^{-t/RC} \qquad \ldots(6.6)$$

स्पष्ट है कि यदि $t \to \infty$ तो $V_t \to 0$ तथा $I_t \to 0$, अर्थात् कुछ समय पश्चात् ट्रांज़ियंट वोल्टेज तथा धारायें स्वतः समाप्त हो जाती हैं।

संधारित्र का अनावेशन (Discharging of capacitor)—चित्र 6.5 (a) का अध्ययन कीजिये। मान लीजिये कि स्विच काफी समय से स्थिति (Position 1) पर है। अतः संधारित्र पूर्णतः आवेशित है तथा स्थायी अवस्था में है। अतः उसके एक्रौस वोल्टेज E है तथा धारा शून्य है। अर्थात्

$$v_c(t = 0^-) = E$$

$$i_c(t = 0^-) = 0$$

(चूँकि $t = 0$ पर स्विच की पोजीशन चेंज की जानी है, अतः $t = 0^-$ स्विच के पोजीशन चेंज होने से तुरन्त पहले की स्थिति दर्शाता है)। अब यदि $t = 0$ पर स्विच की स्थिति Position 2 पर लायी जाये तो , बैटरी E परिपथ से हट जायेगी तथा संधारित्र अनावेशित होने लगेगा। परिपथ में अनावेशन धारा $i\,(t)$ प्रवाहित होने लगेगी। परिपथ में (पोज़ीशन 2 की स्थिति में) किरचॉफ वोल्टेज नियम लगाने पर—

$$v_R(t) + v_C(t) = 0 \qquad \ldots(\text{i})$$

या $$i(t)\,R + v_C(t) = 0 \quad \therefore \quad v_R(t) = i(t)\,R$$

या $$RC\,.\frac{dv_C(t)}{dt} + v_C\,(t) = 0 \quad \therefore \quad i\,(t) = C\frac{dv_C(t)}{dt}$$

या $$\frac{dv_C(t)}{v_C(t)} = -\frac{v_C(t)}{RC}$$

या $$\frac{dv_C(t)}{dt} = -\frac{dt}{RC} \qquad \ldots(\text{ii})$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

समीकरण (ii) का अवकलन (integration) करने पर—

$$\log_e v_C(t) = -\frac{t}{RC} + K \quad ...(iii)$$

$t = 0^-$ पर संधारित्र के एक्रौस वोल्टेज (voltage) का मान E था।
अतः समीकरण 6.1 के अनुसार

$$v_C(t = 0^+) = v_C(t = 0^-) = v_C(t = 0) = E$$

समीकरण (iii) में $v_C(t = 0) = E$ डालने पर—

$$\log_e E = +K$$

K का मान समीकरण (iii) में डालने पर—

$$\log_e v_C(t) = -\frac{t}{RC} + \log_e E$$

या
$$\log_e v_C(t) - \log_e E = -\frac{t}{RC}$$

या
$$\log_e \frac{v_C(t)}{E} = -\frac{t}{RC}$$

या
$$\frac{v_C(t)}{E} = e^{-t/RC}$$

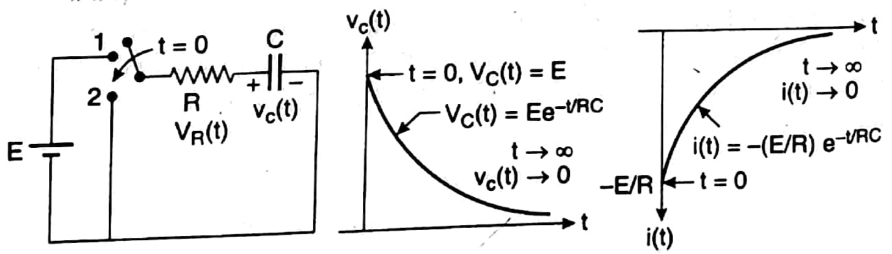
या
$$v_c(t) = Ee^{-t/RC} \quad ...(6.7)$$

अतः अनावेशन धारा,
$$i(t) = C\frac{dv_C(t)}{dt} = C\frac{d}{dt}(E\, e^{-t/R.})$$

$$= E\left(-\frac{1}{R}\right)e^{-t/R.}$$

अतः
$$i(t) = -\frac{E}{R}e^{-t/R.} \quad ...(6.8)$$

समीकरण 6.7 व 6.8 को क्रमशः चित्र 6.5(b) व 6.5 (c) में प्लॉट किया गया है।



(a) संधारित्र का अनावेशन (b) संधारित्र पर वोल्टता (c) अनावेशन धारा

चित्र 6.5

समीकरण 6.7 (चित्र 6.5 (b)) व समीकरण 6.8 (चित्र 6.5 (c)) से निम्न बाते स्पष्ट हैं—

(i) स्विच की पाज़ीशन चेंज करने के पश्चात् कैपेसिटर वोल्टेज में अकस्मात् परिवर्तन नहीं होता।

(ii) स्विच की पोज़ीशन चेंज करते ही डिस्चार्ज धारा प्रवाहित होने लगती है तथा कैपेसिटर डिस्चार्ज होने लगता है (अर्थात् कैपेसिटर कम वोल्टेज होने लगती है)।

(iii) कैपेसिटर की डिस्चार्जिंग की गति समय नियतांक (time constant) RC पर निर्भर करती है। यदि time constant कम होगा, तो डिस्चार्जिंग उतनी ही कम समय में (अर्थात् fast) होगी।

एक समय नियतांक के पश्चात् कैपेसिटर वोल्टेज (समीकरण 6.5 में $t = RC$ डालने पर)

$$v_C(t = RC) = E\, e^{\frac{-RC}{RC}} = E\, e^{-1} = 0{\cdot}368\, E$$

अर्थात् एक time constant के पश्चात् कैपेसिटर अधिकतम वोल्टेज E का 36·8% डिस्चार्ज हो जाता है। तीन या चार time constant में कैपेसिटर लगभग पूर्णतः डिस्चार्ज हो जाता है, अर्थात् उसकी वोल्टेज लगभग शून्य हो जाती है तथा डिस्चार्ज धारा भी बंद हो जाती है (चित्र 6.5 (b) तथा 6.5 (c))।

अभ्यास प्रश्न

(i) सिद्ध कीजिये कि RC की विमा $[T]$ होती है।

(ii) एक RC परिपथ चित्र 6.3(a) की भाँति संयोजित है। ($R = 1\ k\Omega, C = 22\ \mu F$ तथा $E = 10\ V$)—

(a) यदि $t = 0$ पर स्विच को बन्द किया जाये तो $t = 44\ \mu s$ पर कैपेसिटर वोल्टेज बताइये।

(b) यदि $t = 220\ \mu s$ पर स्विच को बंद किया जाये व $t = 264$ s पर कैपेसिटर वोल्टेज बताइये।

(c) यदि स्विच को $t = 500\ \mu s$ पर बंद किया जाये तो $t = 510\ \mu s$ पर कैपेसिटर वोल्टेज बताइये।

(iii) एक श्रेणी RC परिपथ में, $R_1 = 10\ k\Omega, C_1 = 22\ \mu F$ तथा दूसरे RC परिपथ में $R_2 = 1\ k\Omega$ तथा $C_2 = 1\ \mu F$। यदि इन दोनों RC परिपथ के कैपेसिटरों को 10 V की बैटरी द्वारा चार्ज किया जाता है तो इनके कैपेसिटरों को 95% चार्ज होने में कितना-कितना समय लगेगा? कौन सा कैपेसिटर जल्दी चार्ज होगा तथा क्यों? (संकेत : RC परिपथ में C को 95% चार्ज होने में 3-time constants के बराबर समय लगता है (तालिका 6.1))।

§ 6.5. RL परिपथ में ट्रांज़ियंट प्रक्रिया (Transients in RL Circuit) :

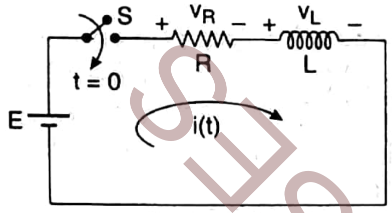
चित्र 6.6 (a) में RL परिपथ दिखाया गया है तथा श्रेणी क्रम में बैटरी E संयोजित की गयी है।

माना, स्विच को ऑन करने के पश्चात् परिपथ में धारा $i(t)$ प्रवाहित होने लगती है।
प्रेरक पर उत्पन्न वोल्टेज,

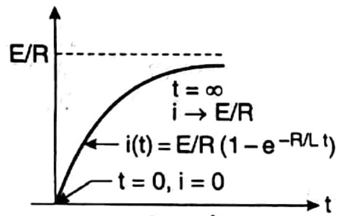
$$v_L(t) = \frac{L\, di(t)}{dt} \quad ...(i)$$

प्रतिरोध पर वोल्टेज,
$$v_R(t) = i(t)\, R \quad ...(ii)$$

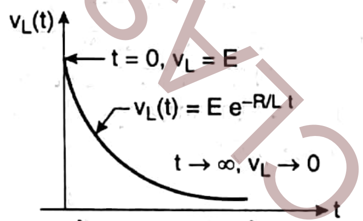
Scanned with CamScanner



(a) RL परपिथ में स्टैप इनपुट देना
(t = 0 पर स्विच को क्लोज करके)



(b) RL परिपथ में धारा



(c) प्रेरक पर उत्पन्न वोल्टता

चित्र 6.6

परिपथ में किरचॉफ वोल्टेज नियम लगाने पर—

$$E = v_R(t) + v_L(t)$$

या
$$E = i(t)R + \frac{Ldi(t)}{dt} \qquad \ldots(iii)$$

अतः
$$\frac{di(t)}{dt} + \frac{R}{L} i(t) = \frac{E}{L} \qquad \ldots(iv)$$

डिफ्रैंशियल समीकरण (iv) का इन्टीग्रेटिंग फैक्टर (I.F.),

$$e^{\int \frac{R}{L} dt} = e^{(R/L)t}$$

अतः समीकरण (iv) का हल—

$$i(t)\, e^{(R/L)t} = \int \frac{E}{L} e^{(R/L)t} dt + K$$

$$i(t)\, e^{(R/L)t} = \frac{E}{L} \frac{e^{(R/L)t}}{R/L} + K$$

$$i(t) = \frac{E}{R} + K e^{(-R/L)t} \qquad \ldots(v)$$

प्रेरक में धारा का मान अकस्मात् नहीं बदल सकता (समीकरण 6.2 देखें) अर्थात् स्विच ऑन करने से पहले धारा का मान शून्य था तो स्विच ऑन करने के तुरन्त बाद भी धारा का मान शून्य रहेगा। अतः

$$i(t = 0^-) = i(t = 0^+) = 0$$

समीकरण (v) में $t = 0$ पर $i(t) = 0$ डालने पर—

$$0 = \frac{E}{R} + k \cdot e^0 \quad \text{या} \quad K = -\frac{E}{R} \qquad (\because e^0 = 1)$$

K का मान समीकरण (v) में डालने पर—

$$i(t) = \frac{E}{R}[1 - e^{-(R/L)t}] \qquad \ldots(6.9)$$

धारा का स्थायी अवस्था में मान (steady state voltage)

$$I_{ss} = i(t = \infty) = \frac{E}{R}(1 - e^{-\infty}) = \frac{E}{R} \qquad \ldots(vi)$$

अतः धारा, $i = 0$ से प्रारम्भ होकर अन्ततः $i = \frac{E}{R}$ पर पहुँच जाती है।
धारा तथा समय के मध्य ग्राफ चित्र 6.6 (b) में प्रदर्शित किया गया है।

प्रेरक के एक्रौस वोल्टेज, $v_L(t) = L\frac{di(t)}{dt} = L\frac{d}{dt}\left(\frac{E}{R}(1 - e^{-(R/L)t}\right)$

अतः
$$v_L(t) = Ee^{-(R/L)t} \qquad \ldots(6.10)$$

इसको चित्र 6.6 (c) में प्रदर्शित किया गया है।

समय स्थिरांक (Time contant)—इस परिपथ के समय स्थिरांक T का मान,

$$T = \frac{L}{R}$$

यह समय का वह मान है जिसमें ट्रांजियंट बढ़कार धारा शून्य से अपने अधिकतम मान का 67% हो जाती है।

$\frac{L}{R}$ की विमा समय की विमा के समान होती है

$$\left[\frac{L}{R}\right] = [T]$$

समीकरण 6.9 (तथा उसके प्लॉट चित्र 6.6 (b)) तथा समीकरण 6.10 (तथा उसके प्लॉट चित्र 6.6 (c)) को देखकर निम्न बातें स्पष्ट होती हैं—

(i) स्विच का ऑन करने के तुरन्त बाद (अर्थात अकस्मात्) इंडक्टर धारा में परिवर्तन नहीं होता ($i_L(0^-) = i_L(0^+) = i_L(0) = 0$)।

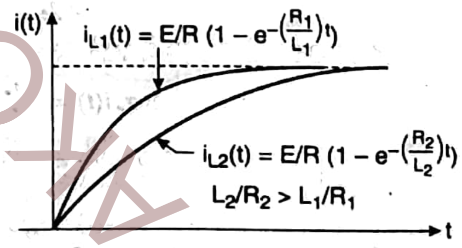
(ii) परिपथ में प्रवाहित ट्रांजियंट धारा (समीकरण 6.9 व समीकरण (vi) की सहायता से)।

$$I_t = i(t) - I_{ss} = \frac{E}{R}(1 - e^{-R/Lt}) - \frac{E}{R}$$

$$I_t = -\frac{E}{R}e^{-R/Lt} \qquad \ldots(6.11)$$

यदि $t \to \infty$, $I_t \to 0$, अर्थात कुछ समय पश्चात् ट्रांजियंट धारा मृत हो जाती है।

(iii) धारा को अपने अधिकतम मान तक पहुँचने के लगने वाला समय परिपथ के समय



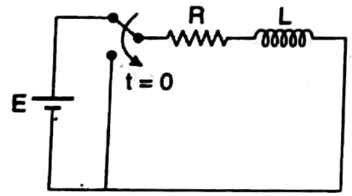
चित्र 6.7—इंडक्टर धारा पर परिपथ के time constant का प्रभाव

AKC TECHNICAL CLASSES

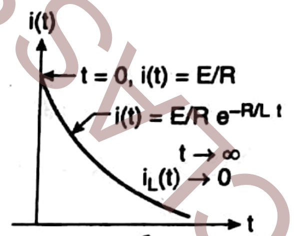
Scanned with CamScanner

नियतांक पर निर्भर करता है, अर्थात् $\frac{L}{R}$ का मान कम होने पर धारा को अपने अधिकतम मान पर पहुँचने में कम समय लगता है (चित्र 6.7)।

लघुपथित धारा (Short Circuit Current)—यदि किसी RL परिपथ में धारा का मान E/R हो (चित्र 6.8 (a)) (अर्थात् स्विच काफी समय से पोजीशन 1 पर हो) तथा परिपथ को $t = 0$ पर परिपथ को लघुपथित कर दिया जाये (अर्थात् स्विच को पोजीशन 1 से 2 पर कर दिया जाये) तो परिपथ में प्रवाहित लघुपथित धारा का मान, KVL (Kirchoff के वोल्टेज नियम) की सहायता से निकाला जा सकता है।



(a) स्विच की पोजीशन को 1 से 2 पर करके RL परिपथ को लघुपथित करना



(b) लघुपथित धारा

चित्र 6.8

परिपथ में KVL लगाने पर—

$$L\frac{di(t)}{dt} + i(t) \cdot R = 0$$

$$\frac{di(t)}{i(t)} = -\frac{R}{L}dt$$

समाकलन करने पर— $$\log_e i(t) = -\frac{R}{L}t + K \quad \ldots(i)$$

चूँकि $$i\,(t = 0^-) = \frac{E}{R}$$

अतः $$i\,(t = 0^+) = i\,(t = 0^-) = i\,(t = 0) = \frac{E}{R}$$

$t = 0$ पर $i\,(t) = \frac{E}{R}$ डालने पर—

$$\log_e \frac{E}{R} = K$$

K का मान समीकरण (i) में रखने पर—

$$\log_e i(t) = -\frac{R}{L}t + \log_e \frac{E}{R}$$

$$\log_e \frac{i(t)}{E/R} = -\frac{R}{L}t$$

$$i(t) = \frac{E}{R}e^{-(R/L)t} \quad \ldots(6.12)$$

इस समीकरण को चित्र 6.8 (b) में बनाया (plot) किया गया है।

अभ्यास प्रश्न

(a) सिद्ध कीजिये कि $\frac{L}{R}$ की विमा [T] होती है।

(b) एक RL परिपथ चित्र 6.6 (a) की भाँति संयोजित है ($R = 1\,k\Omega, L = 2$ mH तथा $E = 10$ V। यदि $t = 50\,\mu s$ पर स्विच को बंद किया जाता है तो परिपथ में प्रवाहित धारा का मान ज्ञात कीजिये—

(i) $t = 52\,\mu s$ पर

(ii) $t = 53\,\mu s$ पर

(iii) $t = 54\,\mu s$ पर।

§ 6.6. डिफ्रैंशियेटिंग तथा इंटीग्रेटिंग परिपथ (Differentiating and Integrating Circuits) :

अवकलन परिपथ (Differentiating circuit)—वह होता है जिसका आउटपुट सिगनल, इनपुट सिगनल के अवकलन (differential) के समानुपाती होता है। दूसरे शब्दों में, हम कह सकते हैं कि आउटपुट सिगनल इनपुट सिगनल के ढाल (slope) के समानुपाती होता है अर्थात्

$$v_0 = K\frac{dv_i}{dt}$$

इन्टीग्रेटिंग परिपथ (Integrating circuit) वह होता है जिसका आउटपुट सिगनल, इनपुट सिगनल के समाकलन (Integral) के समानुपाती होता है अर्थात्

$$v_0 = K\int v_i\,dt$$

"In differentiating circuit, output is propotional to differential of the input signal while in integrating circuit, output is propotional to the integral of the input signal."

§ 6.7. *RC* डिफ्रैंशेटिंग परिपथ (*RC* Differentiating Circuit) :

RC डिफ्रैंशेटिंग (Differentiating) परिपथ चित्र 6.9 में प्रदर्शित किया गया है, जिसमें प्रतिरोध तथा संधारित्र श्रेणी क्रम में जुड़े हैं। इस परिपथ में आउटपुट, प्रतिरोध R के एक्रौस प्राप्त की जा रही है। माना कि इनपुट एक periodic तरंग है जिसका टाइम पीरियड T_P है।

यदि संधारित्र C पर आवेश q माना जाये तो संधारित्र पर वोल्टेज,

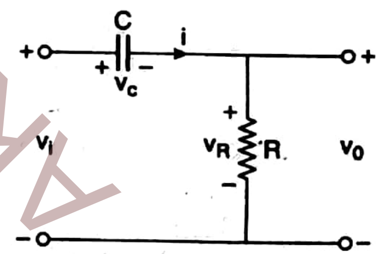
$$v_c = \frac{q}{C}$$

या $$v_c = \frac{1}{C}\int i\,dt \quad [\because q = \int i\,dt]$$

प्रतिरोध R के एक्रौस वोल्टेज, $v_R = iR$

इनपुट लूप (loop) पर किरचॉफ वोल्टेज नियम लगाने पर—

$$v_i = v_c + v_R \quad \text{या} \quad v_i = \frac{1}{C}\int i\,dt + iR$$



चित्र 6.9—डिफ्रैंशेटिंग परिपथ

यदि परिपथ का समय स्थिरांक RC इनपुट वोल्टेज के समय काल (time period) की तुलना में कम है (अर्थात् ($RC << T_p$) तो संधारित्र तीव्र गति से आवेशित तथा अनावेशित होगा। इससे उक्त समीकरण का पहला पद $\left(\frac{1}{C}\int i\,dt\right)$ अधिक प्रभावी होगा। अतः

$$v_i = \frac{1}{C}\int i\,dt \qquad \left(\because \frac{1}{C}\int i\,dt >> iR\right)$$

या
$$Cv_i = \int i\,dt$$

उक्त समीकरण के दोनों साइड (sides) को अवकलित (differentiate) करने पर—

$$C\frac{dv_i}{dt} = \frac{d}{dt}\left(\int i\,dt\right)$$

या
$$C\frac{dv_i}{dt} = i$$

या
$$i = C\frac{dv_i}{dt}$$

चूँकि आउटपुट प्रतिरोध पर ली जा रही है ($v_0 = v_R$), अतः,

$$v_0 = iR = RC\frac{dv_i}{dt}$$

अतः
$$v_0 \propto \frac{dv_i}{dt}$$

इस प्रकार आउटपुट सिगनल, वोल्टेज के अवकलन के समानुपाती है। इसलिये इस परिपथ को डिफ्रैंशियेटिंग परिपथ (differentiating circuit) कहते हैं।

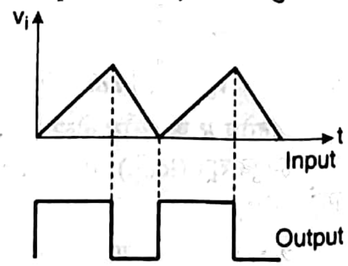
RC डिफ्रैंशियेटिंग परिपथ के विषय में निम्न बातें महत्वपूर्ण हैं—

(i) यह परिपथ differentiator की भाँति तभी व्यवहार करेगा जब components की values proper होंगी। यह आवश्यक है कि परिपथ के time constant RC का मान इनपुट तरंग के time period T_p की तुलना में काफी कम हो ($RC << T_p$)। इसके साथ-साथ यह भी आवश्यक है कि ऑपरेटिंग आवृत्ति पर कैपेसिटर C का प्रतिघात X_C $\left(X_C = \frac{1}{2\pi fC}\right)$, प्रतिरोध R के मान के 10 गुना या अधिक होना चाहिये।

(ii) यदि इस परिपथ पर d.c. (अर्थात् constant input) दी जाये, तो आउटपुट zero होगा। (constant का differential zero होता है)।

(iii) यदि इस परिपथ को sine wave input दी जाये तो आउटपुट पर cosine wave (अर्थात् 90° फेज शिफ्ट) प्राप्त होगी।

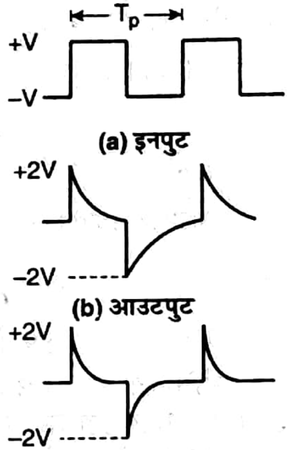
(iv) इसको square wave input देने पर sharp narrow pulses (अर्थात् spikes) अर्थात नुकीली तरंगें प्राप्त होंगी।



चित्र 6.10

(v) इनपुट पर triangular wave देने पर आउटपुट पर rectangular wave प्राप्त होगी (चित्र 6.10)।

वर्गाकार तरंग इनपुट (Square Wave Input)—यदि एक RC डिफ्रैंशियेटर पर वर्गाकार तरंग चित्र 6.11 (a) दी जाती है तो प्राप्त आउटपुट चित्र 6.11 (b) में प्रदर्शित की गई है।



चित्र 6.11

(i) जब वोल्टेज $t = 0$ पर $-$V से $+$V पर जाती है, तो संधारित्र लघुपथ की तरह व्यवहार करता है (अर्थात् चूँकि संधारित्र पर वोल्टेज में अकस्मात् परिवर्तन नहीं हो सकता (समीकरण 6.1)), अतः, प्रतिरोध वोल्टता बढ़ जाती है अर्थात्

चूँकि $\quad v_i = v_c + v_R$

अतः $\quad \Delta v_i = \Delta v_c + \Delta v_R$

चूँकि $\quad \Delta v_c = 0$

अतः $\quad \Delta v_R = \Delta v_i$

$$\Delta v_R = V - (-V) = 2V$$

चूँकि आउटपुट प्रतिरोध R के एक्रौस लेते हैं, अतः आउटपुट पर + 2V वोल्टेज प्राप्त होती है।

(ii) अब संधारित्र आवेशित होना प्रारम्भ करता है, अतः संधारित्र के एक्रौस वोल्टेज बढ़ने लगती है इसलिये प्रतिरोध के एक्रौस आउटपुट घटने लगती है। जब संधारित्र पूर्णतः आवेशित हो जाता है तो प्रतिरोध के एक्रौस वोल्टेज शून्य हो जाती है, अतः शून्य आउटपुट प्राप्त होती है।

(iii) यदि वोल्टेज + V से – V की ओर जाती है तो, प्रारम्भ में संधारित्र लघुपथ की तरह व्यवहार करता है; आउटपुट – 2V प्राप्त होती है।

(iv) संधारित्र आवेशित हो जाने के कारण कुछ समय बाद आउटपुट शून्य हो जाती है।

यदि समय स्थिरांक (RC) का मान इनपुट तरंग के समय काल T_p (time period) से अत्यंत कम कर दिया जाये, संधारित्र बहुत जल्दी आवेशित हो जाता है तथा आउटपुट पर नुकीली तरंगें (spikes) प्राप्त होती हैं (चित्र 6.11 (c))।

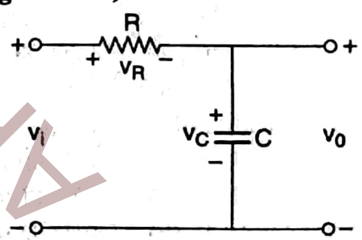
अतः यह परिपथ डिफ्रैंशियेटर की भाँति कार्य करता है।

§ 6.8. RC इन्टीग्रेटिंग परिपथ (RC Integrating Circuit) :

यदि एक RC परिपथ में आउटपुट संधारित्र के एक्रौस ली जाये तो परिपथ इन्टीग्रेटर (Integrator) की तरह कार्य करता है (चित्र 6.12)।

यदि इस परिपथ को टाइम पीरियड T_p का इनपुट v_i दी जाये तो परिपथ में किरचॉफ वोल्टेज नियम लगाने पर—

$$v_i = iR + \frac{q}{C}$$



चित्र 6.12— RC इंटीग्रेटिंग परिपथ

Scanned with CamScanner

या
$$v_i = iR + \frac{1}{C}\int i\,dt$$
या
$$i = \frac{v_i}{R} - \frac{1}{RC}\int i\,dt$$

इन्टीग्रेटिंग सर्किट में प्रतिरोध का मान उच्च होता है तथा संधारित्र की धारिता भी उच्च होती है इसलिये इसका समय स्थिरांक RC भी उच्च होता है।

इस कारण उक्त समीकरण का दूसरा पद $\left(\frac{1}{RC}\int i\,dt\right)$ नगण्य माना जा सकता है।

अतः
$$i = \frac{v_i}{R}$$

आउटपुट संधारित्र के एक्रौस प्राप्त की जाती है ($v_0 = v_c$)—
$$v_0 = \frac{1}{C}\int i\,dt = \frac{1}{C}\int \frac{v_i}{R}.dt = \frac{1}{RC}\int v_i\,dt$$

अतः $$v_0 \propto \int v_i\,dt$$

चूँकि आउटपुट, इनपुट के समाकलन (Integral) के समानुपाती है, अतः इस परिपथ को इन्टीग्रेटिंग परिपथ कहा जाता है।

RC इन्टीग्रेटिंग परिपथ के विषय में निम्न बातें महत्वपूर्ण है—

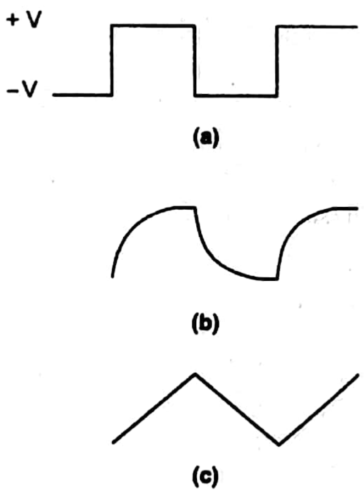
(i) इस परिपथ के time constant RC का मान इनपुट तरंग के टाइम पीरियट T_p से बहुत अधिक होना चाहिये, ($RC >> T_p$) तथा R का मान कैपेसिटर प्रतिघात X_c से दस गुना या अधिक होना चाहिये तभी यह परिपथ अच्छा इन्टीग्रेशन कर पायेगा।

(ii) इस परिपथ के इनपुट पर वर्गाकार तरंग देने पर आउटपुट पर त्रिभुजाकार तरंग प्राप्त होती है।

(iii) इस परिपथ के इनपुट पर rectangular तरंग देने पर आउटपुट पर sawtooth wave प्राप्त होती हैं।

(iv) यदि इस परिपथ के इनपुट पर d.c. (constant input) दी जाये, तो आउटपुट पर ramp तरंग प्राप्त होती है।

वर्गाकार तरंग इनपुट (Square Wave Input)—एक RC इन्टीग्रेटर परिपथ को वर्गाकार इनपुट (चित्र 6.13 (a)) देने पर प्राप्त आउटपुट चित्र 6.13 (b) में प्रदर्शित की गयी है।



चित्र 6.13—(a) इनपुट तरंग (b) आउटपुट तरंग (c) $RC >> T_p$ करने पर प्राप्त आउटपुट

(i) जब वोल्टेज + V से – V पर जाती है तो संधारित्र आवेशित होने लगता है। अतः संधारित्र के एक्रौस वोल्टेज चरघातांकी (exponentially) बढ़ती है।

(ii) जब वोल्टेज – V से + V पर जाती है तो संधारित्र के अनावेशित होने से संधारित्र के एक्रौस वोल्टेज चरघातांकी (exponentially) घटती है।

(iii) यदि परिपथ का समय स्थिरांक RC का मान इनपुट तरंग के समय काल (time period) से बहुत अधिक कर दिया जाये ($RC >> T_p$) तो (चित्र 6.13 (c)) में प्रदर्शित तरंग प्राप्त होती है।

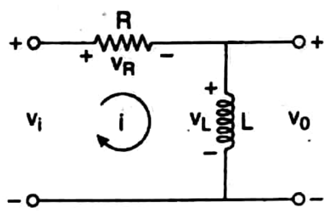
§ 6.9. RL डिफ्रैन्शियेटिंग परिपथ (RL Differentiating Circuit) :

चित्र 6.14 में RL डिफ्रैन्शियेटिंग (RL Differentiating) परिपथ दिखाया गया है। इसमें प्रतिरोध तथा प्रेरक को श्रेणी क्रम में जोड़ा गया है। अच्छा डिफ्रैन्शियेशन प्राप्त करने के लिये परिपथ के time constant $\frac{L}{R}$ का मान इनपुट तरंग के time period T_p की तुलना में बहुत कम होना चाहिये $\left(\frac{L}{R} >> T_p\right)$ ।

आउटपुट प्रेरक के एक्रौस प्राप्त की जाती है।

प्रतिरोध के एक्रौस वोल्टेज, $v_R = iR$ ...(i)

प्रेरक के एक्रौस वोल्टेज, $v_L = L\frac{di}{dt}$ ...(ii)



चित्र 6.14—RL डिफ्रैंशेटिंग परिपथ

परिपथ में किरचॉफ वोल्टेज समीकरण लगाने पर—
$$v_i = v_L + v_R$$
$$v_i = L\frac{di}{dt} + iR$$
$$\frac{v_i}{R} = \frac{L}{R}\frac{di}{dt} + i \qquad ...(iii)$$

यदि परिपथ के समय स्थिरांक $\frac{L}{R}$ का मान इनपुट तरंग (input waveform) के समय काल T_p (time period) से बहुत कम रखा जाये तो उक्त समीकरण के प्रथम पद $\frac{L}{R}\frac{di}{dt}$ को नगण्य मान सकते हैं।

अतः समीकरण (iii) से $$i = \frac{v_i}{R}$$

चूँकि आउटपुट वोल्टेज v_0 इंडक्टर के एक्रौस ली जा रही है ($v_0 = v_L$), अतः

परिपथ की आउटपुट वोल्टेज, $$v_0 = v_L$$

अतः $$v_0 = L\frac{di}{dt} = L\frac{d}{dt}\left(\frac{v_i}{R}\right) = \frac{L}{R}\frac{dv_i}{dt}$$

अतः $$v_0 \propto \frac{dv_i}{dt}$$

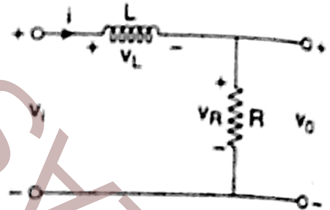
चूँकि आउटपुट का मान इनपुट के डिफ्रैंशियल के समानुपाती है, अतः, इसे डिरैन्शियेटिंग (Differentiating) परिपथ कहते हैं।

AKC TECHNICAL CLASSES

Scanned with CamScanner

§ 6.10. *RL* इंटीग्रेटिंग परिपथ (*RL* Integrating Circuit) :

यदि एक *RL* परिपथ में आउटपुट प्रतिरोध के एक्रौस ली जाये, तो परिपथ इन्टीग्रेटर (integrator) की तरह कार्य करता है (चित्र 6.15)। यह परिपथ तभी अच्छी इंटीग्रेशन करेगा, यदि परिपथ के time constant $\frac{L}{R}$ का मान इनपुट तरंग के time period T_p के मान की तुलना में बहुत अधिक हो $\left(\frac{L}{R} >> T_p\right)$ ।



चित्र 6.15—RL इन्टीग्रेटर

परिपथ में किरचॉफ वोल्टेज नियम लगाने पर—

$$v_i = L\frac{di}{dt} + iR$$

$$\frac{v_i}{R} = \frac{L}{R}\frac{di}{dt} + i \quad \text{...(i)}$$

यदि परिपथ के समय स्थिरांक *L/R* का मान input waveform के time period से बहुत अधिक है। $\left(\frac{L}{R} >> T_p\right)$ तो उक्त समीकरण के RHS से द्वितीय पद को प्रथम पद की तुलना में नगण्य मान सकते हैं। अतः

$$\frac{v_i}{R} = \frac{L}{R}\frac{di}{dt}$$

या

$$v_i = L\frac{di}{dt}$$

या

$$\frac{v_i}{L}dt = di \quad \text{...(ii)}$$

समीकरण (ii) की दोनों तरफ को समाकलित करने पर—

$$\int \frac{v_i}{L}dt = \int di$$

या

$$\frac{1}{L}\int v_i\,dt = i \quad \text{...(iii)}$$

चूंकि आउटपुट वोल्टेज *R* के एक्रौस ली जा रही है ($v_0 = v_R$).

अतः आउटपुट वोल्टेज, $v_0 = iR = \frac{R}{L}\int v_i\,dt$ ...(iv)

अर्थात्

$$v_0 \propto \int v_i\,dt$$

चूंकि आउटपुट, इनपुट के integral के समानुपाती होती है, अतः इसे इंटीग्रेटिंग परिपथ कहते हैं।

§ 6.11. क्लिपर सर्किट (Clipper Circuits) :

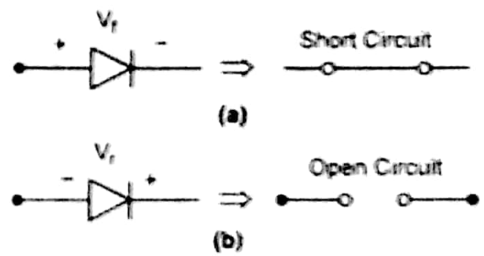
क्लिप करने का अर्थ है काटना। क्लिपर वह परिपथ होते हैं जो इनपुट सिगनल के कुछ भाग को क्लिप कर देते हैं अर्थात् काट देते हैं। इनपुट का शेष भाग आउटपुट पर ज्यों का त्यों प्राप्त हो जाता है। डायोड या ट्रांजिस्टर का प्रयोग करके क्लिपर परिपथ प्राप्त किये जाते हैं। क्लिपर दो प्रकार के होते हैं—

1. **श्रेणी क्लिपर**—इस प्रकार के क्लिपर परिपथ में डायोड, लोड के श्रेणी क्रम में लगे होते हैं।
2. **समानान्तर क्लिपर**—इस प्रकार के क्लिपर परिपथ में डायोड, लोड के समानान्तर क्रम में लगे होते हैं।

"The circuit with which the waveform is shaped by removing (or clipping) a portion of applied wave is known as clipper or Limiter circuit."

आदर्श डायोड (Ideal diode)—क्लिपर (clipper) परिपथ का अध्ययन करने से पहले यह जान लेना आवश्यक है कि इन परिपथों के विश्लेषण में डायोड को आदर्श (ideal) माना गया है। हम जानते हैं कि डायोड में चालन (conduction) तभी होता है जब उसके एक्रौस फारवर्ड वोल्टेज (forward voltage) का मान पोटेन्शियल बैरियर (potential barrier) (जरमेनियम डायोड के लिये 0·3 V तथा सिलिकॉन डायोड के लिये 0·7 V) से अधिक हो जाता है। हम यह भी जानते हैं कि फारवर्ड वोल्टेज प्रदान (forward voltage apply) करने पर डायोड का प्रतिरोध अत्यंत कम हो जाता है तथा रिवर्स बायस में उसका प्रतिरोध बहुत अधिक हो जाता है।

एक आदर्श डायोड (चित्र 6.16) वह होता है जो फॉरवर्ड बायस प्रदान करते ही चालन में आ जाता है अर्थात् जैसे ही एनोड वोल्टेज का मान कैथोड वोल्टेज से अधिक होता है, वैसे ही डायोड का प्रतिरोध शून्य हो जाता है तथा उसमें धारा प्रवाहित होने लगती है।



चित्र 6.16—आदर्श डायोड

इसके अतिरिक्त रिवर्स बायस में जाते ही उसका प्रतिरोध अनंत हो जाता है अर्थात् कैथोड वोल्टेज का मान एनोड वोल्टेज के मान से अधिक होते ही, उसमें धारा प्रवाहित होनी बन्द हो जाती है।

क्लिपर परिपथों का विश्लेषण करने हेतु कुछ महत्वपूर्ण बातें (Some important points regarding analysis of clipper circuits)–

मैंने देखा है कि छात्रों को क्लिपर परिपथों कार्यप्रणाली समझने में अत्यंत कठिनाई होती है। वास्तव में, इन परिपथों का अध्ययन उतना कठिन नहीं है, कुछ बातों का ध्यान रखना आवश्यक है।

क्लिपर परिपथ का विश्लेषण करने हेतु निम्न बातें ध्यान रखें—

(i) सर्वप्रथम यह देखें कि यदि डायोड फारवर्ड बायस में होगा (अर्थात् शॉर्ट सर्किट होगा) तो आउटपुट क्या होगी तथा यदि डायोड रिवर्स बायस में होगा (अर्थात् ओपन सर्किट होगा) तो आउटपुट क्या होगी।

(ii) अब देखें कि डायोड किस अर्द्धचक्र में फारवर्ड बायस रहेगा तथा किस अर्द्धचक्र में रिवर्स बायस रहेगा। इस बात का ध्यान रखें कि यदि क्लिपर परिपथ बायसड है (अर्थात् उसमें बैटरी लगी है) तो किसी एक पूरे अर्द्धचक्र में तो उसमें लगे डायोड की बायसिंग एक ही रहेगी (फारवर्ड अथवा रिवर्स) तथा दूसरे अर्द्धचक्र के कुछ हिस्से में वह फारवर्ड बायस रहेगा तथा कुछ हिस्से में रिवर्स बायस।

AKC TECHNICAL CLASSES

Scanned with CamScanner

(iii) 'उक्त बिन्दुओं (i) व (ii) को ध्यान में रखते हुए उसका ट्रांसफर अभिलक्षण बनायें व किसी इनपुट तरंग (सामान्यत: sine wave) पर आउटपुट तरंग बनायें।

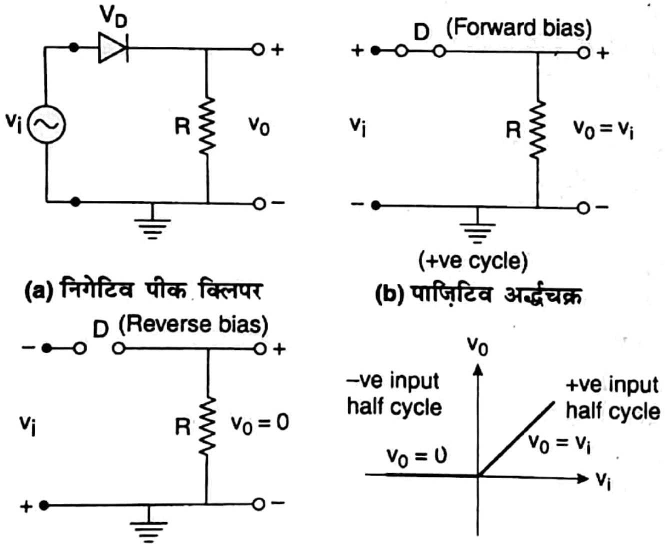
ट्रांसफर अभिलक्षण इनपुट व आउटपुट के मध्य ग्राफ होता है।

§ 6.13. श्रेणी क्लिपर (Series Clipper) :

(i) **ऋणात्मक पीक क्लिपर** (Negative peak clipper)—चित्र 6.17 (a) में निगेटिव पीक क्लिपर प्रदर्शित है। इस परिपथ को आप अर्द्ध तरंग दिष्टकारी (Half wave rectifier) के रूप में भी पढ़ चुके होंगे।

इनपुट के धनात्मक अर्द्धचक्र (positive half cycle) में डायोड अग्रबायस में रहता है (चित्र 6.17 (b))। अत: उसका प्रतिरोध लगभग शून्य हो जाता है तथा वह शार्ट सर्किट हो जाता है। इसलिये परिपथ में धारा प्रवाहित होने लगती है तथा आउटपुट का मान इनपुट के बराबर प्राप्त होता है।

इनपुट के ऋणात्मक अर्द्धचक्र (negative half cycle) में डायोड रिवर्स बायस (reverse bias) हो जाता है (चित्र 6.17 (c))। इसलिये डॉयोड ओपन सर्किट (open circuit) हो जाता है। इससे परिपथ में धारा प्रवाहित होनी बन्द हो जायेगी तथा शून्य आउटपुट प्राप्त होगी। चित्र 6.17 (d) में निगेटिव पीक क्लिपर के ट्रांसफर अभिलक्षण प्रदर्शित हैं।

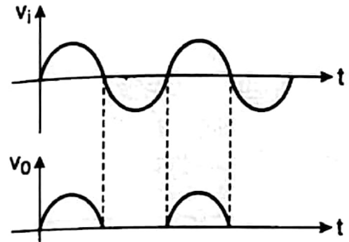


(a) निगेटिव पीक क्लिपर (b) पाज़िटिव अर्द्धचक्र (c) निगेटिव अर्द्धचक्र (d) ट्रांसफर अभिलक्षण

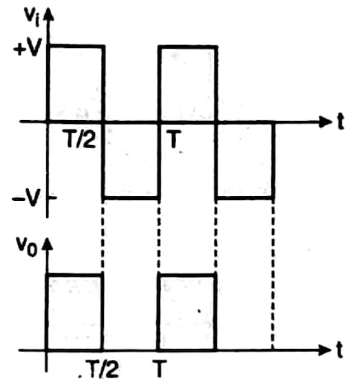
चित्र 6.17

अत: हम देखते हैं कि यह परिपथ इनपुट के ऋणात्मक भाग को हटा देता है या क्लिप कर देता है। इसलिये इसे ऋणात्मक पीक क्लिपर (negative peak clipper) कहते हैं।

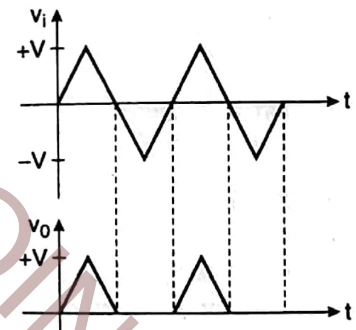
चित्र 6.17 (a) के निगेटिव पीक क्लिपर को साइन वेव इनपुट देने पर प्राप्त आउटपुट प्रदर्शित हैं। इसी प्रकार वर्गाकार इनपुट, त्रिभुजाकार इनपुट, सॉ-टूथ इनपुट देने पर प्राप्त आउटपुट क्रमश: चित्र 6.19, चित्र 6.20, चित्र 6.21 में प्रदर्शित हैं।



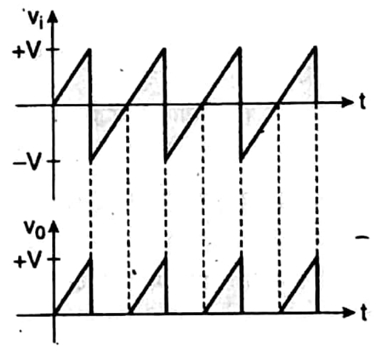
चित्र 6.18—Sine wave इनपुट तथा प्राप्त आउटपुट तरंग



चित्र 6.19—वर्गाकार इनपुट तथा प्राप्त



चित्र 6.20



चित्र 6.21

Net Voltage across the diode : $v_D = v_i$ for positive input half cycle, since v_i is + ve, so v_D is + ve, hence diode forward biased and $v_0 = v_i$, for negative, half cycle v_i is – ve, so v_D is negative, hence diode reverse biased and $v_0 = 0$.

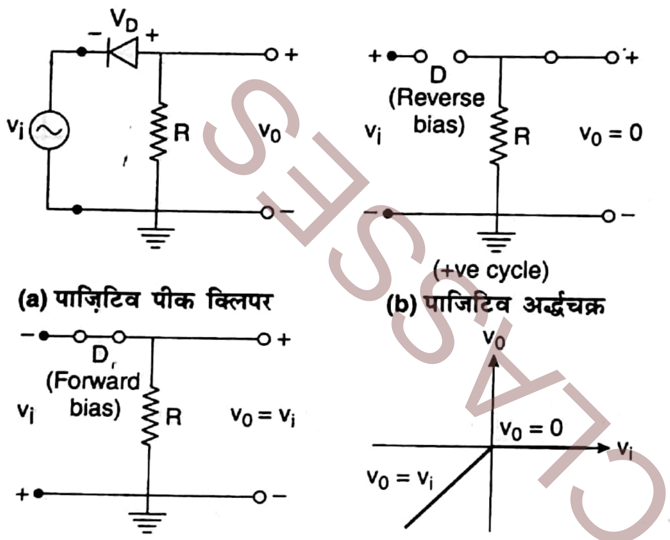
(ii) **धनात्मक पीक क्लिपर** (Positive half peak clipper)—यदि ऋणात्मक पीक क्लिपर के डॉयोड की ध्रुवता (Polarity) विपरीत दिशा में कर दें (चित्र 6.22) तो डॉयोड धनात्मक अर्द्धचक्र में रिवर्स बायस (reverse bias) रहेगा तथा चालन (conduct) नहीं करेगा। निगेटिव अर्द्धचक्र में डॉयोड अग्रबायस हो जायेगा तथा चालन करने लगेगा।

इस प्रकार धनात्मक चक्र (positive cycle) क्लिप हो जायेगा तथा आउटपुट पर केवल ऋणात्मक चक्र (negative half cycle) प्राप्त होगा, (चित्र 6.23), इसलिये इसे धनात्मक पीक क्लिपर कहा जाता है।

Net Voltage across the diode $v_D = -v_i$, for positive input half cycle, v_D is – ve, hence diode is reverse biased, and so $v_0 = 0$, for negative input half cycle, v_D is +ve, hence diode is forward biased and $v_0 = v_i$.

AKS TECHNICAL CLASSES

Scanned with CamScanner

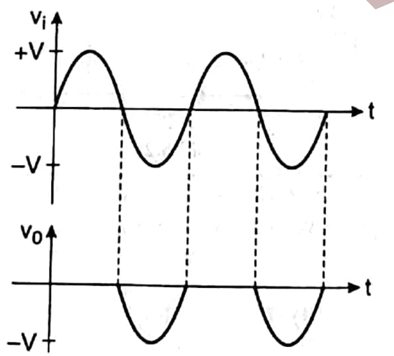


(a) पाज़िटिव पीक क्लिपर (b) पाजिटिव अर्द्धचक्र (c) निगेटिव अर्द्धचक्र (d) ट्रांसफर अभिलक्षण

चित्र 6.22

§ 6.14. बायस्ड श्रेणी क्लिपर (Biased Series Clipper) :

यदि डॉयोड तथा प्रतिरोध के अतिरिक्त एक d.c. सप्लाई भी क्लिपर परिपथ में जोड़ दी जाये तो उस क्लिपर को बायस्ड (Biased) क्लिपर कहा जाता है। डी० सी० सप्लाई की ध्रुवता व स्थिति को परिवर्तित करके कई प्रकार के क्लिपर परिपथ बनाये जा सकते हैं। आप देखेंगे की बायसड् क्लिपर इनपुट तरंग के किसी अर्द्धचक्र को पूर्णतः क्लिप नहीं करते बल्कि उसके कुछ अंश को ही क्लिप (partial clipping) ही करते हैं। खण्ड 6.15 व 6.16 में बायस्ड श्रेणी क्लिपर परिपथों के उदाहरण प्रस्तुत हैं।



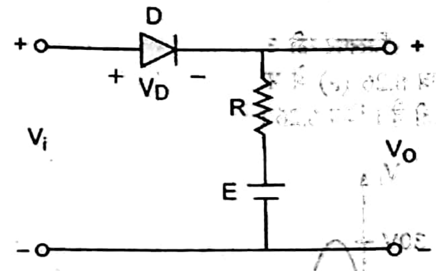
चित्र 6.23—साइन तरंग व प्राप्त आउटपुट तरंग

§ 6.15. बायस्ड ऋणात्मक पीक क्लिपर (Biased Negative Peak Clipper) :

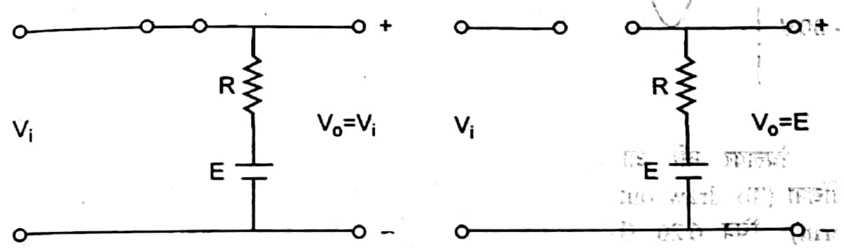
इस परिपथ (चित्र 6.24) का विश्लेषण करते समय सबसे पहले यह जाना आवश्यक है कि यदि डॉयोड फारवर्ड बायस में है तो आउटपुट क्या होगी, तथा यदि डॉयोड रिवर्स बायस में है तो आउटपुट क्या होगी।

(i) यदि डॉयोड फारवर्ड बायस में होगा, तो वह शॉर्ट सर्किट की तरह व्यवहार करेगा जैसा कि चित्र 6.25 (a) में दिखाया गया है। इससे आउटपुट, इनपुट के बराबर प्राप्त होगी; $(V_0 = V_i)$।

(ii) डायोड के रिवर्स बायस होने पर डॉयोड खुला परिपथ (open circuit) हो जायेगा (चित्र 6.25 (b))। इससे इनपुट का सम्पर्क आउटपुट से टूट जायेगा। आउटपुट वोल्टेज का मान d.c. बैटरी E के मान के बराबर प्राप्त होगी $(V_0 = E)$।



चित्र 6.24—बायसड ऋणात्मक पीक क्लिपर



(a) डायोड अग्र बायस (b) डायोड रिवर्स बायस

चित्र 6.25

अब यह पता लगाते हैं कि डायोड अग्रबायस (forward bias) कब होगा तथा रिवर्स बायस (reverse bias) कब होगा।

(i) ऋणात्मक अर्द्धचक्र (Negative half cycle)—ऋणात्मक अर्द्धचक्र में डॉयोड के कैथोड (cathode) पर बैटरी $+E$ लगी है तथा एनोड (anode) पर निगेटिव इनपुट सिगनल दिया जा रहा है। निगेटिव अर्द्धचक्र में इनपुट सप्लाई का मान निगेटिव रहेगा। कैथोड पर $+E$ लगे होने पर तथा एनोड पर –ve वोल्टेज रहने के कारण पूरे निगेटिव अर्द्धचक्र में डायोड रिवर्स बायस रहेगा। इसलिये

$$V_0 = +E$$

अर्थात् चूँकि निगेटिव half cycle में input voltage तथा बैटरी E दोनों ही डॉयोड को रिवर्स बायस कर रहे है, अतः, डॉयोड पूर्ण निगेटिव half cycle में रिवर्स बायस रहेगा।

(ii) धनात्मक अर्द्धचक्र (Positive half cycle)—डॉयोड के कैथोड पर बैटरी $+E$ लगी है जबकि एनोड पर पाज़िटिव सिगनल लगेगा। पॉजिटिव अर्द्धचक्र में इनपुट सिगनल डायोड का अग्र बायसित कर रहा है, जबकि बैटरी रिवर्स बायसित कर रही है। यदि एनोड वोल्टेज (यानि इनपुट सिगनल) का मान (value) $+E$ से अधिक होगा तभी डॉयोड अग्र बायस हो सकता है।

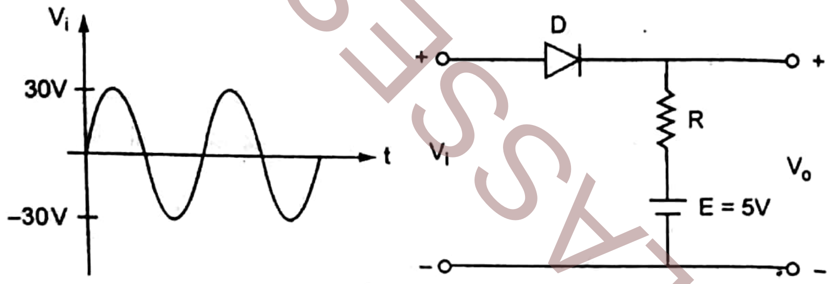
इसलिये धनात्मक चक्र (Positive cycle) को दो भागों में विभाजित करेंगे—

1. यदि $V_i < E$, तो डॉयोड रिवर्स बायस में रहेगा इसलिये $V_0 = E$
2. यदि $V_i > E$, तो डॉयोड अग्र बायस रहेगा, इसलिये $V_0 = V_i$।

AKC TECHNICAL CLASSES

Scanned with CamScanner

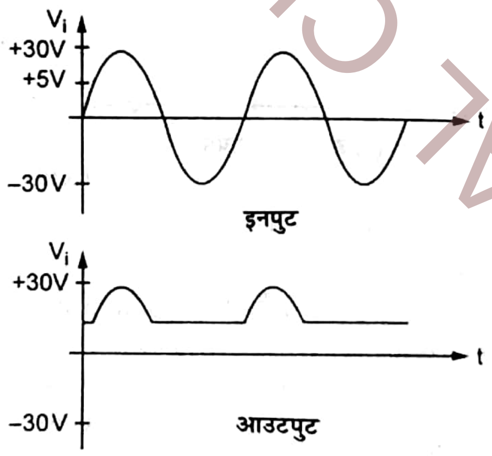
क्लिपर की आउटपुट तरंग खींचना (To draw output waveform)— आइये देखें कि चित्र 6.26 (a) में प्रदर्शित इनपुट तरंग इस परिपथ (6.26 (b)) मे देने पर क्या आउटपुट प्राप्त होती है। चित्र 6.26 (b) में इनपुट व प्राप्त आउटपुट प्रदर्शित की गई हैं।



चित्र 6.26 (a)

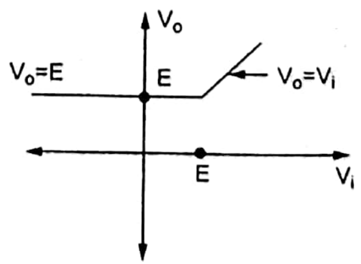
क्लिपर की आउटपुट तरंग खींचना (To draw output wave form)—चित्र 6.26 (b) से पता चलता है कि इनपुट के – ve अर्द्धचक्र में आउटपुट का मान E के मान के बराबर है।

+ ve अर्द्धचक्र में जब इनपुट E के मान से कम है, तब भी आउटपुट E के बराबर है। किन्तु जब इनपुट का मान E से अधिक हो जाता है, तो आउटपुट इनपुट के बराबर दिखाई गई है।



चित्र 6.26 (b)

ट्रांसफर अभिलक्षण खींचना (To draw transfer characteristics)—ट्रांसफर अभिलक्षण खींचने के लिये इनपुट वोल्टेज को x-अक्ष पर तथा आउटपुट वोल्टेज को y-अक्ष पर बना (plot) देते हैं। चित्र 6.24 में प्रदर्शित क्लिपर के ट्रांसफर अभिलक्षण चित्र 6.27 में प्रदर्शित हैं। चित्र 6.27 से पता चलता है कि जब इनपुट ऋणात्मक है तो आउटपुट का मान बैटरी वोल्टेज E के बराबर प्राप्त हो रही है।



चित्र 6.27

यदि इनपुट + ve है और उसका मान E से कम है तब भी आउटपुट का मान $V_0 = E$ प्राप्त हो रहा है।

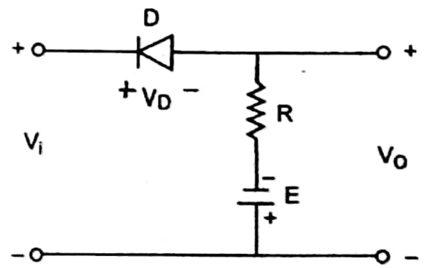
किन्तु यदि इनपुट + ve है और उसका मान E से अधिक है तब आउटपुट का मान इनपुट के बराबर प्राप्त होगा।

नोट—ध्यान रहे कि उक्त विश्लेषण में डॉयोड को आदर्श माना गया है। यदि इस परिपथ में एक सिलिकॉन डॉयोड (Silicon diode) प्रयोग में लाया जाये तो उसमें धारा तब प्रवाहित होगी (अर्थात् डॉयोड तब अग्र बायस होगा) जब इनपुट का मान $(E + 0{\cdot}7)$ V से अधिक होगा, क्योंकि एक सिलिकॉन डॉयोड का पोटेन्शियल बैरियर (potential barrier) 0·7 V होता है।

> *"Net voltage across the diode $V_D = V_i - E$; for negative half cycle, V_i is negative, so v_D is negative for full negative half cycle, diode is reverse biased and $v_0 = +E$; for positive half cycle, when $V_i < E$, V_D is negative diode is revese biased, hence $V_0 = +E$, when $V_i > E$, V_D becomes positive, diode becomes forward biased and hence $v_0 = V_i$."*

§ 6.16. बॉयसड् श्रेणी धनात्मक पीक क्लिपर (Biased Series Positive Peak Clipper) :

बायसड् श्रेणी धनात्मक पीक क्लिपर का परिपथ चित्र 6.28 में प्रदर्शित है।

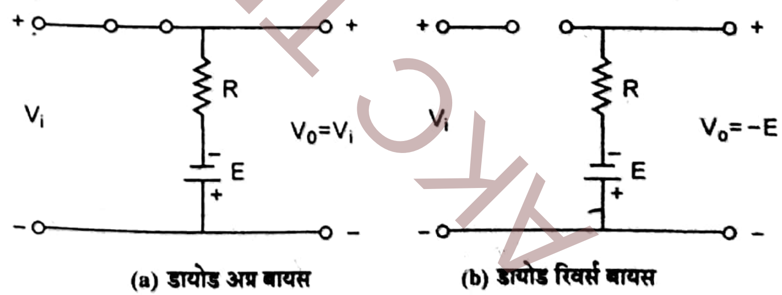


चित्र 6.28 बायसड् श्रेणी धनात्मक पीक क्लिपर

इस परिपथ का अध्ययन करने से निम्न बातें पता चलती हैं—

1. यदि डॉयोड अग्र बायस में होगा, (चित्र 6.29 (a)), तो वह लघु परिपथ (शून्य प्रतिरोध) हो जायेगा। इससे $V_0 = V_i$ अर्थात् आउटपुट इनपुट के बराबर हो जायेगी।
2. यदि डॉयोड रिवर्स बायस (Reverse bias) में होगा तो वह खुला परिपथ हो जायेगा, (चित्र 6.29(b)) जिससे आउटपुट का सम्पर्क इनपुट से टूट जायेगा। आउटपुट का मान d.c. बैटरी E के बराबर होगा।

$V_0 = -E$



चित्र 6.29

Scanned with CamScanner

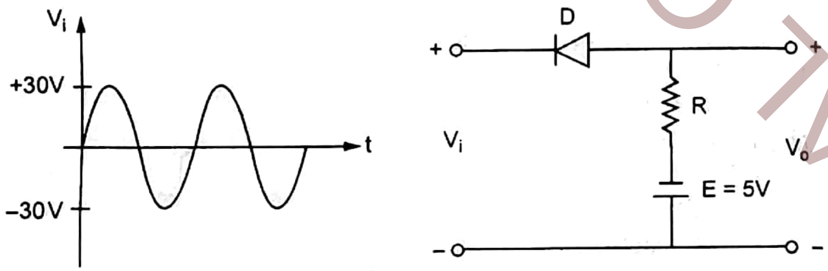
यहाँ निगेटिव चिन्ह (अर्थात् $-E$) इसलिये लिया गया है क्योंकि बैटरी का निगेटिव सिरा ऊपर की ओर कनैक्टेड है।

कार्य-प्रणाली (Working)—

1. धनात्मक अर्द्धचक्र (Positive half cycle)—डायोड के एनोड से बैटरी का – ve सिरा जुड़ा है तथा कैथोड पर इनपुट सिगनल दिया जा रहा है जिसका मान धनात्मक चक्र में धनात्मक ही होगा। अतः, धनात्मक अर्द्धचक्र में एनोड के ऋणात्मक से तथा कैथोड के धनात्मक से जुड़े होने के कारण, पूरे अर्द्धचक्र से डायोड रिवर्स बायस रहेगा क्योंकि पॉजिटिव अर्द्धचक्र में इनपुट व बैटरी दोनों ही डायोड को रिवर्स बायस कर रहे हैं। अतः

$$V_0 = -E$$

2. ऋणात्मक अर्द्धचक्र (Negative hald cycle)—डॉयोड के एनोड पर बैटरी $-E$ लगी है। यदि कैथोड वोल्टेज (यानी इनपुट सिगनल) का मान $-E$ से कम हो जायेगा तो डायोड अग्रबायस हो जायेगा। नोट करें कि निगेटिव अर्द्धचक्र में बैटरी डॉयोड को रिवर्स बायस कर रही है, जबकि इनपुट सिगनल डॉयोड को अग्रबायस कर रहा है।



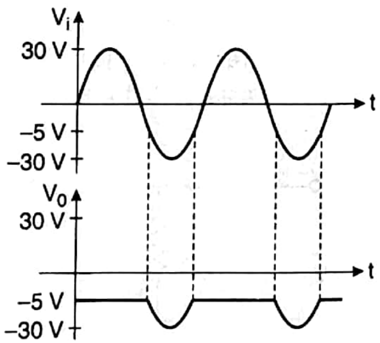
चित्र 6.30 (a)

इसलिये ऋणात्मक चक्र (negative cycle) को दो भागों में विभाजित करेंगे—

1. यदि $V_i > -E$, तो डायोड रिवर्स बायस में रहेगा, इसलिये $V_0 = -E$
2. यदि $V_i < -E$, डायोड अग्रबायस में आ जायेगा। अतः $V_0 = V_i$

चित्र (6.30 (b)) में input के पूरे धनात्मक अर्द्धचक्र (positive half cycle) में आउटपुट –5 V दिखाया गया है। (इस उदाहरण में E को 5 V माना गया है)।

– ve अर्द्धचक्र में जब इनपुट – 5 V से अधिक है तब भी आउटपुट – 5 V ही प्राप्त हो रहा है। जब इनपुट – 5 V से कम हो जाती है तो आउटपुट इनपुट के बराबर हो जाता है।

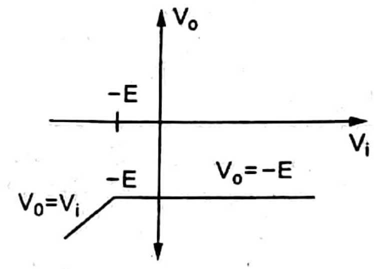


चित्र 6.30 (b)—इनपुट व आउटपुट तरंग

ट्रांसफर अभिलक्षण—यदि इनपुट + ve है तो $-E$ के बराबर है (चित्र 6.31)।

यदि इनपुट – ve है, पर $-E$ से अधिक है तो भी आउटपुट $-E$ वोल्ट दिखाई गई है। यदि – ve इनपुट $-E$ से कम हो जाती है तो आउटपुट इनपुट के बराबर हो जाती है।

Net voltage acorss the diode $V_D = -V_i - E$; For the +ve cycle, V_D is –ve, So diode is reverse biased and $V_o = -E$; For –ve half cycle, if $V_i > -E$ diode is reverse biased and $v_0 = -E$ and if $V_i < -E$, diode is forward biased and $V_o = V_i$.

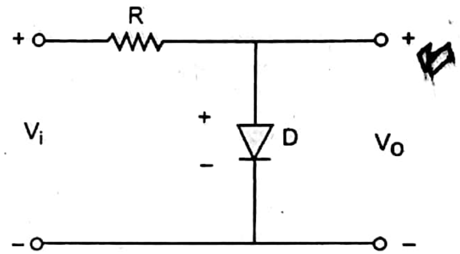


चित्र 6.31—ट्रांसफर अभिलक्षण

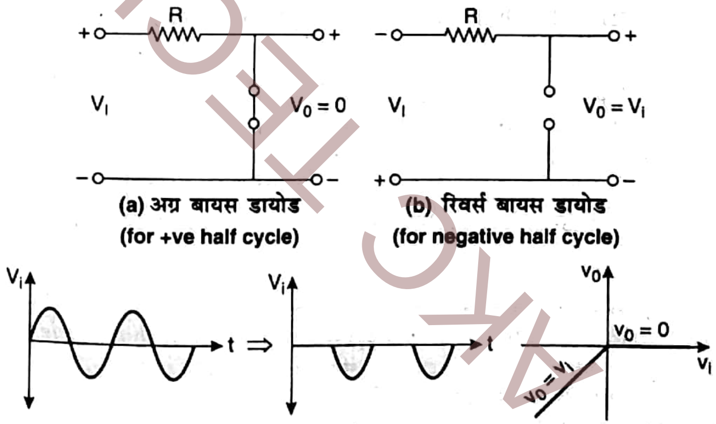
§ 6.17. शंट डॉयोड क्लिपर (Shunt Diode Clippers) :

इस परिपथों से आउटपुट डॉयोड के एक्रौस (Across) ली जाती है। चित्र 6.32 व चित्र 6.34 में शंट डायोड क्लिपर्स प्रदर्शित हैं।

(i) शंट डॉयोड पॉजिटिव पीक क्लिपर (Shunt diode positive peak clipper)—इसका परिपथ चित्र 6.32 में प्रदर्शित किया गया है। इनपुट के धनात्मक अर्द्धचक्र में डॉयोड अग्रबायस हो जाता है जिससे उसका प्रतिरोध शून्य (यदि आदर्श डॉयोड मानकर चलें) हो जाता है। इस प्रकार शून्य आउटपुट प्राप्त होती है, (चित्र 6.33 (a)) देखें।



चित्र 6.32—शंट पॉज़िटिव पीक क्लिपर



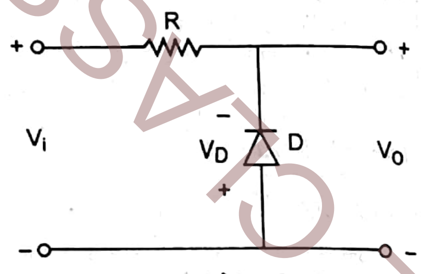
चित्र 6.33

AKC TECHNICAL CLASSES
Scanned with CamScanner

इनपुट के ऋणात्मक अर्द्धचक्र में डायोड रिवर्स बायस (Diode reverse bias) हो जाता है, इस प्रकार आउटपुट इनपुट के बराबर प्राप्त होती है (चित्र 6.33 (b))। इनपुट तथा आउटपुट तरंग चित्र 6.33 (c) में प्रदर्शित की गई है। ट्रांसफर अभिलक्षण चित्र 6.33 (d) में प्रदर्शित हैं।

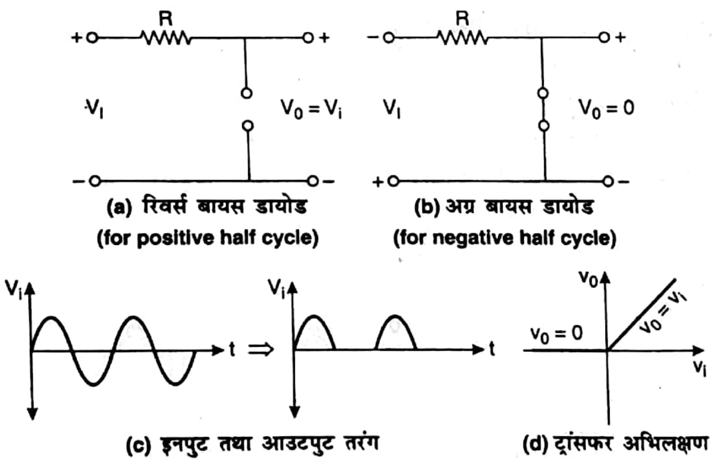
> *Net voltage across the diode $v_D = V_i$; for + ve half cycle v_D is + ve, diode is forward biased, $v_0 = 0$; for – ve half cycle, v_D is – ve, diode is reverse biased, $v_0 = v_i$.*

2. ऋणात्मक पीक क्लिपर (Negative peak clipper)—चित्र 6.34 में शंट निगेटिव पीक क्लिपर का परिपथ प्रदर्शित है। इनपुट के धनात्मक अर्द्धचक्र में डॉयोड रिवर्स बायर्स रहता है जिससे डॉयोड खुला पथित (open circuit) हो जाता है। अतः $V_0 = V_i$ प्राप्त होती है; (चित्र 6.35 (a))।



चित्र 6.34—शंट निगेटिव पीक क्लिपर

इनपुट के ऋणात्मक अर्द्धचक्र में डॉयोड फारवर्ड बायस रहता है इससे डॉयोड प्रतिरोध (diode resistance) लगभग शून्य हो जाता है, इसलिये शून्य आउटपुट प्राप्त होती है (चित्र 6.35 (b))।



चित्र 6.35

> *Net voltage across the diode, $v_D = -V_i$; for + ve half cycle v_D is negative, diode is reverse bias, hence $v_0 = v_i$; For –ve half cycle v_D is positive, diode is forward biased, hence $v_0 = 0$.*

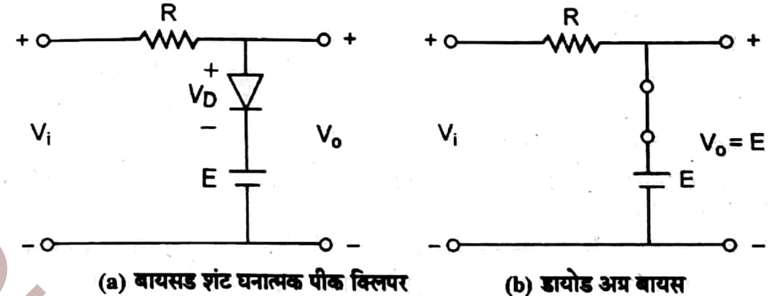
§ 6.18. बायस्ड शंट डॉयोड क्लिपर (Biased Shunt Diode Clippers) :

इन क्लिपर परिपथों में डायोड शंट ब्रान्च में लगा होता है। इसके साथ-साथ बैटरी भी लगी होती है, जिसके कारण इनपुट तरंग को किसी अर्द्धचक्र का कुछ अंश क्लिप किया जा सकता है (partial clipping)। खण्ड 6.19 व 6.20 में इन क्लिपर परिपथों को समझाया गया है।

§ 6.19. बायस्ड शंट डॉयोड धनात्मक पीक क्लिपर (Biased Shunt Diode Positive Peak Clipper) :

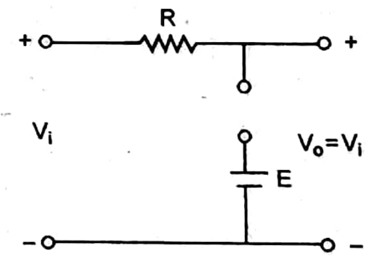
चित्र 6.36 (a) में प्रदर्शित शंट डायोड पाज़िटिव पीक क्लिपर को देखकर निम्न बातें पता चलती हैं—

(i) यदि डॉयोड अग्रबायस में होगा तो डॉयोड लघुपथ (short circuit) हो जायेगा, जिससे बैटरी आउटपुट सर्किट से जुड़ जायेगी; अतः $V_0 = E$ (चित्र 6.36 (b))।



चित्र 6.36

(ii) यदि डॉयोड रिवर्स बायस में होगा तो डॉयोड खुला परिपथ (open circuit) हो जायेगा, जिससे बैटरी आउटपुट सर्किट से हट जायेगी तथा $V_0 = V_i$ प्राप्त होगा (चित्र 6.36 (c))।



चित्र 6.36 (c)—डायोड रिवर्स बायस

अतः, परिपथ की कार्यप्रणाली को निम्नवत् समझाया जा सकता है—

(i) ऋणात्मक अर्द्धचक्र (Negative half cycle)—डॉयोड का कैथोड बैटरी के + ve टर्मिनल से जुड़ा है तथा ऋणात्मक चक्र में डॉयोड का एनोड ऋणात्मक ही रहेगा। इससे डॉयोड रिवर्स बायस रहेगा तथा $V_0 = V_i$ प्राप्त होगी।

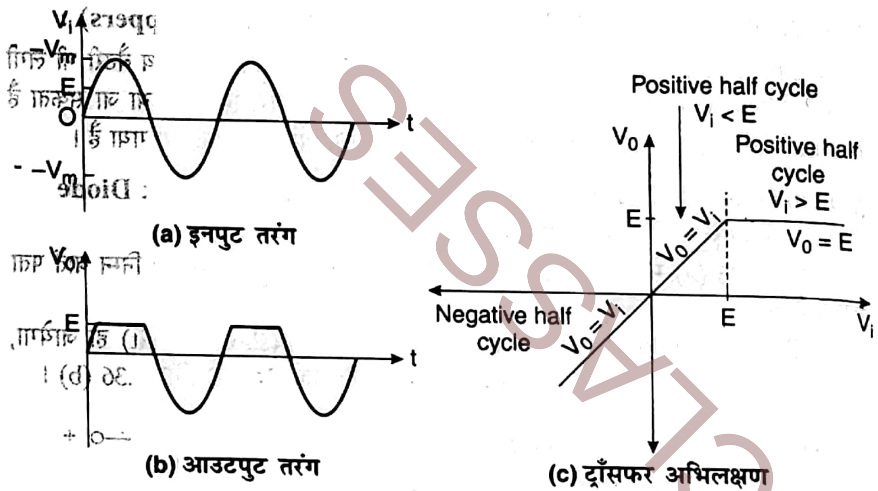
(ii) धनात्मक अर्द्धचक्र (Positive half cycle)—जब तक इनपुट सिगनल का मान E से अधिक नहीं हो जाता तब तक डॉयोड रिवर्स बायस रहेगा, अर्थात् $V_0 = E$।

जब इनपुट सिगनल का मान E से अधिक हो जायेगा तो डॉयोड अग्रबायस हो जायेगा तथा $V_0 = E$ प्राप्त होगी।

इसकी आउटपुट तरंग (चित्र 6.37 (b)) में प्रदर्शित की गयी है।

AK TECHNICAL CLASSES

Scanned with CamScanner



चित्र 6.37

परिपथ की आउटपुट तरंग खींचना—

1. **ऋणात्मक अर्द्धचक्र** (Negative half cycle) में आउटपुट को इनपुट के बराबर दिखाया गया है।
2. **धनात्मक अर्द्धचक्र** (Positive half cycle) में जब तक इनपुट सिगनल का मान E से कम है, तब तक आउटपुट को इनपुट के बराबर दिखाया गया है।

यदि धनात्मक अर्द्धचक्र में इनपुट का मान E से अधिक बढ़ जाता है जो आउटपुट E के बराबर स्थिर (fix) हो जाती है अर्थात् क्लिप हो जाती है (चित्र 6.37 a,b)।

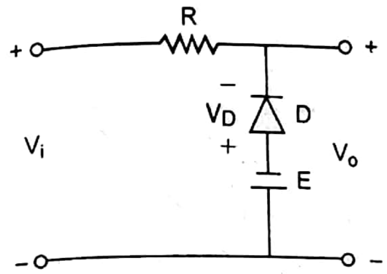
ट्रांसफर अभिलक्षण—ट्रांसफर अभिलक्षण, इनपुट तथा आउटपुट के बीच का ग्राफ होता है। (चित्र 6.37 (c))। इसमें भी ऋणात्मक अर्द्धचक्र में आउटपुट को इनपुट के बराबर दिखाया गया है तथा धनात्मक अर्द्धचक्र में E के मान से कम इनपुट के लिये भी, आउटपुट को इनपुट के बराबर दिखाया गया है। इनपुट का मान E से अधिक हो जाने पर आउटपुट को E मान पर स्थिर दिखाया गया है।

नोट—उक्त विश्लेषण आदर्श डॉयोड (ideal diode) के लिये किया गया है। यदि सिलिकॉन डॉयोड (silicon diode) का प्रयोग करें, तो डॉयोड (diode) तब इनपुट लघुपथ (short circuit) की तरह कार्य करेगा जब इनपुट $(E + 0{\cdot}7)$ V से अधिक हो जायेगा तथा उसके पश्चात् ही आउटपुट पर स्थिर वोल्टेज प्राप्त होगी।

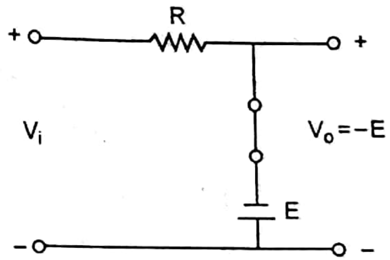
> *Net voltage across the diode $v_D = v_i - E$; For negative half cycle, v_D is always negative, so diode is reverse biased for full half cycle and hence $v_0 = v_i$; For positive half cycle, v_D is negative if $V_i < E$, and hence diode is reverse biased and hence $v_0 = v_i$. When $v_i > E$, v_D becomes positive diode becomes forward biased and hence $v_0 = +E$.*

§ 6.20. बायसड् शंट डॉयोड ऋणात्मक पीक क्लिपर (Biased Shunt Diode Negative Peak Clipper) :

एक बायसड् शंट डॉयोड ऋणात्मक पीक क्लिपर (Biased shunt diode negative peak clipper) का परिपथ चित्र (6.38 a) में दिया गया है। इस चित्र से स्पष्ट है कि—



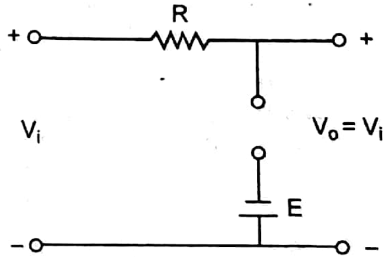
चित्र 6.38 (a) बायसड शंट ऋणात्मक पीक क्लिपर



चित्र 6.38 (b) अग्र बायस डायोड

(i) यदि डॉयोड अग्रबायस में होगा तो वह लघु परिपथ (short circuit) की तरह कार्य करेगा। इस स्थिति को चित्र (6.38 b) में दिखाया गया है, जिससे यह पता चलता है कि आउटपुट, बैटरी E के एक्रौस ली जा रही है। अतः, आउटपुट $V_0 = -E$ प्राप्त होगी।

(ii) यदि डॉयोड रिवर्स बायस में होगा तो वह खुला परिपथ हो जायेगा तथा बैटरी को सर्किट से हटा देगा जिससे आउटपुट, इनपुट के बराबर प्राप्त होगी (चित्र 6.38 (c)) $(V_0 = V_i)$



चित्र 6.38 (c) रिवर्स बायस डायोड

कार्य-प्रणाली (Working)—

धनात्मक अर्द्धचक्र (Positive half cycle)—इस अर्द्धचक्र में डॉयोड का कैथोड इनपुट से जुड़ा होने के कारण धनात्मक रहेगा। डॉयोड के एनोड को बैटरी के ऋणात्मक से जोड़ा गया है, इस प्रकार पूरी धनात्मक अर्द्धचक्र में डॉयोड रिवर्स बायस रहेगा: अतः $V_0 = V_i$।

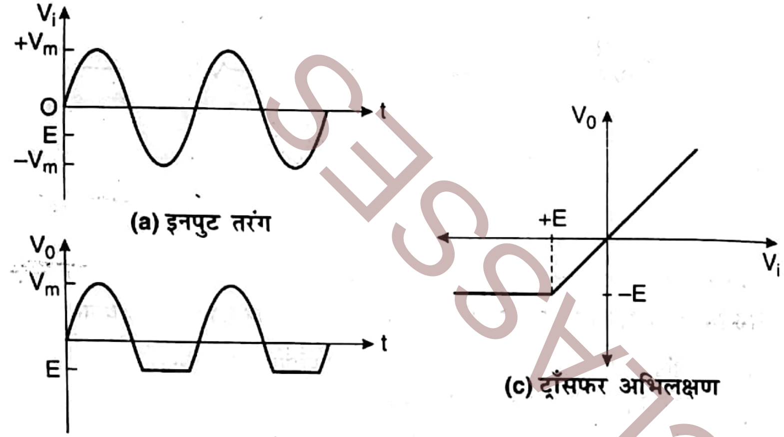
ऋणात्मक अर्द्धचक्र (Negative half cycle)—डॉयोड का एनोड बैटरी के निगेटिव टर्मिनल से जुड़ा हुआ है। इनपुट की ऋणात्मक अर्द्धचक्र में जब तक इनपुट का मान $-E$ से अधिक है तब तक डायोड की कैथोड वोल्टेज अधिक रहेगी तथा एनोड वोल्टेज उससे कम, इसी कारण डॉयोड रिवर्स बायस रहेगा तथा $V_0 = V_i$।

जैसे ही ऋणात्मक इनपुट वोल्टेज का मान $-E$ से कम हो जायेगा, वैसे ही डॉयोड फारवर्ड बायस में आ जायेगा। उदाहरण के तौर पर मान लें कि हमने 5 V की बैटरी लगाई हुई है। इससे डॉयोड के कैथोड पर -5 V लगा है। इनपुट यदि उसे अधिक है, जैसे -1 V या -2 V तो, डॉयोड रिवर्स बायस में रहेगा। इनपुट ऋणात्मक चक्र में कम होती जाती है। जैसे ही इनपुट ने -5 V पार किया वैसे ही डॉयोड की कैथोड वोल्टेज का मान एनोड वोल्टेज से कम हो जायेगा तथा डॉयोड अग्रबायस में आ जायेगा। इस प्रकार $V_0 = -E$ प्राप्त होगी।

इसकी आउटपुट तरंग तथा ट्रांसफर अभिलक्षण चित्र 6.39 में दिखाये गये हैं।

AKC TECHNICAL CLASSES

Scanned with CamScanner

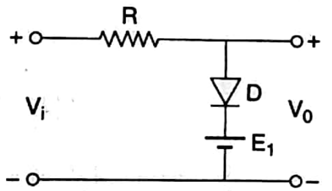


चित्र 6.39

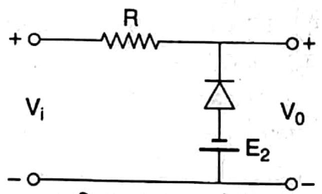
> *Net voltage across the diode $v_D = -v_i - E$; For positive half cycle, v_D is negative for the full half cycle, hence diode is reverse biased and $v_0 = v_i$; For negative half cycle, when $v_i > -E$, diode is reverse biased and $v_0 = v_i$ when $v_i < -E$, v_D becomes positive, hence forward biasing the diode and hence $v_0 = -E$.*

§ 6.21. डबल डॉयोड क्लिपर (Double Diode Clipper) :

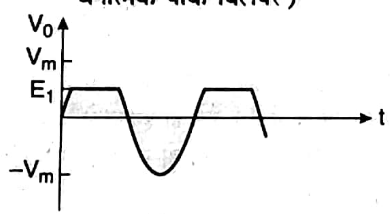
डबल डॉयोड क्लिपर को समझने के लिये फिर से निगेटिव शंट डॉयोड क्लिपर तथा पॉजिटिव शंट डॉयोड क्लिपर परिपथों का स्मरण कीजिये।



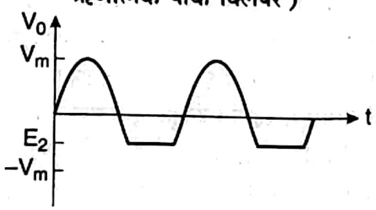
1. परिपथ (शंट डायोड धनात्मक पीक क्लिपर)



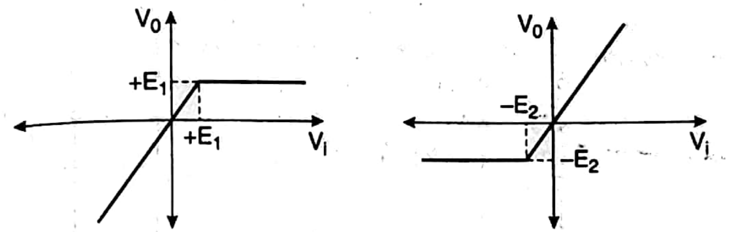
1. परिपथ (शंट डायोड ऋणात्मक पीक क्लिपर)



2. आउटपुट

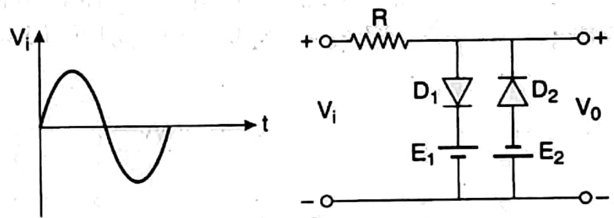


2. आउटपुट

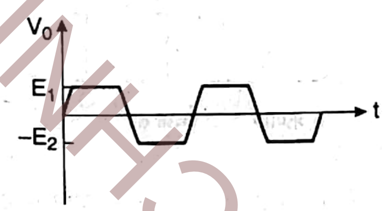


3. ट्राँसफर अभिलक्षण　　3. ट्राँसफर अभिलक्षण

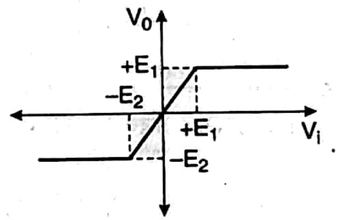
यदि इन दोनों परिपथों को संयुक्त (combine) कर दिया जाये, तो एक ऐसा क्लिपर परिपथ प्राप्त होता है, जो दोनों चक्रों की पीक को क्लिप कर सकता है। अतः इसे डबल क्लिपर कहते हैं। इसका परिपथ, आउटपुट तरंग व ट्रांसफर अभिलक्षण निम्न हैं—(चित्र 6.40) देखें।



(a) परिपथ



(b) आउटपुट तरंग



(c) ट्रांसफर अभिलक्षण

चित्र 6.40

इस परिपथ की कार्यप्रणली को संक्षेप में निम्न प्रकार से समझा सकते हैं—

1. धनात्मक अर्द्धचक्र (Positive half cycle)—

(a) D_2 पूरे धनात्मक अर्द्धचक्र के लिये रिवर्स बायस रहेगा।

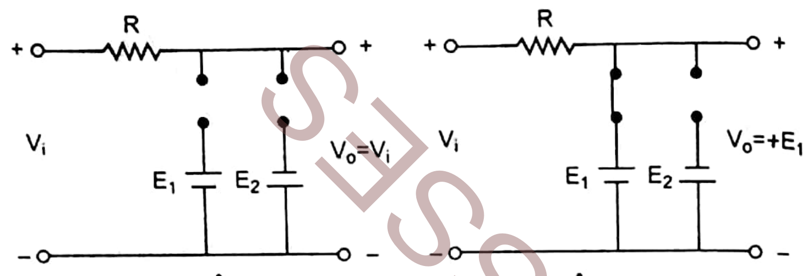
(b) जब तक इनपुट का मान E_1 से कम है, ($V_i < E_1$) D_1 भी रिवर्स बायस रहेगा ($v_0 = v_i$) (चित्र 6.41 (a)) और जब इनपुट का मान E_1 से अधिक हो जायेगा ($v_i > E_1$) तो D_1 अग्रबायस हो जायेगा, इससे E_1 आउटपुट से जुड़ (connect) हो जायेगी (चित्र 6.41 (b)) तथा $v_0 = E_1$ (चित्र 6.40 (b) व (c) देखें)

2. ऋणात्मक अर्द्धचक्र (Negative half cycle)—

(a) D_1 निगेटिव पूरे अर्द्धचक्र में रिवर्स बायस रहेगा।

AKG TECHNICAL CLASSES

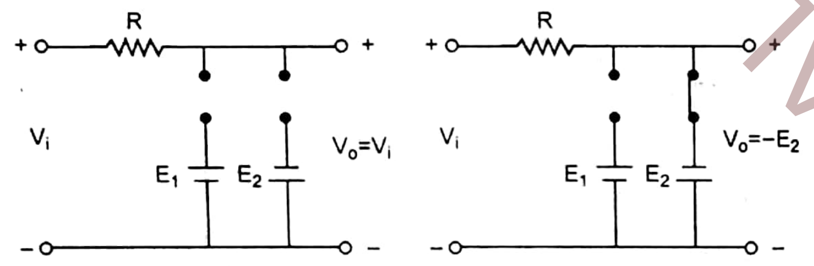
Scanned with CamScanner



(a) घनात्मक अर्द्धचक्र तथा $V_i < E_1$ (b) घनात्मक अर्द्धचक्र तथा $V_i > E_1$
चित्र 6.41

(b) जब तक इनपुट का मान E_2 से अधिक है, तब D_2 भी रिवर्स बायस रहेगा; अतः $v_0 = V_i$ (चित्र 6.42 (a))।

जब इनपुट का मान E_2 से कम हो जायेगा ($V_i > E_2$) तब D_2 फारवर्ड बायस हो जायेगा, जिससे E_2, आउटपुट से जुड़ जायेगी; अतः $V_0 = -E_2$ (चित्र 6.42 (b)) I(चित्र 6.40 (b) व (c) भी देखें)

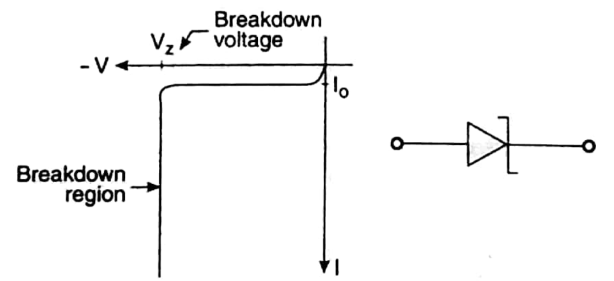


(a) ऋणात्मक अर्द्धचक्र तथा $V_i < E_2$ (b) ऋणात्मक अर्द्धचक्र तथा $V_i > E_2$
चित्र 6.42

डबल डायोड शंट क्लिपर की आउटपुट तरंग चित्र 6.40 (b) व ट्रांसफर अभिलक्षण चित्र 6.40 (c) में प्रदर्शित है।

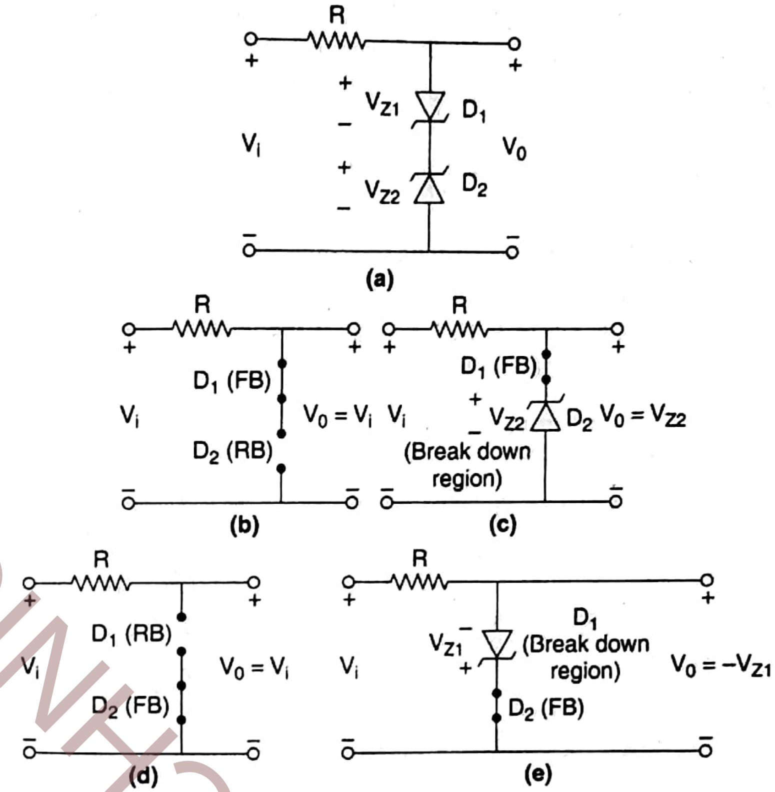
§ 6.22. ज़ीनर डॉयोड डबल क्लिपर (Zener Diode Double Clipper) :

चित्र 6.43 में zener diode का संकेत तथा अभिलक्षण प्रदर्शित हैं।



(a) अभिलक्षण (b) जीनर डायोड का प्रतीक
चित्र 6.43—जीनर डायोड के अभिलक्षण तथा संकेत

जीनर डॉयोड पर रिवर्स वोल्टेज (reverse voltage) बढ़ाने पर इसमे ब्रेकडाउन हो जाता है जिससे इसके एक्रौस आउटपुट वोल्टेज स्थिर हो जाती है। दो ज़ीनर डॉयोड का प्रयोग करके ज़ीनर डॉयोड डबल क्लिपर बनाया जा सकता है (चित्र 6.44 (a))।



चित्र 6.44 (a) ज़ीनर डायोड डबल क्लिपर का परिपथ (b) (c) (d) (e) इनपुट की विभिन्न स्थितियों में प्राप्त आउटपुट

कार्य-प्रणाली (Working)—माना कि दोनों जीनर डॉयोड की ब्रेकडाउन वोल्टेज V_{z1} तथा V_{z2} क्रमशः 12 V तथा 15 V हैं। अर्थात् $V_{z1} = 12$ V तथा $V_{z2} = 15$ V। माना इस परिपथ में 30V (peak to peak) की a.c. Input लगाते हैं।

धनात्मक अर्द्धचक्र (Positive half cycle)—इससे D_1 फॉरवर्ड बायस होगा तथा D_2 रिवर्स बायस। ब्रेकडॉउन अवस्था में आने से पहले (अर्थात् यदि इनपुट वोल्टेज का मान V_{z2} से कम है), D_2 चालन नहीं करेगा तथा खुला परिपथ रहेगा। इस स्थिति को चित्र 6.44 (b) से प्रदर्शित कर सकते है; इस प्रकार $V_0 = V_i$।

यदि इनपुट V_{z2} से अधिक हो जायेगी तो D_2 ब्रेकडाउन में चला जायेगा तथा उसकी वोल्टेज V_{z2} स्थिर हो जायेगी ($V_0 = +V_{z2}$) इसे (चित्र 6.44 (c)) में दिखाया गया है।

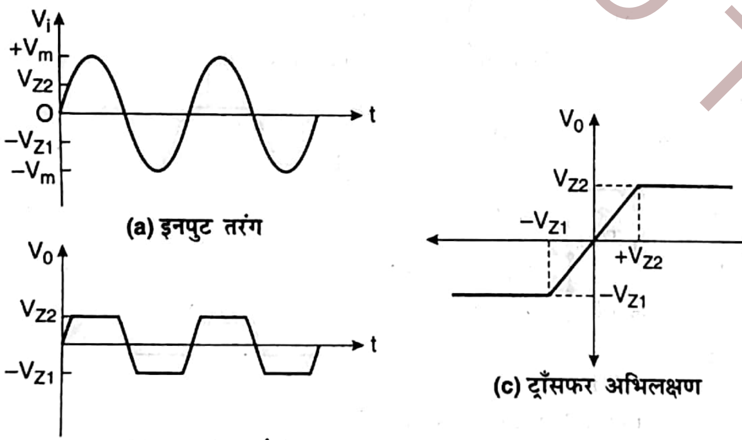
यदि आदर्श डॉयोड की जगह सिलिकॉन डॉयोड को प्रयोग करें तो आउटपुट $(V_{z2} + 0 \cdot 7)$ प्राप्त होगी।

ऋणात्मक अर्द्धचक्र (Negative half cycle)—इसमें D_1 रिवर्स बायस होगा तथा D_2 अग्रबायस। यदि इनपुट वोल्टेज का मान D_1 की ब्रेकडाउन वाल्टेज से कम है तो D_1 खुला परिपथ रहेगा अत: $V_0 = V_i$ (चित्र 6.44 (d))। जैसे ही इनपुट D_1 की ब्रेकडाउन वोल्टेज V_{z1} से अधिक होगी, D_1 ब्रेकडाउन में आ जायेगा तथा उसकी वोल्टेज V_{z1} पर स्थिर हो जायेगी $(v_0 = V_{Z1})$ (चित्र 6.44 (e))।

ज़ीनर डॉयोड क्लिपर की इनपुट आउटपुट तथा ट्रांसफर अभिलक्षण (चित्र 6.45 a, b, c) में दिखाये गये हैं।

§ 6.23 ट्रांजिस्टर क्लिपर (Transistor Clipper) :

चित्र (6.45 a) में ट्रांजिस्टर क्लिपर का परिपथ प्रदर्शित किया गया है। यदि ट्रांजिस्टर कट ऑफ होगा तो $I_c = 0$ तथा $V_0 = V_{cc}$ प्राप्त होगी। यदि ट्रांजिस्टर संतृप्त क्षेत्र में होगा तो $v_0 = v_{CE\,Sat} = 0 \cdot 2$ V प्राप्त होगी।



(a) इनपुट तरंग (b) आउटपुट तरंग (c) ट्राँसफर अभिलक्षण

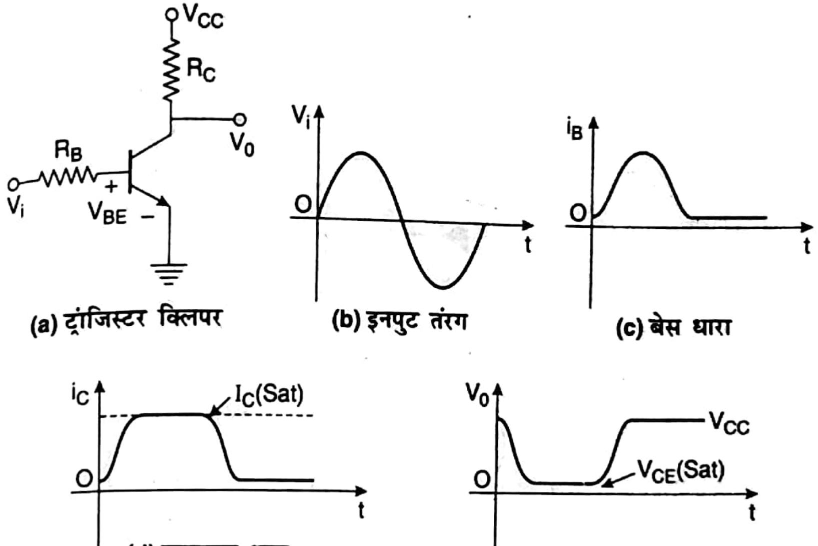
चित्र 6.45

अत: ट्रांजिस्टर को कट ऑफ या संतृप्त क्षेत्र में प्रचालित करके उसकी पीक (peak) को क्लिप किया जा सकता है। परिपथ में R_B बेस प्रतिरोध है जिसका मान ट्रांजिटर के सक्रिय क्षेत्र में इनपुट प्रतिरोध से कम होना चाहिये।

(चित्र 6.46) में ट्रांजिस्टर क्लिपर के विभिन्न तरंगाकार प्रदर्शित किये गये हैं।

§ 6.24. क्लिपर्स के अनुप्रयोग (Application of Clippers) :

(i) वेवशेपिंग में क्लिपर्स की भूमिका (Role of clippers in wave shaping)—आपने देखा कि क्लिपर परिपथ की सहायता से तरंग के आकार में इच्छानुसार क्लिपिंग की जा सकती हैं। आपने पिछले खण्डों में विभिन्न प्रकार के क्लिपर्स पढ़े। यदि इन क्लिपर्स में बैटरी की ध्रुवता चेंज



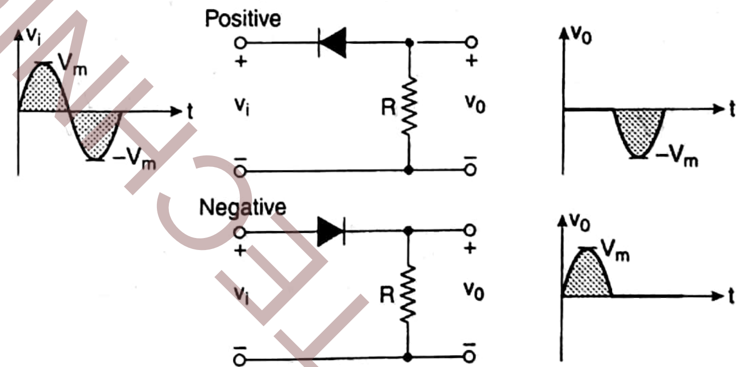
(a) ट्रांजिस्टर क्लिपर (b) इनपुट तरंग (c) बेस धारा

(d) कलक्टर धारा (e) आउटपुट वोल्टेज

चित्र 6.46

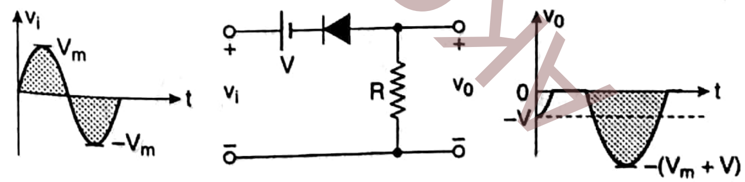
की जाये, तो तरंग का आकार भी चेंज हो जायेगा। बैटरी के विभिन्न सम्भव संयोजन तथा sine input देने पर विभिन्न स्थितियों में प्राप्त आउटपुट तरंगों को चित्र 6.47 में दर्शाया गया है।

Simple series clippers (Ideal diodes)



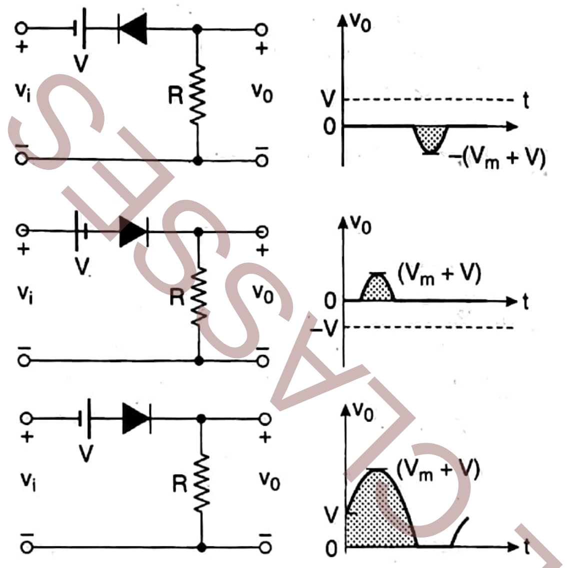
Biased series clipper (Ideal diodes)

Positive



AKC TECHNICAL CLASSES

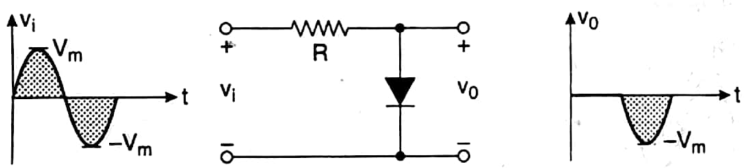
Scanned with CamScanner



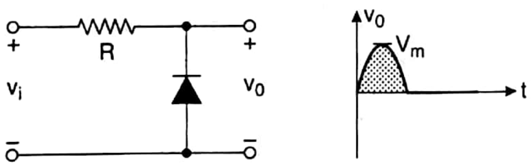
Negative

Simple shunt clippers (Ideal diodes)

Positive

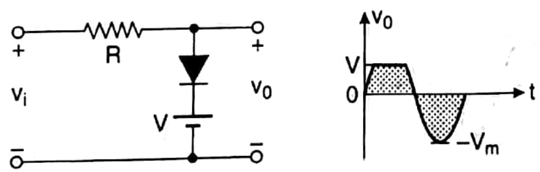


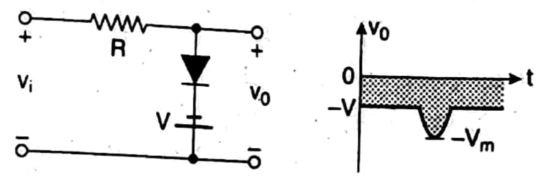
Negative



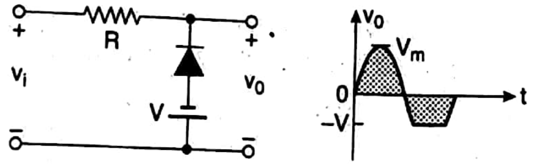
Biased shunt clippers (Ideal diodes)

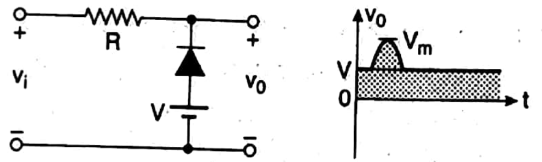
Positive



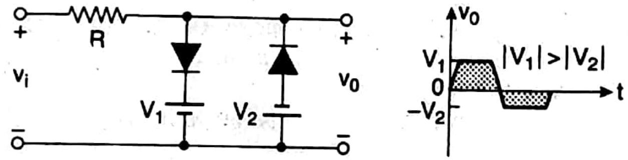


Negative





Positive and negative



चित्र 6.47—क्लिपिंग परिपथ

(ii) परिपथ को ट्रांज़ियंट से होने वाले नुक्सान से बचाना (Circuit transients protection)—क्लिपर्स की सहायता से परिपथों को ट्रांजियंट से होने वाल नुकसान से बचाया जा सकता है।

§ 6.25. क्लैम्पर (Clampers) :

क्लैम्पर परिपथ, इनपुट सिगनल को एक डी० सी० स्तर से दूसरे d.c. स्तर (level) पर क्लैम्प (clamp) करते हैं।

इसे नेटवर्क में एक संधारित्र, एक डॉयोड तथा प्रतिरोध आवश्यक होता है। इसके अतिरिक्त इसमें डी० सी० भी हो सकती है जो सिगनल को अतिरिक्त शिफ्ट प्रदान कर सकता है।

R तथा C का मान इस प्रकार से लेते हैं कि समय नियतांक, $T = RC$ इतना अधिक हो जिससे संधारित्र डॉयोड के ऑफ पीरियड (off period) में अधिक अनावेशित (discharge) न हो जाये अर्थात् time constant RC का मान इनपुट सिगनल के टाइम period से बहुत अधिक होना चाहिये।

ध्यान दें कि क्लैम्पर परिपथ इनपुट सिगनल के peak-to-peak मान को change नहीं करता, न ही original signal के shape को change करता है। यह केवल उसको ऊपर या नीचे (अर्थात् vertical shifting) करता है।

Scanned with CamScanner

"A circuit that shifts the d.c. level of a signal is called a clamper."

"A circuit that places either the positive is negative peak of the signal at a desired d.c. level is known as a clamper."

§ 6.26. क्लैम्पर का विश्लेषण करना

किसी क्लैम्पर परिपथ का विश्लेषण करने हेतु निम्न बातों पर ध्यान देना आवश्यक है—

(i) विश्लेषण इनपुट सिगनल के उस अर्द्धचक्र से प्रारम्भ करें, जिसमें डॉयोड फारवर्ड बायस होता है।

(ii) यह मान लें कि डॉयोड के फारवर्ड बायस में होने पर संधारित्र तुरन्त परिपथ के वोल्टेज स्रोत द्वारा आवेशित हो जायेगा।

(iii) यह मान लें कि डॉयोड के रिवर्स बायस होने पर संधारित्र उस आवेश को स्टोर रखेगा अर्थात् संधारित्र अनावेशित नहीं होगा।

(iv) किरचॉफ वोल्टेज नियम द्वारा आउटपुट वोल्टेज का मान ज्ञात करें।

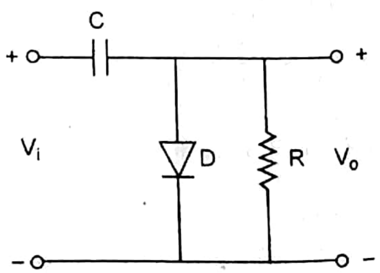
(v) यह ध्यान रखें कि आउटपुट की पूरी स्विंग (total swing) तथा इनपुट की पूरी स्विंग समान होनी चाहिये।

"For analysing a clamping circuit, remember the following points :

1. *Start the analysis of clamping network by considering that part of input signal that will forward bias the diode.*
2. *During the period that the diode is in the "on" state, assume that the capacitor will charge up instantaneously to a voltage level determined by the network.*
3. *Assume that during the period when the diode is in the "off" state the capacitor will hold on to its established voltage level.*
4. *Throughout the analysis maintain a continual awareness of the location and reference polarity for v_0 to ensure that the proper levels for v_0 are obtained.*
5. *Keep in mind the general rule that the total swing of the total output must match the swing of the input signal."*

§ 6.27. धनात्मक शिखर क्लैम्पिंग (Positive Peak Clamping) :

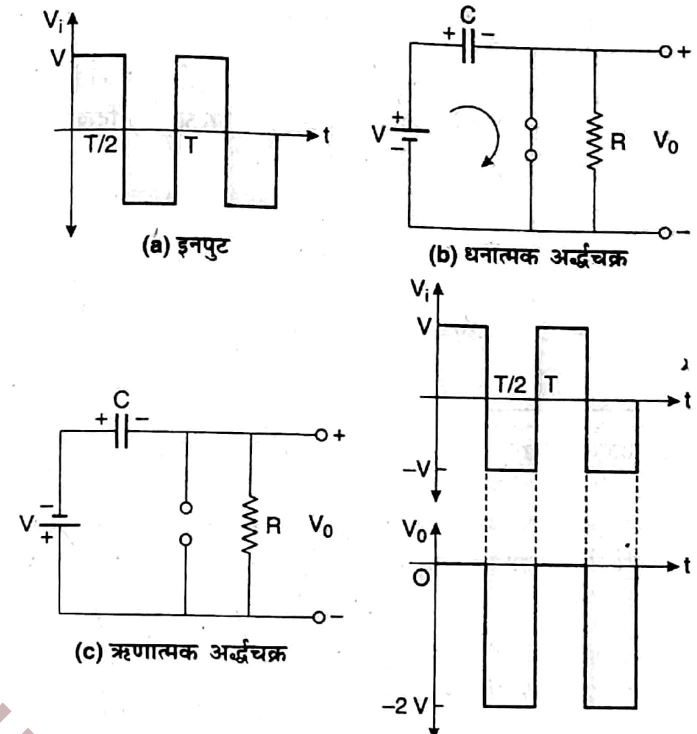
(चित्र 6.48) में प्रदर्शित किया गया पाज़िटिव पीक क्लैम्पर परिपथ इनपुट सिगनल की पाजिटिव पीक को शून्य लेवल (zero level) पर क्लैम्प कर देगा।



चित्र 6.48—पाज़िटिव पीक क्लैम्पर

(i) यदि इनपुट वर्गाकार तरंग है—

कार्य-प्रणाली—चित्र 6.49 (a) में सर्किट को दी जाने वाली इनपुट दिखायी गयी है। समय अन्तराल (time interval) 0 से $T/2$ में डॉयोड अग्रबायस हो जायेगा। इस स्थिति में परिपथ को (चित्र 6.49 (b)) द्वारा दर्शाया जा सकता है।



(a) इनपुट

(b) धनात्मक अर्द्धचक्र

(c) ऋणात्मक अर्द्धचक्र

(d) इनपुट तथा आउटपुट तरंग

चित्र 6.49

डॉयोड के ऑन हो जाने के कारण वह लघुपथित हो जाता है। इस लघुपथित पथ (short circuit path) के कारण संधारित्र तुरन्त V वोल्ट तक आवेशित हो जाता है।

चूँकि आउटपुट डॉयोड के एक्रौस ली जा रही है और इस स्थिति में डॉयोड का प्रतिरोध शून्य है, अतः $V_0 = 0$।

ऋणात्मक अर्द्धचक्र (Negative half cycle)—समय अन्तराल (time interval) $T/2$ – से T के लिये डॉयोड रिवर्स बायस हो जाता है तथा खुला पथ हो जाता है, (चित्र 6.49 (c)) ध्यान रहे कि इसमें बैटरी की विपरीत ध्रुवता (polarity) इसलिये दिखाई गई है क्योंकि इनपुट का ऋणात्मक अर्द्धचक्र (negative half cycle) चल रहा है।

यहाँ पर हमने RC का मान इतना अधिक रखा है कि ऋणात्मक अर्द्धचक्र में संधारित्र (capacitor) बहुत अधिक अनावेशित नहीं होगा। इसलिये उस पर वोल्टेज लगभग स्थिर रहेगी।

अतः आउटपुट वोल्टेज (किरचॉफ वोल्टेज नियम के अनुसार)—

$$V_0 = -V - V = -2V$$

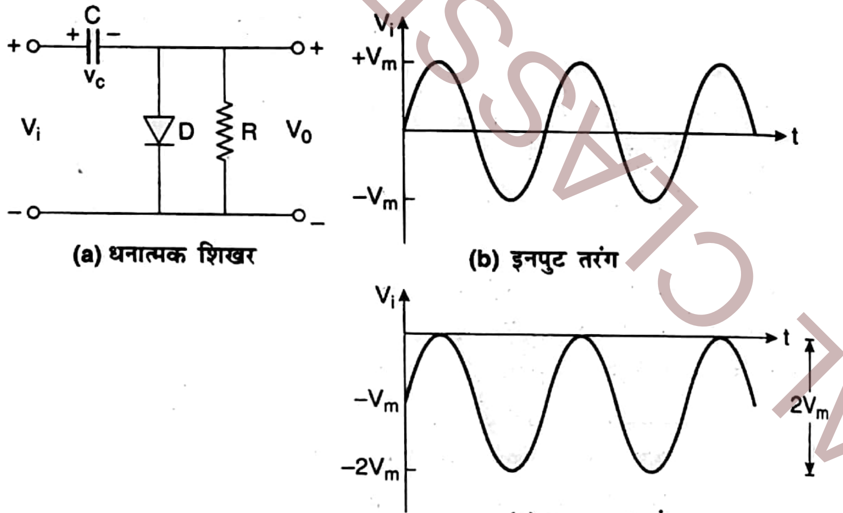
अतः आउटपुट तरंग (चित्र 6.49 (d)) के अनुसार प्राप्त होती है।

AK TECHNICAL CLASSES

Scanned with CamScanner

इस प्रकार हम देखते हैं कि क्लैम्पर परिपथ द्वारा वर्गाकार तरंग की पाजिटिव पीक को शून्य स्तर पर क्लैम्प कर दिया जाता है।

(ii) यदि इनपुट साइन वेव है—इनपुट के पहले धनात्मक अर्द्धचक्र में डॉयोड के अग्रबायस होने के कारण V_m तक आवेशित हो जायेगा। इस कारण चित्र 6.50 (a) दिखाई गई ध्रुवता के अनुसार उसके एक्रौस वोल्टेज V_m उत्पन्न हो जायेगी।



(a) धनात्मक शिखर (b) इनपुट तरंग (c) आउटपुट तरंग

चित्र 6.50

क्योंकि RC समय स्थिरांक को बहुत उच्च रखा गया है इसलिये अब संधारित्र अनावेशित नहीं हो पायेगा और एक वोल्टेज स्रोत की तरह कार्य करने लगेगा।

परिपथ में किरचॉफ नियम लगाने पर—

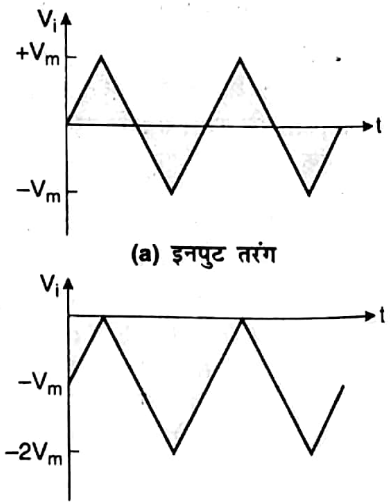
$$V_0 = v_i - v_c$$

चूँकि $v_c = V_m$

इसलिये $v_0 = v_i - V_m$

इस प्रकार V_0 का मान सदैव v_i से V_m कम रहेगा। दूसरे शब्दों में, आउटपुट सिगनल का मान इनपुट सिगनल से V_m वोल्ट नीचे शिफ्ट हो जायेगा तथा आउटपुट (चित्र 6.50 (c)) के अनुसार प्राप्त होगी।

(iii) यदि त्रिभुजाकार तरंग इनपुट (Triangular waveform input) दी जाये—यह



(a) इनपुट तरंग (b) आउटपुट तरंग

चित्र 6.51

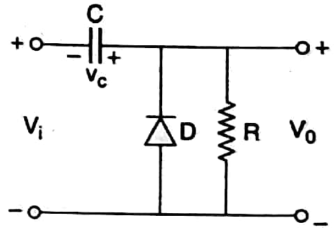
सर्किट वर्गाकार तरंग और साइन तरंग की तरह त्रिभुजाकार तरंग को भी शून्य पर क्लैम्प कर देगा, (चित्र 6.51) देखें।

§ 6.27. ऋणात्मक पीक क्लैम्पिंग (Negative Peak Clamping) :

इसका परिपथ (चित्र 6.52) में प्रदर्शित किया गया है।

कार्य-प्रणाली (Working)—

(i) यदि परिपथ को वर्गाकार तरंग दी जाये—वर्गाकार तरंग की ऋणात्मक अर्द्धचक्र (Negative half cycle) में डॉयोड फारवर्ड बायस हो जायेगा तथा लघु पथ (short circuit) हो जायेगा। इस कारण संधारित्र वर्गाकार तरंग के अधिकतम मान V_m तक चार्ज हो जायेगा तथा उसके एक्रौस उत्पन्न वोल्टेज की ध्रुवता (polarity) (चित्र 6.52) के अनुसार होगी।



चित्र 6.52

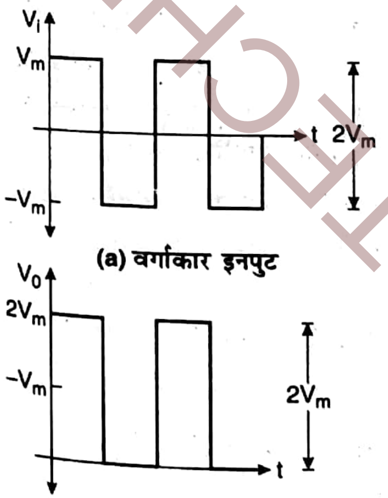
अब यह संधारित्र एक नियत वोल्टेज स्रोत की तरह व्यवहार कर सकेगा, क्योंकि उच्च समय स्थिरांक के कारण यह अनावेशित नहीं हो पायेगा। अतः आउटपुट पर प्राप्त वोल्टेज—

$$v_0 = v_i + V_m$$

स्पष्ट है कि अउटपुट तरंग इनपुट तरंग से $+ V_m$ (ऊपर की ओर शिफ्ट हो जायेगी), अर्थात् इनपुट तरंग की निगेटिव पीक शून्य पर क्लैम्प हो जायेगी।

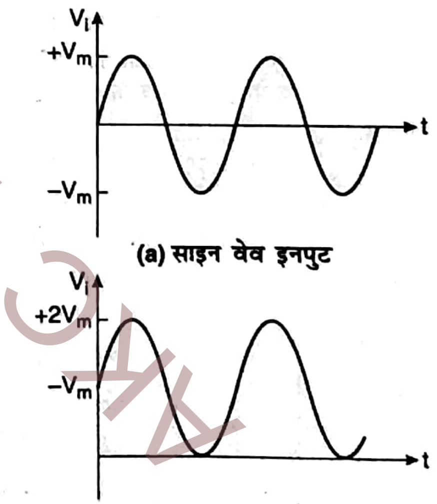
इस परिपथ की इनपुट व आउटपुट तरंग (चित्र 6.53 a,b) में प्रदर्शित किये गये हैं।

(ii) यदि इनपुट साइन वेव या त्रिभुजाकार वेव हो—वर्गाकार तरंग के समान यह वेव भी क्लैम्पर परिपथ द्वारा क्लैम्पर कर दी जायेगी (चित्र 6.54, चित्र 6.55)।



(a) वर्गाकार इनपुट (b) आउटपुट तरंग

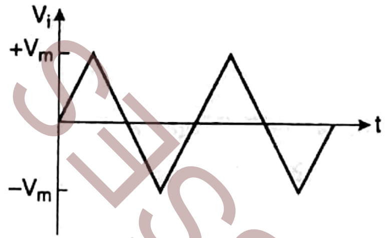
चित्र 6.53



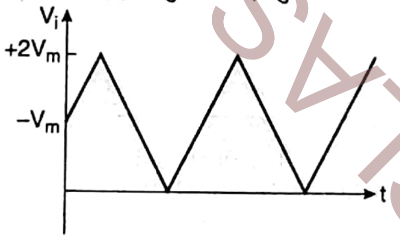
(a) साइन वेव इनपुट (b) आउटपुट तरंग

चित्र 6.54

Scanned with CamScanner



(a) त्रिभुजाकार इनपुट

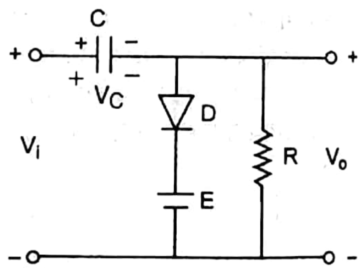


(b) आउटपुट तरंग

चित्र 6.55

§ 6.28. एक दिये गये वोल्टेज स्तर पर क्लैम्पिंग करना

1. किसी स्तर पर धनात्मक पीक क्लैम्पिंग (Positive peak clamping to a desired level)—इसका परिपथ चित्र 6.56 में प्रदर्शित किया गया है।



चित्र 6.56

कार्य-प्रणाली—इनपुट के धनात्मक चक्र (positive cycle) में डॉयोड फॉरवर्ड बायस हो जायेगा और संधारित्र (capacitor) आवेशित (charge) हो जायेगा। संधारित्र के एक्रौस उत्पन्न वोल्टेज,

$$v_c = V_m - E$$

जहाँ V_m इनपुट सिगनल की peak value है।

तथा इसके पश्चात् संधारित्र एक स्थिर वोल्टता स्रोत (constant voltage source) का कार्य करेगा जिसका मान $(V_m - E)$ वोल्ट होगा।

अतः, किरचॉफ वोल्टेज नियम के अनुसार प्राप्त आउटपुट होगी—

$$v_0 = V_i - (V_m - E) \text{ Volts}$$

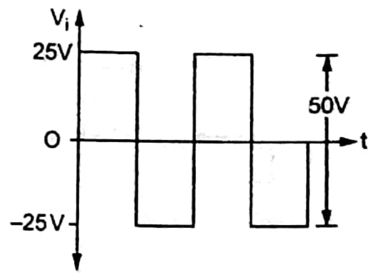
माना $V_m = 25\text{ V}$

$$E = 5\text{ V}$$

$$V_0 = V_i - 20$$

इसके लिये तरंग (चित्र 6.58) में प्रदर्शित की गयी है।

वांछित स्तर पर ऋणात्मक पीक क्लैम्पिंग (Negative peak clamping to a deisred level)—इसका परिपथ (चित्र 6.57) में प्रदर्शित किया गया है।

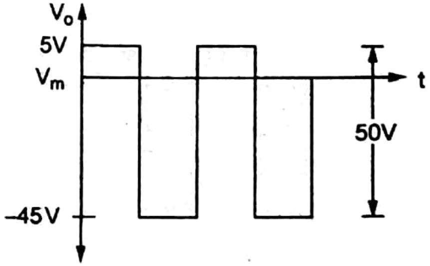


चित्र 6.57 (a)—इनपुट तरंग

कार्य-प्रणाली—इनपुट की ऋणात्मक चक्र (Negative cycle) में डायोड अग्रबायस (forward bias) हो जायेगा और संधारित्र (capacitor) आवेशित हो जायेगा (दिखाई गई ध्रुवता के अनुसार)। संधारित्र के एक्रौस उत्पन्न वोल्टेज,

$$v_c = V_m - E$$

जहाँ V_m इनपुट सिगनल की peak value है।



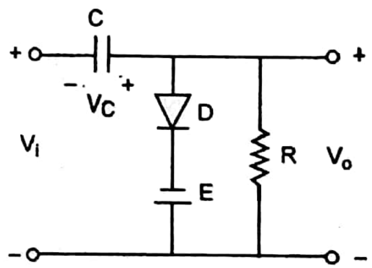
चित्र 6.57 (b)—आऊटपुट तरंग

चूँकि यह आवेशन (charging) ऋणात्मक चक्र (negative cycle) पर होती है इसलिये उत्पन्न वोल्टेज की ध्रुवता (चित्र 6.58) में दिखायी गयी ध्रुवता के समान होगी।

अब संधारित्र $(V_m - E)$ मान के स्थिर वोल्टता स्रोत (constant voltage source) की तरह व्यवहार करेगा। अतः किरचॉफ के वोल्टता नियम के अनुसार प्राप्त वोल्टेज होगी—

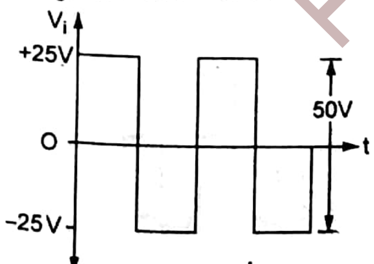
$$V_0 = V_i + (V_m - E)$$

माना $V_m = 25V, E = 20\text{ V}$ तो $V_0 = V_i + 20\text{ V}$, इसके लिये आउटपुट तथा इनपुट तरंग चित्र (6.59) में दिखाई गयी है।

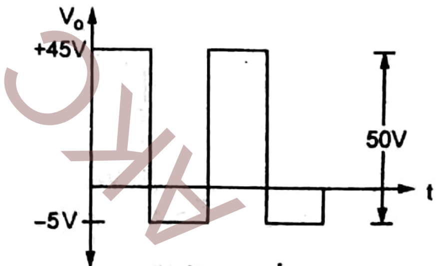


चित्र 6.58—ऋणात्मक पीक क्लैम्पर

प्रैक्टिस प्रश्न—यदि चित्र 6.56 तथा चित्र 6.58 में प्रदर्शित क्लैपर्स को 25V पीक वोल्टेज की साइन वेव दी जाये $(E = 5\text{ V})$ तो इनपुट व आउटपुट तरंग draw कीजिये।



(a) इनपुट तरंग

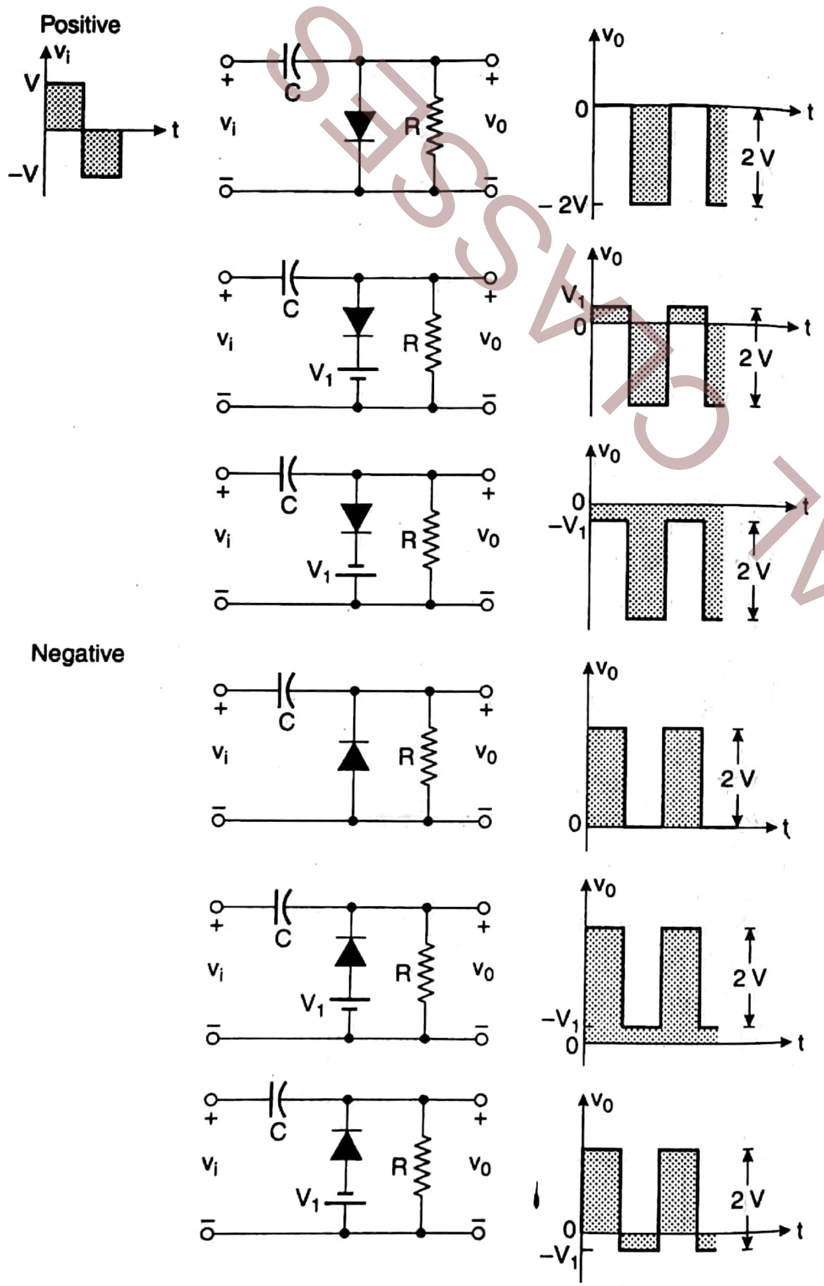


(b) आउटपुट तरंग

चित्र 6.59

Scanned with CamScanner

सारांश (Summary)—चित्र 6.60 में विभिन्न क्लैंपिंग परिपथ व उनका प्रभाव प्रदर्शित है।



चित्र 6.60—विभिन्न क्लैम्पिंग परिपथ व उनका प्रभाव

प्रश्नावली–6

1. *RC* परिपथ में ट्रांजियंट प्रक्रिया को सचित्र समझाइये।
2. *RL* परिपथ में ट्रांजियंट प्रक्रिया को सचित्र समझाइये।
3. *RC* तथा *RL* डिफरैंशियेटिंग तथा इंटीग्रेटिंग परिपथों को विस्तारपूर्वक समझाइये।
4. क्लिपर क्या होते हैं? श्रेणी तथा शंट क्लिपर परिपथों को सचित्र समझाइये।
5. डबल डॉयोड क्लिपर को सचित्र समझाइये।
6. निम्न पर टिप्पणी लिखिये—
   (a) जीनर डॉयोड क्लिपर (b) ट्रांजिस्टर क्लिपर
7. विभिन्न क्लैंपिंग परिपथों को सचित्र समझाइये।
8. (a) संधारित्र, प्रतिरोध परिपथ जिसमें संधारित्र तथा प्रतिरोध श्रेणीक्रम में लगे हैं, उसके संधारित्र के सिरों पर आउटपुट लिया गया है। यूनिट स्टैप निवेशी वोल्टता के लिये निर्गत तरंग रूप खींचिये।
   (b) क्लैंपिंग परिपथ क्या है तथा यह क्लिपिंग परिपथ से किस प्रकार अलग है? *(UPBTE 2000)*
9. *RC* अवकलक (differentiator) और समाकलक (integrator) का कार्य समझाइये। *(UPBTE 2001)*
10. कर्तन (clipping) क्या है? कर्तन के लिये जीनर डायोड और ट्रांजिस्टर का उपयोग कैसे होता है? *(UPBTE 2001)*
11. जीनर डॉयोड क्लिपर पर टिप्पणी लिखिये। *(UPBTE 2002)*
12. सन्धि डॉयोड का प्रयोग करते हुये डबल क्लिपर का आरेख बनाइये तथा उसकी इनपुट एवं आउटपुट अभिलक्षण खींचिये। *(UPBTE 2003)*
13. *RC* अवकलक और समाकलक का कार्य समझाइये। *(UPBTE 2004)*
14. (a) द्वि-सतही क्लिपर की कार्य विधि समझाइये।
    (b) क्लैम्पर का क्या कार्य है? बिना संधारित्र का प्रयोग किये क्या क्लैम्पर को डिजाइन किया जा सकता है? *(UPBTE 2005)*
15. कर्तन परिपथों के लिये ट्रांजिस्टर के उपयोग को समझाइये। *(UPBTE 2006)*

AKC TECHNICAL CLASSES

Scanned with CamScanner

7 मल्टीवाईब्रेटर परिपथ (MULTIVIBRATOR CIRCUIT)

§ 7.1. ट्रांजिस्टर के स्विचिंग परिपथ (Transistor Switching Circuits) :

ट्रांजिस्टर का उपयोग केवल प्रवर्धकों तक ही सीमित नहीं है। ट्रांजिस्टर को एक स्विच की भाँति भी प्रयोग कर सकते हैं। इसके लिये परिपथ का उचित डिजाइन करना पड़ता है। उचित डिजाइन का अर्थ है कि परिपथ में लगे बेस प्रतिरोध व लोड प्रतिरोध का मान ऐसा हो जिससे ट्रांजिस्टर संतृप्त क्षेत्र व कट ऑफ क्षेत्र के मध्य ही कार्य करे। इस प्रकार के स्विचिंग सर्किट कम्प्यूटर तथा कन्ट्रोल अनुप्रयोगों में अत्यंत उपयोगी सिद्ध हुये हैं।

सामान्य स्विच की भाँति ही, ट्रांजिस्टर स्विच की सहायता से electrical circuit को make या break किया जा स्कता है। ट्रांजिस्टर स्विचों का मुख्य लाभ यह होता है कि switching fast होती है तथा sparking की समस्या भी उत्पन्न नहीं होती। ट्रांजिस्टर स्विचों को इलैक्ट्रॉनिक स्विच भी कहा जाता है। इनकी सहायता से non-sinusoidal तरंगें जैसे square, rectangular, triangular आदि भी उत्पन्न की जा सकती हैं।

सभी डिजिटल परिपथों में ट्रांजिस्टर को स्विच की भाँति प्रयोग करते हैं। आप जानते होंगे कि डिजिटल इलैक्ट्रॉनिक्स में केवल दो अवस्थायें मान्य होती हैं शून्य या एक। ट्रांजिस्टर को ऑन तथा ऑफ करके यह दो अवस्थायें प्राप्त की जा सकती हैं।

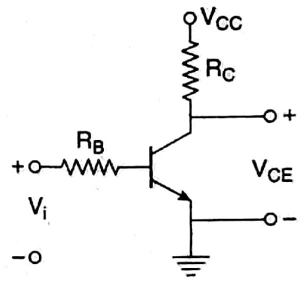
"In practice it is often required to make or break an electrical circuit in many operations. In some applcations, it is desirable and necessary that this make and break should be very quick and wthout sparking. The mechancical switches cannot be used for the purpose for two main reasons. Firstly, a machanical switch has high inertia which limits its speed of operation. Secondly, there is sparking at the contacts during breaking operation which results in the burning of the contacts.

Transistors can also serve as switching devices. They can turn ON or OFF power in an electrical circuit at a very high speed without any sparking. Such switches are known as electronic switches. The electronic switches are being extensively used to produce non-sinusoidal waves, e.g., square, rectangular, triangular or saw-tooth waves. Solid-state switching circuits are finding increasing applications. For example, solid-state switching circuits are the fundamental components of modern computer systems."

§ 7.2. ट्रांजिस्टर स्विच (Transistor Switch) :

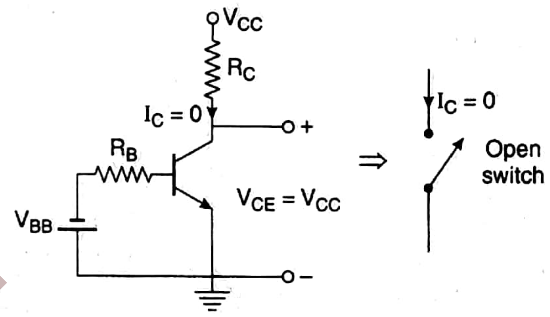
ट्रांजिस्टर स्विच वह युक्ति है जिससे वैद्युत परिपथ में धारा को ट्रांजिस्टर की सहायता से ऑन या ऑफ किया जा सकता है। ट्रांजिस्टर स्विचों को प्रचलित होने के प्रमुख कारण यह हैं कि इनकी स्पीड अधिक होती है (high speed of operation) तथा स्पार्क नहीं होते (absence of sparking)।

चित्र 7.1 में एक ट्रांजिस्टर स्विच प्रदर्शित है। ट्रांजिस्टर को संतृप्त तथा संतृप्त क्षेत्र के मध्य ड्राइव करके उससे ऑन-ऑफ स्विच का कार्य लिया जा सकता है, आइये देखें कैसे ?

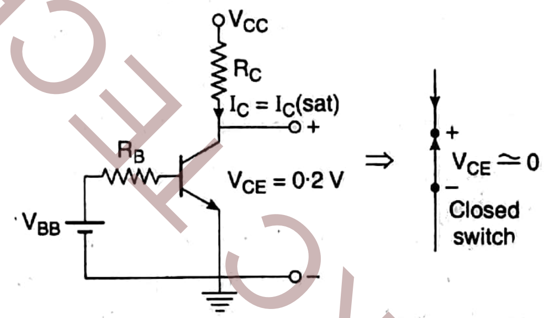


चित्र 7.1—ट्रांजिस्टर स्विच

(i) यदि चित्र 7.1 में प्रदर्शित ट्रांजिस्टर स्विच पर पर्याप्त निगेटिव बेस इनपुट लगाई जाये, तो वह कट ऑफ अवस्था में चला जाता है (चित्र 7.2 (a)) तथा उसमें कलक्टर धारा शून्य हो जाती है। अत:, प्रतिरोध R_C में वोल्टेज ड्राप नहीं होती आउटपुट वोल्टेज $V_{CE} = V_{CC}$ प्राप्त होती है। इस स्थिति को एक ओपन स्विच (open switch या off switch) कहा जाता है क्योंकि इस स्थिति में $V_{CE} = V_{CC}$, $I_C = 0$ तथा कट ऑफ क्षेत्र मे ट्रांजिस्टर का प्रतिरोध $R_{cut\ off} = \frac{V_{CE}}{I_C} \simeq \infty$ ।



(a) ट्रांजिस्टर स्विच को OFF करना



(b) ट्रांजिस्टर स्विच को ON करना

चित्र 7.2

(ii) यदि चित्र 7.1 मे प्रदर्शित ट्रांजिस्टर स्विच पर पर्याप्त पाजिटिव बेस इनपुट लगाई जाये, तो वह संतृप्त अवस्था में चला जाता है (चित्र 7.2 (b)) तथा उसमें कलक्टर

AKC TECHNICAL CLASSES

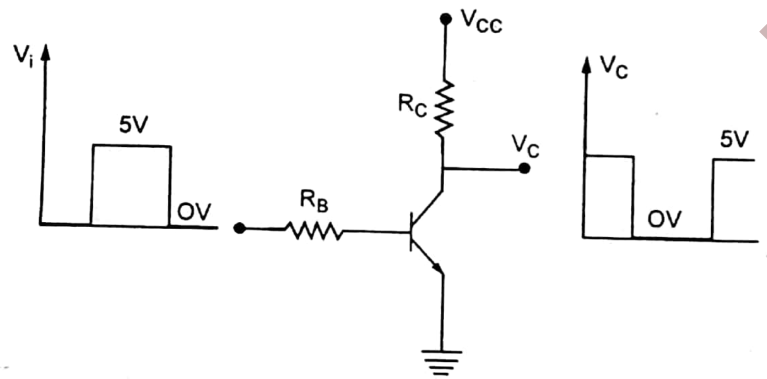
Scanned with CamScanner

धारा $I_{C\,(sat)}$ प्रवाहित होती है। अतः लोड R_C पर समस्त वोल्टेज ड्रॉप V_{CC} हो जाता है तथा आउटपुट वोल्टेज लगभग शून्य हो जाती है (वास्तव में $V_{CE\,(sat)} \simeq 0 \cdot 2$ V)। अतः $I_C = I_{C\,(sat)} = \frac{V_{CC}}{R_C}$ तथा $V_{CE} \simeq 0$ तथा संतृप्त क्षेत्र में ट्रांजिस्टर का प्रतिरोध $R_{sat} = \frac{V_{CE}}{I_C} \simeq 0$। अतः, इस स्थिति को क्लोज़ स्विच (closed swictch या on switch) कहा जाता है।

उक्त विश्लेषण से स्पष्ट है कि ट्रांजिस्टर proper conditions में स्विच की भांजि व्यवहार कर सकता है।

§ 7.3. ट्रांजिस्टर स्विचिंग का उदाहरण (Example of Transistor Switching) :

चित्र 7.3 (a) को एक नौट गेट (NOT gate) या प्रतिलोमक (inverter) के रूप में प्रयोग कर सकते हैं। नौट गेट (not gate) एक ऐसा डिजिटल परिपथ होता है जिसमें आउटपुट, इनपुट के विपरीत होती है; अर्थात् यदि इनपुट निम्न होता है तो आउटपुट उच्च हो जाती है तथा यदि इनपुट उच्च होता हे तो आउटपुट निम्न हो जाती है।

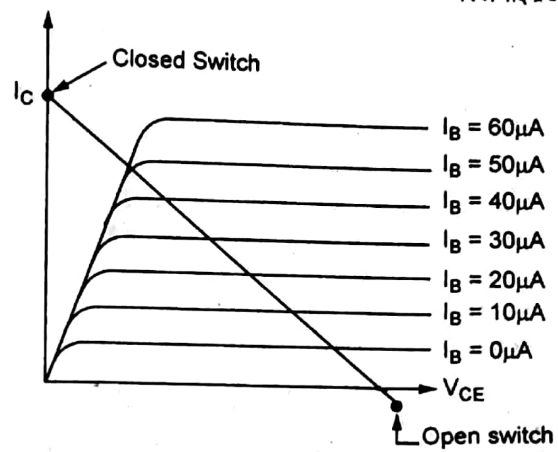


चित्र 7.3 (a)—प्रतिलोमक (Transistor invertor or NOT gate)

यही स्थिति इनपुट तथा आउटपुट तरंगों में दर्शाई गई है। यदि $V_i = 0$ V तो $V_0 = 5$ V तथा यदि $V_i = 5$ V तो $V_0 = 0$ V ।

इस प्रकार की आउटपुट प्राप्त करने के लिये सर्किट का उचित डिजाइन आवश्यक है। डिजाइन इस प्रकार होना चाहिये जिससे प्रचालन बिन्दु (operating point) संतृप्त क्षेत्र तथा कट ऑफ क्षेत्र के मध्य ही शिफ्ट करे (चित्र 7.3 (b))। इसके लिये निम्न दो बातों का ज्ञान होना अति महत्वपूर्ण है—

1. जब बेस धारा शून्य होती है तो कलक्टर धारा केवल क्षरण धारा (I_{CEO}) के कारण ही होती है। इस धारा का मान इतना कम होता है (microampere में) कि हम कलक्टर धारा को शून्य मान सकते हैं तथा ट्रांजिस्टर को कट ऑफ क्षेत्र में मान सकते हैं।



चित्र 7.3 (b)—ट्रांजिस्टर अभिलक्षण

2. जब ट्रांजिस्टर संतृप्त क्षेत्र में होता है तो उसकी कलक्टर-एमीटर वोल्टेज (V_{CE}) बहुत कम होती है। ($V_{CE} \cong 0 \cdot 2$ V) इस वोल्टेज को व्यवहारिक रूप से शून्य माना जा सकता है ($V_{CE\,(sat)} = 0$)।

1. यदि V_i को 5V कर दिया जाये—यदि $V_i = 5$ V तो ट्रांजिस्टर को संतृप्त क्षेत्र में चले जाना चाहिये (या ट्रांजिस्टर ऑन हो जाना चाहिये)। सर्किट को इस प्रकार डिजाइन करना चाहिये जिससे बेस धारा का मान संतृप्त अवस्था (saturation level) के निकट वाली वक्र के I_B मान से अधिक हो। उदाहरण के तौर पर यदि (चित्र 7.3 (b)) में देखें तो पता चलता है कि संतृप्त अवस्था के निकटतम वक्र (curve) में I_B का मान 60 μA है। अतः बेस धारा को 60 μA से अधिक करने पर ट्रांजिस्टर संतृप्त क्षेत्र में चला जायेगा। चित्र (7.3 a) में संतृप्त क्षेत्र में कलक्टर धारा का मान होगा।

$$I_{C\,sat} = \frac{V_{CC}}{R_C}$$

संतृप्त क्षेत्र में प्रवाहित होने वाली न्यूनतम बेस धारा का मान निम्न समीकरण द्वारा ज्ञात कर सकते हैं—

$$I_{B\,min} \cong \frac{I_{C\,sat}}{\beta} \quad \ldots(7.1)$$

इस प्रकार संतृप्त क्षेत्र में निम्न समीकरण का संतुष्ट (satisfy) होना आवश्यक है—

$$I_B > \frac{I_{C\,sat}}{\beta} \quad \ldots(7.2)$$

अर्थात् यदि बेस धारा का मान $\frac{I_{C\,sat}}{\beta}$ से अधिक होगा तो ट्रांजिस्टर संतृप्त क्षेत्र में रहेगा अन्यथा नहीं।

यदि ट्रांजिस्टर संतृप्त होगा तो कलक्टर वोल्टेज $V_C = V_{CE} \simeq 0$ V प्राप्त होगी।

संतृप्त क्षेत्र में ट्रांजिस्टर का प्रतिरोध,

$R_{sat} = \frac{V_{CE\,(sat)}}{I_{sat}}$ जिसका मान अत्यंत कम होता है।

Scanned with CamScanner

2. यदि V_i को शून्य कर दिया जाये—यदि $V_i = 0$ V, $I_B = 0$ तब $I_C = 0$ तथा ट्रांजिस्टर कट ऑफ क्षेत्र में रहेगा।

इस प्रकार R_C पर वोल्टेज पात (voltage drop) $V_{R_C} = I_C R_C = 0$ V

$$V_C = V_{CC} - I_C R_C = 5 - 0 = 5 \text{ V}$$

इस प्रकार आउटपुट 5 V प्राप्त होगी।

कट ऑफ क्षेत्र में ट्रांजिस्टर का प्रतिरोध,

$$R_{\text{cut off}} = \frac{V_{CC}}{I_{CEO}}$$

चूँकि I_{CEO} का मान बहुत कम होता है (microampere) में, इसलिये

$$R_{\text{cut off}} \cong \infty$$

यानि $R_{\text{cut off}}$ का मान अधिक होता है।

उक्त विश्लेषण से पता चलता है कि संतृप्त क्षेत्र में ट्रांजिस्टर का प्रतिरोध बहुत कम (लगभग शून्य) तथा कट ऑफ क्षेत्र में बहुत अधिक (लगभग अनन्त) होता है। इस प्रकार यह स्विच की भाँति कार्य करता है।

उदाहरण : चित्र 7.3 a में दिखाये गये परिपथ में यदि हम निम्नलिखित मान के प्रतिरोध प्रयोग करें—

(1) $R_C = 0 \cdot 81$ kΩ

(2) $R_B = 68$ kΩ तथा $\beta = 100$ तो

क्या $V_i = 5$ V करने पर ट्रांजिस्टर संतृप्त क्षेत्र में चला जायेगा?

हल : बेस धारा का मान,

$$I_B = \frac{V_i - V_{BE}}{R_B} = \frac{5V - 0 \cdot 7 \text{ V}}{68 \text{ k}\Omega} = 63 \,\mu\text{A}$$

कलक्टर संतृप्त धारा,

$$I_{C\,\text{sat}} = \frac{V_{CC}}{R_C} = \frac{5 \text{ V}}{0 \cdot 8 \text{ k}\Omega} = 6 \cdot 1 \text{ mA}$$

बेस धारा का न्यूनतम मान, जो ट्रांजिस्टर को संतृप्त कर देगा,

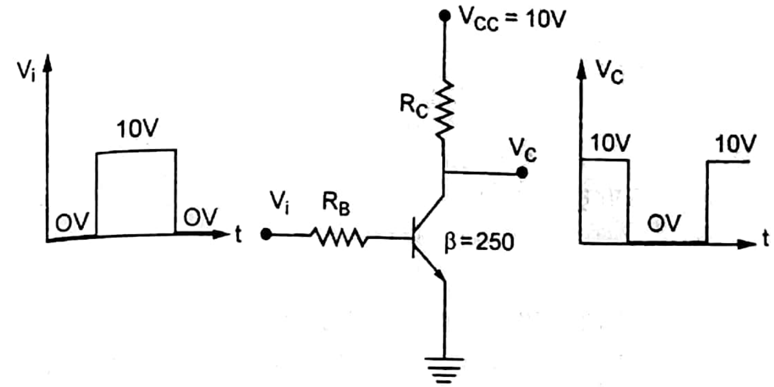
$$I_{B\,\text{min}} = \frac{I_{C\,\text{sat}}}{\beta} = \frac{6 \cdot 1}{125} = 48 \cdot 8 \,\mu\text{A}$$

चूँकि बेस धारा $I_B = 63 \,\mu$A का मान ट्रांजिस्टर को संतृप्त करने वाली न्यूनतम बेस धारा $I_{B\,\text{min}} = 48 \cdot 8 \,\mu$A से अधिक है, इसलिये ट्रांजिस्टर संतृप्त क्षेत्र में कार्य करेगा।

§ 7.4. ट्रांजिस्टर स्विच के अवयव (R_C तथा R_B) के मानों की गणना करना (Calculation of Component Values of a Transistor Switch) :

उदाहरण : दिये गये ट्रांजिस्टर स्विच परिपथ (चित्र 7.4) के लिये R_B तथा R_C का मान ज्ञात कीजिये जिससे स्विच properly कार्य करें।

$$I_{C\,\text{sat}} = 10 \text{ mA}$$



चित्र 7.4—ट्रांजिस्टर स्विच परिपथ

हल : संतृप्त क्षेत्र में कलक्टर धारा,

$$I_{C\,\text{sat}} = \frac{V_{CC}}{R_C}$$

$$10 \text{ mA} = \frac{10 \text{ V}}{R_C}$$

$$R_C = \frac{10V}{10 \text{ mA}} = 1 \text{ k}\Omega$$

बेस धारा का न्यूनतम मान जो ट्रांजिस्टर को संतृप्त क्षेत्र में ले आयेगा,

$$I_{B\,\text{min}} = \frac{I_{C\,\text{sat}}}{\beta} = \frac{10 \text{ mA}}{250} = 40 \,\mu\text{A}$$

परिपथ में I_B का वास्तविक मान,

$$I_B = \frac{V_i - V_{BE}}{R_B} = \frac{10 - 0 \cdot 7}{R_B}$$

$$I_B = \frac{9 \cdot 3}{R_B}$$

ट्रांजिस्टर को संतृप्त क्षेत्र में कार्य कराने के लिये I_B का मान $I_{B\,\text{min}}$ से अधिक होनो चाहिये।

अतः

$$\frac{9 \cdot 3}{R_B} > 40 \,\mu\text{A}$$

$$R_B < \frac{9 \cdot 3}{40 \,\mu\text{A}}$$

$$R_B < 232 \cdot 5 \text{ k}\Omega$$

यानि R_B का मान $232 \cdot 5$ kΩ से कम होना चाहिये।

AKC TECHNICAL CLASSES

Scanned with CamScanner

R_B को 150 kΩ लेने पर—

$$I_B = \frac{10 - 0\cdot7}{150\,k\Omega} = 62\,\mu A$$

चूँकि $62\,\mu A > 40\,\mu A$

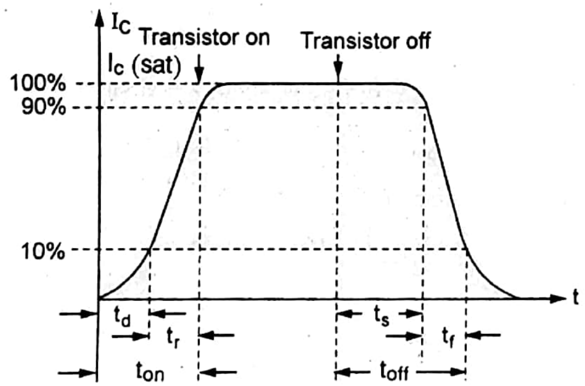
इसलिये इस मान पर ट्रांजिस्टर संतृप्त क्षेत्र में रहेगा।

इस प्रकार $R_B = 150\,k\Omega$

$R_C = 1\,k\Omega$

§ 7.5. ट्रांजिस्टर स्विचिंग समय (Transistor Switching Time) :

अभी तक हमने देखा कि किस प्रकार एक ट्रांजिस्टर स्विच की भाँति कार्य कर सकता है। स्विच की भाँति कार्य करने के लिये ट्रांजिस्टर के प्रचालन बिन्दु (operating point) को कट ऑफ क्षेत्र तथा संतृप्त क्षेत्र के मध्य शिफ्ट करना होता है। ट्रांजिस्टर के प्रचालन बिन्दु (operating point) को कट-ऑफ (cut-off) क्षेत्र से संतृप्त क्षेत्र में जाने में तथा संतृप्त क्षेत्र से कट-ऑफ क्षेत्र में जाने में कुछ समय लगता है। इसलिये किसी ट्रांजिस्टर स्विच की इनपुट परिवर्तित होने पर (अर्थात् इनपुट निम्न से उच्च या उच्च से निम्न होने पर) आउटपुट तुरन्त परिवर्तित नहीं होता। इनपुट देने के पश्चात आउटपुट परिवर्तित (change) होने में एक निश्चित समय लगता है। इस निश्चित समय को निम्न प्रकार से परिभाषित कर सकते हैं। (चित्र 7.5 देखें)।



चित्र 7.5

(i) ऑन टाइम t_{on} (ON time)—ट्रांजिस्टर को बन्द अवस्था (OFF state) से खुली अवस्था (ON state) में स्विच करने में लगने वाला समय ऑन टाइम (on time) कहलाता है। इसको दो भागों में विभाजित किया गया है—

(a) **t_d, डिले टाइम** (Delay time)—ट्रांजिस्टर को स्विच ऑन करने के क्षण से उस क्षण तक, जब वह ऑन स्टेट में जाना प्रारम्भ करता है, उसका डिले टाइम कहलाता है।

(b) **t_r, राइज टाइम** (Rise time)—राइज टाइम वह समय होता है, जब कलक्टर धारा अपने अधिकतम मान के 10 % मान से 90 % मान तक पहुँचती है। इस प्रकार—

$$t_{on} = t_r + t_d$$

(ii) ऑफ टाइम t_{off} (OFF time)—ट्रांजिस्टर को ऑन स्थिति (on state) से ऑफ स्थिति (off state) में जाने के लिये लगा समय ऑफ टाइम (off time) कहलाता है।इसको भी दो भागों में विभाजित किया जाता है—

(a) **t_s, स्टोरेज टाइम** (Storage time)—ट्रांजिस्टर को स्विच ऑफ करने के पश्चात् कलक्टर धारा के अपने अधिकतम मान के 90% तक पहुँचने में लगा समय स्टोरेज टाइम (storage time) कहलाता है।

(b) **t_f, फाल टाइम** (Fall time)—ट्रांजिस्टर की कलक्टर धारा के अधिकतम मान के 90 % मान से 10 % मान तक पहुँचने में लगा समय फाल टाइम (fall time) कहलाता है।

इस प्रकार— $t_{off} = t_s + t_f$

एक साधारण ट्रांजिस्टर के लिये स्विचिंग समय निम्नवत् होता है—

$t_s = 120$ ns

$t_d = 25$ ns

$t_r = 13$ ns

$t_f = 12$ ns

इस प्रकार— $t_{on} = t_r + t_d = 13\text{ ns} + 25\text{ ns} = 38\text{ ns}$

$t_{off} = t_s + t_f = 120\text{ ns} + 12\text{ ns} = 132\text{ ns}$

इस प्रकार हम देखते हैं कि ट्रांजिस्टर को ऑन (ON) करने में लगभग 38 ns का समय लगता है तथा ऑफ (OFF) करने में लगभग 132 ns का समय लगता है।

ट्रांजिस्टर की स्विचिंग स्पीड को सीमित करने के वास्तविक कारण क्या हैं? डिले टाइम के मुख्य कारण हैं—(i) जब ट्रांजिस्टर इनपुट पर ड्राइविंग सिग्नल apply किया जाता है, तो एमीटर-जंक्शन कैपेसिटर चार्ज होने में कुछ समय लगता है, जिसके पश्चात् ही ट्रांजिस्टर कट-ऑफ से एक्टिव क्षेत्र में आता है। (ii) एमीटर से आने वाले कैरियर्स को बेस पार करके कलक्टर में जाने में समय लगता है।

राइज़ टाइम व फॉल टाइम होने का कारण यह है कि ट्रांजिस्टर को कट-ऑफ से सैचुरेशन तथा सैचुरेशन से कट-ऑफ क्षेत्र में जाने में समय लगता है। स्टोरेज टाइम का कारण यह है कि संतृप्त ट्रांजिस्टर की बेस में उपस्थिति excess minority carriers को remove होने में समय लगता है। ट्रांजिस्टर स्टोरेज टाइम को reduce करने हेतु schottkey transistor का प्रयोग किया जाता है।

स्विचिंग ट्रांजिस्टर—यह विशेष प्रकार के ट्रांजिस्टर होते हैं जिसमें स्विचिंग टाइम कम होता है, जिससे स्विचिंग स्पीड बढ़ जाती है। BSV52L ऐसे ही स्विचिंग ट्रांजिस्टर का उदाहरण है, जिसको अधिक ट्रांजिस्टर स्विचिंग स्पीड वाले अनुप्रयोगों में प्रयोग किया जाता है; इसका $t_{on} = 12$ ns तथा $t_{off} = 18$ ns होता है, जो कि सामान्य ट्रांजिस्टर से काफी कम है।

"The current does not immediately respond to the input signal. Instead, there is a delay, and the time that elapses during this delay, together with the time required for the current to rise to 10 percent of its maximum (saturation)

AKC TECHNICAL CLASSES

Scanned with CamScanner

value, is called the delay time t_d. The current waveform has a nonzero rise time t_r, which is the time required for the current to rise through the active region from 10 to 90 percent of $I_{C\,(sat)}$. The total turn-on time t_{ON} is the sum of the delay and rise time, $t_{ON} \equiv t_d + t_r$. When the input signal returns to its initial state, the current again fails to respond immediately. The interval which elapses between the transition of the input waveform and the time when i_C has dropped to 90 percent of $I_{CS\,sat}$ is called the storage time t_s. The storage interval is followed by the fall time t_f, which is the time required for i_C to fall from 90 to 10 percent of $I_{C\,(sat)}$. The turn-off time t_{OFF} is defined as the sum of the storage and fall times, $t_{OFF} \equiv t_s + t_f$.

Three factors contribute to the delay time : (i) when the driving signal is applied to the transistor input, a nonzero time is required to charge up the emitter-junction transition capacitance so that the transistor may be brought from cut-off to the active region : (ii) even when the transistor has been brought to the point where minority carriers have begun to cross the emitter junction into the base, a time interval is required before these carriers can cross the base region to the collector junction and be recorded as collector current : and (iii) some time is required for the collector current to rise to 10 percent of its maximum.

The rise time and the fall time are due to the fact that if a base-current step is used to saturate the transistor or return it from saturation to cut-off, the transistor collector current must traverse the active region.

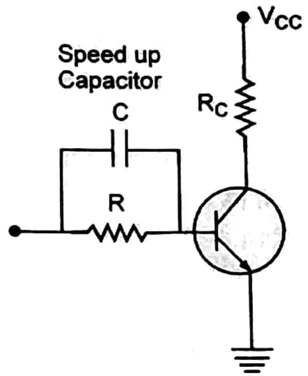
The failure of the transistor to respond to the trailing edge of the driving pulse for the time interval t_s results from the fact that a transistor in saturation has excess minority carriers stored in the base. The transistor cannot respond until this excess charge has been removed.

Consider that the transistor is in its saturation region an input step is used to turn the transisitor off. Since the turn-off process cannot begin until the abnormal carrier density has been removed, a relatively long storage delay time t_s may elapse before the transistor responds to the turn-off signal at the input. In an extreme case this storage-time delay may be several times the rise or fall time through the active region. It is clear that when transistor switches are to be used in an application where speed is at a premium, it is advantageous to reduce the storage time. A method for preventing a taransistor from saturating, and thus eliminating storage time, is the use of a Schottky diode in conjuction with the BJT. These compound devices are called Schottky transistors."

§ 7.6. स्पीड अप संधारित्र (Speed up Capacitor) :

ट्रांजिस्टर के ऑन से ऑफ स्थिति (on-off state) तथ ऑफ से ऑन स्थिति (off-on state) के मध्य स्विचिंग समय को कम करने के लिये स्पीड अप संधारित्र (speed up capacitor) प्रयोग किया जाता है। यह संधारित्र बेस प्रतिरोध R_B के समानान्तर में संयोजित किया जाता है

(चित्र 7.6)। चूँकि यह संधारित्र C ट्रांजिस्टर की स्विचिंग स्पीड को बढ़ाता है, इसलिये इसे स्पीड अप संधारित्र कहते हैं।



चित्र 7.6—स्पीड अप संधारित्र का प्रयोग करना

ट्रांजिस्टर की बेस धारा को सीमित करने के लिये बेस के श्रेणी क्रम में प्रतिरोध लगाया जाता है। किन्तु इस बेस प्रतिरोध के कारण बेस धारा तेजी से नहीं बढ़ती। इससे स्विचिंग धीमी हो जाती है।

ट्रांजिस्टर के स्ट्रे-संधारित्रों में आवेश एकत्रित हो जाने के कारण V_{BE} कम होना शुरु होने पर भी, कलक्टर धारा तुरन्त कम होना शुरु नहीं होती, जिससे स्टोरेज टाइम बढ़ जाता है; इससे भी स्विचिंग धीमी हो जाती है।

यदि स्पीड अप संधारित्र का प्रयोग किया जाये तो बेस धारा के शून्य से अधिकतम या अधिकतम से शून्य होने पर, यह संधारित्र शॉर्ट सर्किट की भाँति व्यवहार करता है। अतः R_B प्रभावी रूप से लघुपथित हो जाता है तथा उस पर बेस धारा की वृद्धि या गिरावट का प्रभाव समाप्त हो जाता है। अतः स्विचिंग स्पीड बढ़ जाती है।

इसके अतिरिक्त स्पीड अप संधारित्र (speed up capacitor), ट्रांजिस्टर में एकत्रित आवेश को हटाने की प्रक्रिया को भी तेज करता है तथा स्विचिंग स्पीड को बढ़ता है।

§ 7.7. बहुकम्पित्र (Multivibrators) :

मल्टीवाइब्रेटर एक प्रकार के इलैक्ट्रॉनिक परिपथ होते हैं जो वर्गाकार तरंगें या पल्स उत्पन्न करते हैं। इस प्रकार मल्टीवाइब्रेटर का आउटपुट या तो उच्च (high) रहता है या फिर निम्न (low), जो कि इस बात पर निर्भर करता है कि मल्टीवाइब्रेटर में प्रयुक्त ट्रांजिस्टर कट ऑफ क्षेत्र में है या संतृप्त क्षेत्र में। सामान्यतः मल्टीवाइब्रेटर में दो ट्रांजिस्टर प्रयोग करते हैं, जो एक-दूसरे से प्रतिरोध युग्मित (resistance coupled) रहते हैं। इन ट्रांजिस्टरों में धनात्मक फीडबैक (regeneration) का प्रयोग किया जाता है। धनात्मक फीडबैक (regeneration) के कारण इनमें से एक ट्रांजिस्टर संतृप्त क्षेत्र में तथा दूसरा कट ऑफ क्षेत्र में रहता है। इस स्थिति को मल्टीवाइब्रेटर की अवस्था (state) कहते हैं।

मल्टीवाइब्रेटर की अवस्था (state) दो प्रकार की हो सकती है—

1. **स्थायी** (Stable) **अवस्था**—स्थायी अवस्था वह होती है जो स्वयं न बदले, जिसको परिवर्तित (change) करने के लिये बाहर से कोई सिगनल या पल्स देने की आवश्यकता हो।

2. **अस्थायी** (Quasi-stable) **अवस्था**—अस्थायी अवस्था कुछ समय बाद स्वयं बदल जाती है। अर्थात् ऐसी अवस्था जिसको बदलने के लिये पल्स देने की आवश्यकता न हो और जो कुछ समय बाद स्वयं ही बदल जाये, अस्थायी अवस्था कहलाती है।

"An electronic circuit that generates square waves (on other non-sinusoidal waves such as rectangular waves or pulses) is known as multivibrator."

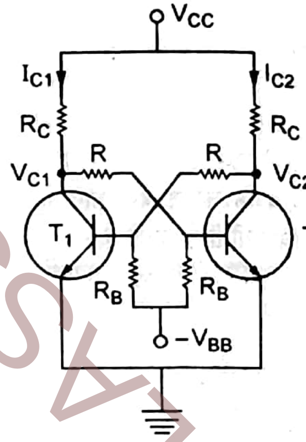
§ 7.8. धनात्मक फीड बैक प्रक्रिया क्या है? (What is Regenerative Action) :

मल्टीवाइब्रेटर की कार्यप्रणाली समझने से पहले यह जान लेना आवश्यक है कि री-जनरेशन क्या है? यदि आप इसको समझ लेंगे तो मल्टीवाइब्रेटर का अध्ययन करना अत्यंत सरल हो जायेगा।

Scanned with CamScanner

चित्र (7.7) का ध्यान से देखिये। इसमें दो समान ट्रांजिस्टर प्रयुक्त किये गये हैं।

यदि हम सप्लाई को ऑन (ON) करते हैं तो दोनों ट्रांजिस्टरों में कलक्टर धारा प्रवाहित होने लगेगी। चूँकि दोनों ट्रांजिस्टर समान हैं, इसलिये हम यह अपेक्षा करेंगे कि दोनों ट्रांजिस्टरों में कलक्टर धारा समान होगी। परिपथ देखने से ऐसा लगता है कि दोनों ट्रांजिस्टर एक साथ सक्रिय क्षेत्र में कार्य कर सकते हैं तथा दोनों में समान कलक्टर धारा प्रवाहित हो सकती है।



चित्र 7.7

किन्तु वास्तव में ऐसा नहीं होता। दोनों ट्रांजिस्टर एक साथ सक्रिय क्षेत्र (active region) में कार्य नहीं कर सकते और यह बात निम्न प्रकार से समझाई जा सकती है:

भले ही हम समान ट्रांजिस्टर प्रयुक्त करें, परन्तु असंतुलन के कारण दोनों ट्रांजिस्टर की कलैक्टर धारा में थोड़ा-सा फर्क तो होगा ही।

मान लीजिये कि T_1 की कलक्टर धारा, T_2 की कलक्टर धारा से थोड़ी-सी अधिक है (चाहे यह अंतर microampere में ही क्यों न हो)। T_1 के कलक्टर टर्मिनल पर वोल्टेज का मान $V_{C1} = V_{CC} - I_{C1} R_C$ द्वारा ज्ञात किया जा सकता है। अत: T_1 की कलक्टर वोल्टेज का मान I_{C1} में वृद्धि होने के कारण कम हो जायेगा।

T_1 का कलक्टर, T_2 की बेस से युग्मित है। अत: T_1 के कलक्टर वोल्टेज के कम होने से, T_2 का बेस वोल्टेज भी कम हो जायेगा तथा यह T_2 की कलक्टर धारा को कम कर देगा। T_2 की कलक्टर धारा कम होने से T_2 की कलक्टर वोल्टेज ($V_{C2} = V_{CC} - I_{C2} R_C$) बढ़ जायेगी।

T_2 का कलक्टर, T_1 की बेस से युग्मित है। अत: T_2 की कलक्टर वोल्टेज में हुई वृद्धि, T_1 के बेस वोल्टेज को बढ़ा देगी तथा T_1 की कलक्टर धारा और अधिक बढ़ जायेगी। इस प्रकार T_2 की कलक्टर धारा कम होती जायेगी तथा T_1 की कलक्टर धारा बढ़ती जायेगी। अन्तत: T_1 संतृप्त क्षेत्र में चला जायेगा तथा T_2 कट ऑफ क्षेत्र में चला जायेगा।

इस प्रकार की क्रिया को रिजनरेटिव क्रिया कहते हैं।

अत: आपने देखा कि दोनों ट्रांजिस्टर सक्रिय क्षेत्र में नहीं रह सकते। कलक्टर धारा के मान में थोड़ा-सा असन्तुलन होते ही, रिजनरेटिव क्रिया के कारण, एक ट्रांजिस्टर कट-ऑफ क्षेत्र में चला जाता है तथा दूसरा संतृप्त क्षेत्र में।

संक्षेप में हम उपरोक्त प्रक्रिया को निम्न प्रकार से समझा सकते हैं—

1. T_1 की कलक्टर धारा में जरा सी वृद्धि।
2. T_1 का कलक्टर वोल्टेज कम होना।
3. T_1 के कलक्टर से T_2 के बेस के युग्मित होने के कारण, T_2 का बेस वोल्टेज भी कम होना।
4. T_2 के बेस वोल्टेज कम होने से T_2 की कलक्टर धारा कम होना।
5. T_2 की कलक्टर धारा कम होने से उसका कलक्टर वोल्टेज का बढ़ना।

6. T_2 के कलक्टर के T_1 की बेस से युग्मित होने के कारण, T_1 की कलक्टर धारा में और वृद्धि होना।
7. यह प्रक्रिया निरन्तर चलते रहने के कारण, अन्तत: T_1 का संतृप्त क्षेत्र में व T_2 का कट-ऑफ क्षेत्र में जाना।

§ 7.9. मल्टीवाइब्रेटर के प्रकार (Types of Multivibrator) :

मल्टीवाइब्रेटर तीन प्रकार के होते हैं—

1. बाई-स्टेबल मल्टीवाइब्रेटर (Bistable multivibrator)—बाई (Bi) का अर्थ होता है दो तथा स्टेबल का अर्थ है स्थायी, अर्थात् बाइस्टेबल मल्टीवाइब्रेटर में दो स्थायी अवस्थायें होती हैं। एक स्थायी अवस्था से दूसरी स्थायी अवस्था में जाने के लिये बाहर से पल्स देनी पड़ती है। दूसरी स्थायी अवस्था से पहली अवस्था में वापस लाने के लिये फिर से पल्स देनी पड़ती है।

2. मोनो-स्टेबल मल्टीवाइब्रेटर (Mono stable multivibrator)—मोनो का अर्थ है एक अर्थात् मोनो स्टेबल मल्टीवाइब्रेटर में केवल एक स्थायी अवस्था होती है। दूसरी अवस्था अस्थायी होती है।

सामान्यत: यह अपनी स्थायी अवस्था में रहता है। पल्स देने पर यह अपनी अस्थायी अवस्था में चला जाता है तथा कुछ समय पश्चात् (जो कि circuit constants अर्थात् R तथा C पर निर्भर करता है) बिना पल्स दिये स्वयं ही अपनी स्थायी अवस्था में वापस आ जाता है।

3. एस्टेबल मल्टीवाइब्रेटर (Astable multivibrator)—इसमें कोई स्थायी अवस्था नहीं होती। इसकी दोनों अवस्थायें अस्थायी होती हैं। यह स्वयं कुछ समय बाद (जो कि circuit constants R व C निर्भर करता है) अपनी अवस्था बदलता रहता है। इस प्रकार एस्टेबल मल्टीवाइब्रेटर, बिना किसी पल्स दिये ही स्वयं, अपनी दोनों अस्थायी अवस्थाओं में दोलन (vibration) करता रहता है।

"The bistable multivibrator has two states stable. It requires the application of an external triggering pulse to change the operation from either one state to the other. It is also called as a flip-flop multivibrator because of the two possible states it can assume.

The monostable or one-shot multivibrator has one stable state and one quasi-stable state. The application of input pulse triggers the circuit into its quasi-stable state, in which it remains for a period determined by circuit constants. After this period of time, the circuit returns to its initial stable state, the process is repeated upon the application of each trigger pulse. Since the monostable multivibrator produces a single ouput pulse for each input trigger pulse, it is generally called monostable multivibrator or one shot multivibrator.

The astable or free running multivibrator alternates automatically between the two states and remains in each for a time dependent upon the circuit constants. Thus it is just an oscillator since it requires no external pulse for its operation. Of course, it does require a source of d.c. power. Because it continuously produces the square-wave output, it is called astable multivibrator or free running mulitivibrator".

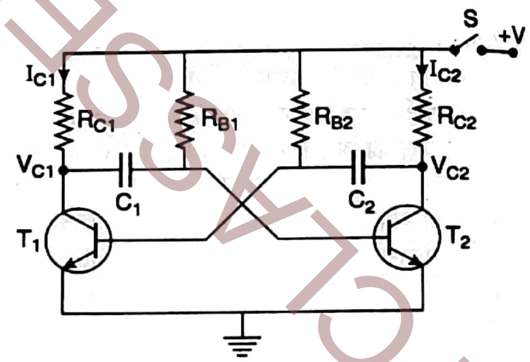
Scanned with CamScanner

§ 7.10. एस्टेबल मल्टीवाइब्रेटर (Astable Multivibrator) :

एस्टेबल मल्टीवाइब्रेटर की दोनों अवस्थायें अस्थायी होती हैं तथा यह अपनी दोनों अस्थायी अवस्थाओं के बीच बिना किसी बाहरी ट्रिगर पल्स दिये ही वाइब्रेट करता है।

एक सममित बाई स्टेबल मल्टीवाइब्रेटर (symmetrical bistable multivibrator) वह होता है जिसकी ON अवस्था तथा OFF अवस्था समान समय की होती हैं।

जैसा कि चित्र 7.8 में दिखाया गया है, दो ट्रांजिस्टर एक-दूसरे से युग्मित किये गये हैं। C_1 तथा C_2 युग्मन संधारित्र (coupling capacitors) हैं। ट्रांजिस्टर की बेस को संतृप्त क्षेत्र में ले जाने के लिये, बेस धारा उपलब्ध कराने का कार्य प्रतिरोध R_{B1} तथा R_{B2} करते हैं। R_{C1} तथा R_{C2} कलक्टर लोड हैं।



चित्र 7.8—एस्टेबल मल्टीवाइब्रेटर

प्रचालन—

(i) जब स्विच S का ऑन किया जाता है तो ट्रांजिस्टर T_1 तथा T_2 में कलक्टर धारा प्रचालित होने लगती है। किन्तु इन दोनों धाराओं में असन्तुलन के कारण रीजनरेटिव धनात्मक फीडबैक प्रक्रिया (regerative action) (खण्ड 7.8 देखें) हो जाती है (चित्र 7.8)।

माना T_1 की कलक्टर धारा में जरा-सी वृद्धि हो जाती है। यह वृद्धि T_1 की कलक्टर वोल्टेज V_{C1} को कम कर देगी तथा T_1 की कलक्टर, T_2 के बेस से युग्मित होने के कारण, T_2 कलक्टर धारा को कम कर देगी व T_2 की कलक्टर वोल्टेज V_{C2} को बढ़ा देगी।

T_2 के कलक्टर के T_1 की बेस से युग्मित होने के कारण, T_1 की कलक्टर धारा और अधिक बढ़ती जायेगी।

अतः रिजनरेटिव क्रिया के कारण, T_1 संतृप्त क्षेत्र में तथा T_2 कट ऑफ क्षेत्र में आ जायेगा।

अतः T_1 के कलक्टर पर वोल्टेज,

$$V_{C1} = V_{CE\,sat} = 0{\cdot}2 \text{ volt}$$

तथा T_2 के कलक्टर पर वोल्टेज,

$$V_{C2} = V_{CC} - I_{C2}R_C$$
$$= V_{CC} \qquad (I_C = 0 \text{ कट ऑफ ट्रांजिस्टर के लिये})$$

(ii) V_{C1} के $0{\cdot}2$ V (अर्थात् लगभग शून्य) होने के कारण, V_{CC} द्वारा संधारित्र C_1 का आवेशन R_{B1} के माध्यम से होने लगता है जिससे संधारित्र पर वोल्टेज बढ़ने लगती है। संधारित्र C_1 का एक सिरा T_2 की बेस से जुड़ा है, अतः T_2 की बेस वोल्टेज भी बढ़ने लगती है। T_2 कट ऑफ से बाहर आने लगता है तथा I_{C2} का मान बढ़ने लगता है। इससे V_{C2} में कमी आती है तथा युग्मन के कारण यह कमी, T_1 के बेस को ट्रांसफर हो जाती है; अतः कलक्टर धारा I_{C1} कम होती जाती है व V_{C1} बढ़ता जाता है। युग्मन के कारण यह V_{B2} तथा I_{C2} को और बढ़ा देता है।

उपरोक्त से स्पष्ट है कि फिर से रिजनरेटिव प्रक्रिया होती है तथा अन्ततः I_{C2} का मान बढ़ता जाता है तथा वह संतृप्त क्षेत्र में आ जाता है। I_{C1} का मान घटता जाता है तथा वह कट ऑफ क्षेत्र में आ जाता है।

अतः अब $V_{C1} = V_{CC}$ volt तथा $V_{C2} = 0{\cdot}2$ volt

(iii) V_{C2} के $0{\cdot}2$ वोल्ट होने के कारण, अब C_2 का आवेशन होता है (V_{CC} द्वारा तथा R_{B2} माध्यम से) तथा फिर से रिजनरेटिव प्रक्रिया होती है।

अतः उक्त विश्लेषण से पता चलता है कि परिपथ में रिजनरेटिव प्रक्रिया चलती रहेगी तथा दोनों ट्रांजिस्टर बारी-बारी से संतृप्त क्षेत्र व कट ऑफ क्षेत्र में जाते रहेंगे। किसी भी ट्रांजिस्टर के कलक्टर टर्मिनल पर प्राप्त आउटपुट एक वर्गाकार तरंग होती है जिसकी आवृत्ति बेस प्रतिरोध तथा संधारित्र पर निर्भर करेगी।

संख्यात्मक विश्लेषण (Numerical analysis) से की गई गणना से यह पता चलता है कि प्राप्त वर्गाकार तरंग की आवृत्ति

$$f = \frac{1}{0{\cdot}694\, C_1 R_{B1} + 0{\cdot}694\, C_2 R_{B2}}, \qquad \ldots(7.3)$$

यदि $\qquad C_1 = C_2 = C$

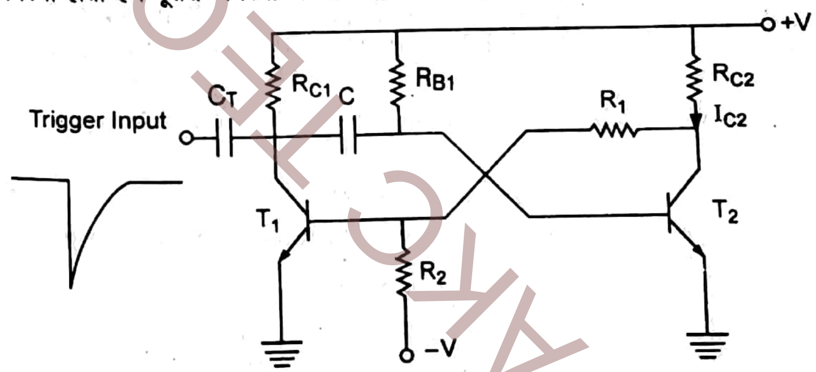
तथा $\qquad R_{B1} = R_{B2} = R$

या $$f = \frac{0{\cdot}7}{RC} \qquad \ldots(7.4)$$

अभ्यास प्रश्न : 10 kHz आवृत्ति की वर्गाकार तरंग उत्पन्न करने हेतु परिपथ बनायें।

§ 7.11. मोनोस्टेबल मल्टीवाइब्रेटर (Monostable Multivibrator) :

चित्र 7.9 में मोनोस्टेबल मल्टीवाइब्रेटर का परिपथ प्रदर्शित है। इसमें केवल एक स्थायी अवस्था होती है। दूसरी अवस्था अस्थायी होती है। सामान्यतः यह अपनी स्थायी अवस्था में रहता



चित्र 7.9—मोनोस्टेबल मल्टीवाइब्रेटर

Scanned with CamScanner

है। ट्रिगर पल्स देने पर कुछ समय के लिये यह अपनी अस्थायी अवस्था में चला जाता है। इसके पश्चात् यह बिना किसी पल्स, के स्वयं ही, अपनी स्थायी अवस्था में वापस चला जाता है।

कार्य-प्रणाली—

(a) स्थायी अवस्था—T_1 के बेस पर ऋणात्मक वोल्टेज लगाई गई है। यह निगेटिव वोल्टेज T_1 के बेस एमीटर जंक्शन का उत्क्रम (reverse) बायस रखती है तथा T_1 कट ऑफ क्षेत्र में रहता है (चित्र 7.9)।

T_2 को V_{CC} द्वारा R_{B1} के माध्यम से बेस धारा मिलती है। यह संतृप्त क्षेत्र में रहता है। यह इस परिपथ की स्थायी अवस्था है। जब तक कोई बाहरी पल्स न दी जाये, यह परिपथ इसी अवस्था में रहता है। अर्थात् T_1 कट ऑफ में तथा T_2 संतृप्त क्षेत्र में रहता है इस स्थिति में

$$V_{C1} = V_{CC} \text{ volt} \quad \text{तथा } V_{C2} = 0 \cdot 2 \text{ V}$$

(b) पल्स देने के तुरन्त बाद—एक निगेटिव पल्स T_1 के कलक्टर पर आरोपित की जाती है। T_1 के कलक्टर के T_2 से बेस से युग्मित होने के कारण यह ऋणात्मक पल्स T_2 के बेस पर आरोपित (apply) होती है निगेटिव वोल्टेज मिलने के कारण T_2 की कलक्टर धारा (I_{C2}) कम हो जाती है तथा V_{C2} का मान बढ़ने लगता है।

T_2 का कलक्टर T_1 के बेस से युग्मित है। अतः V_{C2} में आयी वृद्धि से V_{B2} भी बढ़ने लगता है तथा I_{C1} में भी वृद्धि होती है। अतः V_{C1} कम होने लगता है और V_{B2} से V_{C1} के युग्मित होने के कारण I_{C2} और कम होने लगती है। अर्थात् धनात्मक फीड बैक (रिजनरेटिव प्रक्रिया) के कारण अब T_1 संतृप्त क्षेत्र में तथा T_2 कट ऑफ क्षेत्र में चला जाता है।

इस स्थिति में, $V_{C1} = 0 \cdot 2$ V, $V_{C2} = V_{CC}$ volts.

(c) पल्स देने के कुछ समय पश्चात्—V_{C1} का मान शून्य होते ही संधारित्र C आवेशित होने लगता है (V_{CC} द्वारा तथा R_{B1} के माध्यम से)। संधारित्र का सिरा T_2 के बेस से जुड़ा है। अतः T_2 की बेस वोल्टेज बढ़ने लगती है तथा उसकी कलक्टर धारा में भी वृद्धि होने लगती है। फिर से रिजनरेटिव प्रक्रिया होती है तथा अन्ततः T_2 फिर से संतृप्त क्षेत्र में तथा T_1 कट ऑफ क्षेत्र में आ जाता है।

इस स्थिति में, $V_{C1} = V_{CC}$ volt, $V_{C2} = 0 \cdot 2$ V

इस प्रकार हम देखते हैं कि मोनोस्टेबल मल्टीवाइब्रेटर में, पल्स देने पर, कुछ देर के लिये परिपथ की अवस्था परिवर्तित हो जाती है किन्तु कुछ पश्चात् परिपथ अपनी स्थायी अवस्था में आ जाता है।

उक्त विश्लेषण से स्पष्ट है कि मोनोस्टेबल मल्टीवाइब्रेटर द्वारा पल्स उत्पन्न की जा सकती है। इन पल्सों की अवधि

$$t = 0 \cdot 694 \, R_{B1} \, . \, C \qquad \ldots(7.5)$$

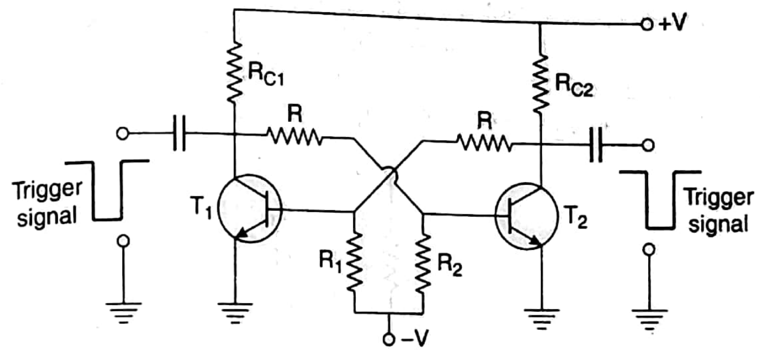
अभ्यास प्रश्न : 5 माइक्रोसैकेन्ड की एक पल्स उत्पन्न करने हेतु एक परिपथ बनाइये।

§ 7.12. बाइस्टेबल मल्टीवाइब्रेटर (Bistable Multivibrator) :

इसकी दोनों स्थायी अवस्थायें होती हैं। ट्रिगर पल्स देने पर यह अपनी एक स्थायी अवस्था से दूसरी स्थायी अवस्था में चला जाता है तथा उस अवस्था में तब तक रहता है, जब तक दूसरी ट्रिगर पल्स एप्लाई न की जाये।

कार्य-प्रणाली—

1. स्विच ऑन करने पर—माना कि स्विच ऑन करने पर, असंतुलन के कारण, I_{C1} के मान में थोड़ी-सी वृद्धि हो जाती है।



चित्र 7.10—बाई-स्टेबल मल्टीवाइब्रेटर

इससे रिजनरेटिव प्रक्रिया (regenerative action) के कारण, T_1 संतृप्त अवस्था में चला जायेगा तथा T_2 कट ऑफ क्षेत्र में (चित्र 7.10 देखें)।

2. यदि संतृप्त ट्रांजिस्टर के बेस पर ऋणात्मक पल्स आरोपित की जाये—संतृप्त ट्रांजिस्टर, की बेस पर एप्लाई की गई ऋणात्मक पल्स, उसकी कलक्टर धारा को कम कर देगी तथा उसकी कलक्टर वोल्टेज को बढ़ा देगी।

अतः रिजनरेटिव प्रक्रिया के कारण, वह ट्रांजिस्टर कट ऑफ में चला जायेगा तथा दूसरा ट्रांजिस्टर सेचुरेशन में आ जायेगा।

नोट—मोनोस्टेबल बाइस्टेबल मल्टीवाइब्रेटर के अन्तर को स्पष्ट रूप से समझ लें। मोनोस्टेबल वाइब्रेटर में पल्स देने पर उसकी अवस्था बदल तो जाती है किन्तु कुछ समय बाद वह अपनी स्थायी अवस्था में स्वयं आ जाता है।

बाइस्टेबल मल्टीवाइब्रेटर को पल्स देने पर उसकी अवस्था भी बदल जाती है, किन्तु वह उसी बदली हुई अवस्था में स्थायी रहता है; उसकी अवस्था को फिर से बदलने के लिये एक और ट्रिगर पल्स देना आवश्यक होता है।

बाइस्टेबल मल्टीवाइब्रेटर की ट्रिगरिंग (Triggering of Bistable Multivibrator) :

बाइस्टेबल मल्टीवाइब्रेटर की अवस्था परिवर्तित करने के लिये उसे पल्स प्रदान की जाती है पल्स देने की प्रक्रिया को ट्रिगरिंग कहते हैं।

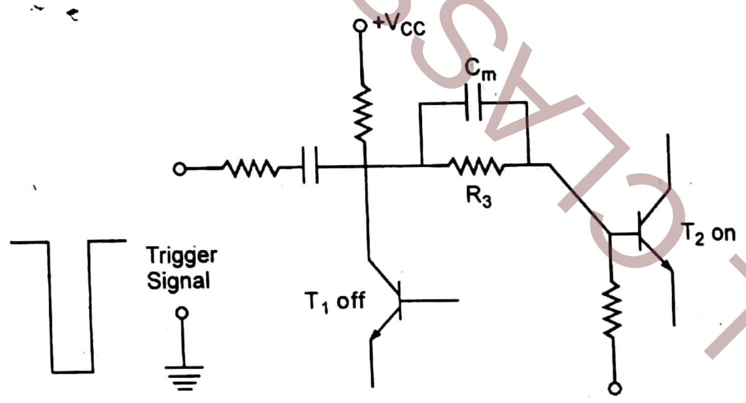
ट्रिगरिंग दो प्रकार की होती है—

1. असममित ट्रिगरिंग (Asymmetrical triggering),
2. सममित ट्रिगरिंग (Symmetrical triggering)

1. असममित ट्रिगरिंग (Asymmetrical triggering)—इस प्रकार की ट्रिगरिंग में पहली अवस्था से दूसरी अवस्था में परिवर्तन करने के लिये तथा दूसरी अवस्था से पहली अवस्था में परिवर्तन करने के लिये, दो अलग-अलग स्रोतों से पल्स प्राप्त करके, अलग-अलग स्थान पर आरोपित (apply) करनी पड़ती है। अर्थात् एक स्रोत द्वारा प्राप्त पल्स एक दिशा में ही परिवर्तन कर पाती

Scanned with CamScanner

है। दूसरी दिशा में परिवर्तन करने के लिये एक अलग स्रोत से पल्स प्राप्त की जाती है तथा उसे दूसरे स्थान पर एप्लाई किया जाता है; जैसा कि चित्र 7.11 में प्रदर्शित किया गया है। एक निगेटिव पल्स को ट्रांजिस्टर के कलक्टर पर एप्लाई किया जाता है। ट्रांजिस्टर का कलक्टर दूसरे ट्रांजिस्टर की बेस से युग्मित है, अतः यह निगेटिव पल्स दूसरे ट्रांजिस्टर की बेस पर एप्लाई हो जाता है। इससे on ट्रांजिस्टर की कलक्टर धारा कम होने लगती है। उसके पश्चात् रिजनेरटिव प्रक्रिया (regenerative action) द्वारा, अवस्था परिवर्तन हो जाता है। यदि T_1 on होगा तो उसकी अवस्था परिवर्तित करने के लिये T_2 के कलक्टर पर पल्स एप्लाई करनी पड़ेगी।

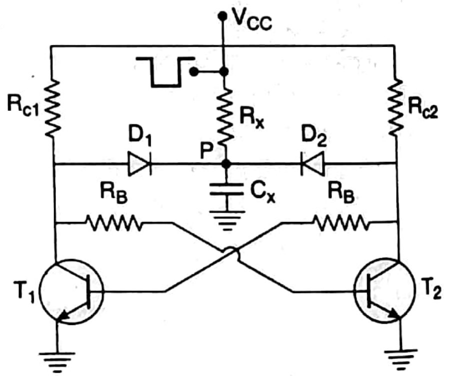


चित्र 7.11—असममित ट्रिगरिंग

2. सममित ट्रिगरिंग (Symmetrical triggering)—इस प्रकार की ट्रिगरिंग में, ट्रिगर पल्स एक ही इनपुट पर एप्लाई की जाती है तथा यह क्रमवार उचित ट्रांजिस्टर की ओर चली जाती है।

चित्र 7.12 में सममित ट्रिगरिंग परिपथ प्रदर्शित किया गया है।

माना T_2 ON है तथा T_1 OFF है। अतः T_2 के कलक्टर पर वोल्टेज $V_{C2} = V_{CE}$ sat = 0·2 V होगी। अतः डायोड D_2 की एनोड वोल्टेज 0·2 V होगी जबकि उसकी कैथोड वोल्टेज V_{CC} के तुल्य होगी। डायोड के एनोड वोल्टेज का मान कैथोड वोल्टेज से कम होने कारण, यह रिवर्स बायस में होगा। डायोड D_1 के दोनों सिरों पर समान वोल्टेज V_{CC} होने के कारण, उस पर कोई बायस नहीं होगा।



चित्र 7.12—सममित ट्रिगरिंग

R_x, C_x एक डिफ्रैंशियेटिंग परिपथ बनाते हैं। इस नेटवर्क पर दी गयी पल्स बिन्दु P पर पहुँचेगी।

D_2 के उत्क्रम वायस के कारण वह पल्स को गुजरने नहीं देगा।

अतः पल्स D_1 से गुजर कर R_1C_1 के माध्यम से T_2 की बेस पर एप्लाई होगी तथा T_2 की कलक्टर धारा को कम कर देगी। उसके पश्चात् रिजनेरेटिव प्रक्रिया द्वारा अवस्था परिवर्तन हो जायेगा। इसी प्रकार यदि T_1 ON होगा जा पल्स D_2 से पास होकर T_1 की बेस पर सप्लाई होगी तथा अवस्था में परिवर्तन हो जायेगा।

§ 7.13. मल्टीवाइब्रेटर के अनुप्रयोग (Applications of Multivibrators) :

1. बाइस्टेबल मल्टीवाइब्रेटर—
(i) फ्लिप फ्लॉप के रूप में।
(ii) मेमोरी में।
(iii) गणितीय ऑपरेशन करने में।

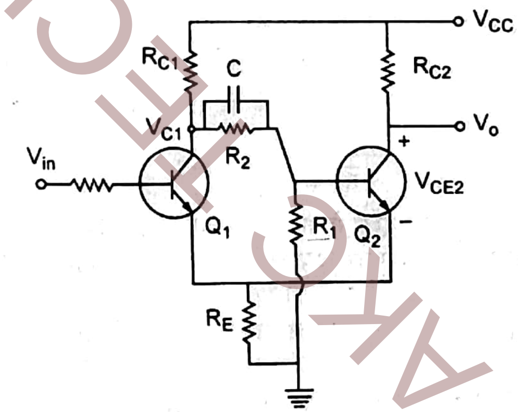
2. मोनोस्टेबल मल्टीवाइब्रेटर—
(i) पल्स जनरेट करने में।
(ii) डिले (delay) परिपथों में।
(iii) गेटिंग (gating) परिपथ में।

3. एस्टेबल मल्टीवाइब्रेटर—
(i) दोलित्रों में।
(ii) टाइमिंग परिपथों में।
(iii) वर्गाकार तरंग जनरेटर में।

§ 7.14. शिमिट ट्रिगर (Schmitt Trigger) :

परिपथ—शिमिट ट्रिगर एक एमीटर युग्मित बाइस्टेबल मल्टीवाइब्रेटर होता है। बाइस्टेबल मल्टीवाइब्रेटर और इसके परिपथ में केवल यह अन्तर होता है कि इसमें Q_2 के कलक्टर से Q_1 की बेस का युग्मन नहीं होता। इस परिपथ में युग्मन एमीटर प्रतिरोध R_E द्वारा प्रदान किया जाता है।

कार्य-प्रणाली—चित्र 7.13 (a) में शिमिटट्रिगर परिपथ प्रदर्शित है। प्रारम्भ में हम यह मान कर चलेंगे कि $V_i = 0$ अर्थात् इनपुट सिगनल शून्य है। इस स्थिति में Q_1 off स्थिति में रहेगा, Q_1 के कलक्टर के Q_2 के बेस से युग्मित होने के कारण, Q_2 संतृप्त अवस्था में रहेगा। चित्र 7.13 (a) देखें।



चित्र 7.13 (a)—शिमिट ट्रिगर

Scanned with CamScanner

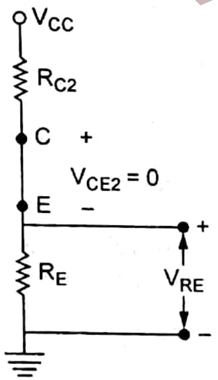
Q_2 के संतृप्त अवस्था में होने के कारण V_{CE2} को शून्य मान सकते हैं। (चित्र 7.13 (b))
अतः एमीटर प्रतिरोध R_E के एक्रौस वोल्टेज,

$$V_{RE} = \frac{R_E}{R_E + R_{C2}} \cdot V_{CC}$$

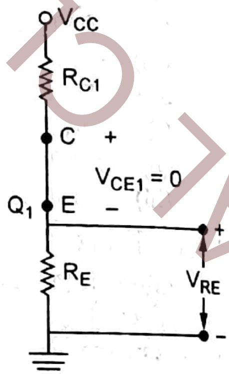
अतः Q_1 में चालन कराने के लिये इनपुट वोल्टेज V_{in} का मान V_{RE} से 0·7 V अधिक होना चाहिये। अतः

$$V_{in} = V_{RE} + 0\cdot7$$
$$= \frac{R_E}{R_E + R_{C2}} V_{CC} + 0\cdot7$$

यदि इनपुट इस मान पर पहुँच जाता है तो Q_1 में चालन प्रारम्भ हो जाता है। इससे V_{C1} का मान घटना प्रारम्भ हो जाता है। चूँकि Q_1 के कलैक्टर को Q_2 की बेस से युग्मित किया गया है, इसलिये रिजनरेटिव प्रक्रिया के कारण Q_1 संतृप्त क्षेत्र में तथा Q_2 कट ऑफ क्षेत्र में चला जाता है। इस कारण आउटपुट उच्च प्राप्त होने लगती है।



चित्र 7.13 (b)



चित्र 7.13 (c)

इस स्थिति में Q_1 संतृप्त क्षेत्र में है, इसलिये उसकी कलक्टर एमीटर वोल्टेज शून्य मान सकते हैं। अतः एमीटर प्रतिरोध R_E के एक्रौस वोल्टेज (चित्र 7.13 c) से,

$$V_{RE} = \frac{R_E}{R_E + R_{C1}} \cdot V_{CC}$$

अब यदि इनपुट वोल्टेज को कम किया जाये तथा उसका मान

$$\left\{\frac{V_{CC} \cdot R_E}{R_E + R_{C1}}\right\} + 0\cdot7$$

से कम हो जाये, तब Q_1 संतृप्त अवस्था से बाहर आ जायेगा (अर्थात् उसमें चालन कम हो जायेगा), बाकी कार्य रिजनरेटिव प्रक्रिया द्वारा कर दिया जायेगा तथा Q_1 cut off में एवं Q_2 संतृप्त आ जायेगा। इस प्रकार आउटपुट निम्न हो जायेगी।

अतः हम देखते हैं कि आउटपुट अवस्था का मान इपनुट पर निर्भर करता है। इनपुट के दो विशेष स्तर हैं जिन पर आउटपुट उच्च से निम्न तथा निम्न से उच्च हो जाता है। इन दोनों स्तरों का मान अलग-अलग (diffferent) है। इन इनपुट स्तर का मान R_{C1}, R_{C2}, R_E तथा V_{CC} पर निर्भर करता है।

संक्षिप्त में हम शिमिट ट्रिगर की कार्य-प्रणाली को निम्न प्रकार से समझा सकते हैं—

1. यदि $V_i = 0$ तो Q_1 कट ऑफ क्षेत्र में तथा Q_2 संतृप्त क्षेत्र में रहेगा।
2. यदि इपपुट को बढ़ाया जाये तो, जैसे ही इनपुट का मान बढ़कर $\left(\frac{R_E V_{CC}}{R_E + R_{C2}} + 0\cdot7\right) V$ तक पहुँचेगा, Q_1 संतृप्त क्षेत्र में तथा Q_2 कट ऑफ में चला जायेगा। इससे आउटपुट उच्च हो जायेगा।
3. यदि इनपुट को घटाया जाये तो जैसे ही इनपुट का मान घटकर $\left(\frac{R_E V_{CC}}{R_E + R_{C1}} + 0\cdot7\right) V$ तक पहुँचेगा, Q_1 कट ऑफ में तथा Q_2 संतृप्त क्षेत्र में चला जायेगा। अतः आउटपुट निम्न हो जायेगी।

अतः इनपुट वोल्टेज V_{in} का मान, जिस पर परिपथ की अवस्था परिवर्तित होती है, बढ़ती हुई इनपुट तथा घटती हुई इनपुट के लिये अलग-अलग है।

इनपुट वोल्टेज V_{in} का मान, जिस पर बढ़ती हुई इनपुट के लिये परिपथ की अवस्था परिवर्तित होती है, को उच्च ट्रिप बिन्दु (upper trip point) (V_{UTP}) कहते हैं। इस परिपथ में

$$V_{UTP} = \left(\frac{R_E V_{CC}}{R_E + R_{C2}} + 0\cdot7\right) V$$

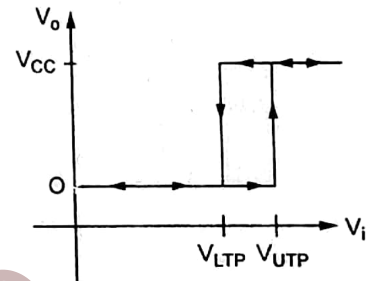
इनपुट वोल्टेज V_{in} का वह मान, जिस पर घटती हुई इनपुट के लिये परिपथ की अवस्था परिवर्तित होती है, का निम्न ट्रिप बिन्दु (lower trip point) (V_{LTP}) कहते हैं।

$$V_{LTP} = \left(\frac{R_E V_{CC}}{R_E + R_{C1}} + 0\cdot7\right) V$$

V_{UTP} तथा V_{LTP} के अन्तर को हिस्टेरसिस वोल्टेज (V_{HYS}) कहते हैं। अतः

$$V_{HYS} = V_{UTP} - V_{LTP}$$

ट्रांसफर अभिलक्षण—शिमिट ट्रिगर का ट्रांसफर अभिलक्षण (अर्थात् इनपुट तथा आउटपुट के बीच का ग्राफ) (चित्र 7.14) में दिखाया गया है। इससे पता चलता है कि बढ़ती हुई इनपुट की स्थिति में V_{UTP} पर आउटपुट की अवस्था परिवर्तित होती है जबकि घटती हुई इनपुट की स्थिति में V_{LTP} पर आउटपुट की अवस्था परिवर्तित होती है।



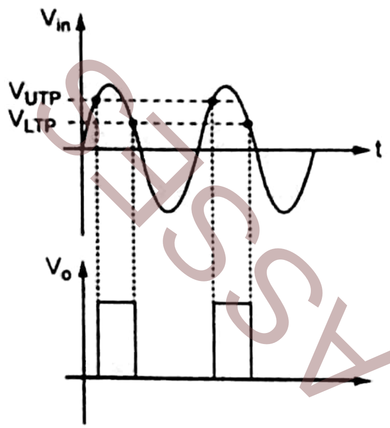
चित्र 7.14—ट्रांसफर अभिलक्षण

इस प्रकार ट्रांसफर अभिलक्षण हिस्टेरसिस प्रदर्शित करते हैं।

इनपुट तथा आउटपुट तरंग—चित्र (7.15) में दिखाया गया है कि बढ़ती हुई इनपुट में आउटपुट की अवस्था, तब परिवर्तित होती है जब इनपुट का मान V_{UTP} हो जाता है।

घटती हुई इनपुट स्थिति में आउटपुट की अवस्था, तब परिवर्तित होती है जब इनपुट का मान V_{LTP} हो जाता है।

Scanned with CamScanner



चित्र 7.15

शिमिट ट्रिगर के अनुप्रयोग—

1. आयाम तुलनाकारी के रूप में (comparator)
2. वर्गीकरण परिपथ के रूप में (Since to square wave convertor) ।
3. फ्लिप फ्लाप परिपथ के रूप में (Flip flop) ।

§ 7.15. शिमिट ट्रिगर के उच्च ट्रिप बिन्दु तथा निम्न ट्रिप बिन्दु की गणना करना (Calculation of Upper trip Point and Lower trip Point of Schmitt Trigger) :

उदाहरण : (चित्र 7.11 a) में प्रदर्शित शिमिट ट्रिगर के घटकों के मान निम्न दिये गये हैं, V_{LTP} तथा V_{UTP} की गणना कीजिये ।

$R_E = 3\ k\Omega, R_{C1} = 9\ k\Omega, R_{C2} = 3\ k\Omega, V_{CC} = 12\ V$

हल :

$$V_{UTP} = \frac{R_E}{R_{C2} + R_E} \times V_{CC} + 0{\cdot}7$$

$$= \frac{3}{3+3} \times 12 + 0{\cdot}7 \qquad = 6 + 0{\cdot}7 = 6{\cdot}7\ V$$

$$V_{LTP} = \frac{R_E}{R_{C1} + R_E} \times V_{CC} + 0{\cdot}7$$

$$= \frac{3}{9+3} \times 12 + 0{\cdot}7 = 3 + 0{\cdot}7 = 3{\cdot}7\ V$$

अभ्यास प्रश्न : यदि चित्र 7.13 में प्रदर्शित शिमिट ट्रिगर (जिसमें घटकों के मान उक्त उदाहरण के समान हों) को 25 V peak value की साइन वेव इनपुट दी जाये, तो इनपुट व आउटपुट तरंग draw कीजिये ।

§ 7.16. वोल्टेज नियंत्रित दोलित्र (Voltage Controlled Oscillator) :

यह एक ऐसा दोलित्र होता है, जिसकी आउटपुट तरंग की आवृत्ति का मान इनपुट पर एप्लाई

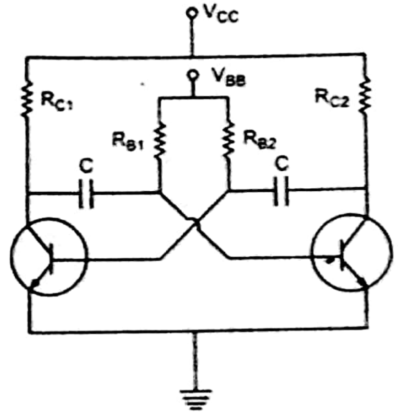
की जाने वाली एक कन्ट्रोल वोल्टेज पर निर्भर करता है। कन्ट्रोल वोल्टेज को परिवर्तित करके, आउटपुट तरंग के आवृत्ति परिवर्तित की जा सकती है।

कार्य-प्रणाली—चित्र 7.16 में वोल्टेज नियन्त्रित दोलित्र का परिपथ प्रदर्शित किया गया है।

यह परिपथ भी एक एस्टेबल मल्टीवाइब्रेटर है, किन्तु इसमें कलक्टर तथा बेस पर दो अलग-अलग पावर सप्लाई प्रयुक्त की गई है।

सप्लाई ऑन करने पर, असंतुलन के कारण, किसी एक ट्रांजिस्टर में कलक्टर धारा थोड़ी अधिक होती है। अतः रिजनरेटिव प्रक्रिया द्वारा, वह ट्रांजिस्टर संतृप्त क्षेत्र में चला जाता है तथा दूसरा कट ऑफ में। उसके पश्चात् संतृप्त ट्रांजिस्टर से जुड़ा संधारित्र आवेशित होता है तथा रिजनरेटिव प्रक्रिया द्वारा, निरंतर अवस्था में परिवर्तन होता है। अतः आउटपुट पर वर्गाकार तरंग प्राप्त होती है, जिसका समय काल निम्न सूत्र द्वारा दिया जा सकता है—

$$T = 2R_B C \ln\left(1 + \frac{V_{BB}}{V_{CC}}\right)$$

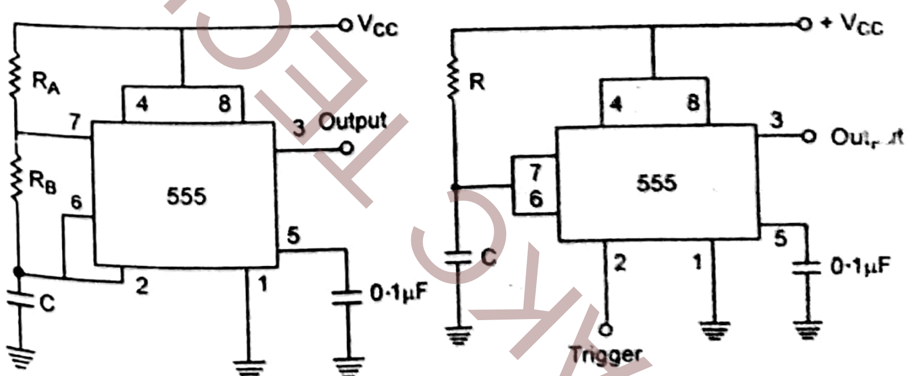


चित्र 7.16—वोल्टेज नियन्त्रित दोलित्र

अतः V_{BB} को परिवर्तित करके T को परिवर्तित किया जा सकता है तथा इस प्रकार आउटपुट तरंग की आवृत्ति V_{BB} पर निर्भर करती है। अतः इसे वोल्टेज नियन्त्रित दोलित्र कहते हैं।

§ 7.17. मल्टीवाइब्रेटर परिपथों हेतु प्रयुक्त किये जाने वाले ICs का वर्णन (Mention of ICs for Multivibrator Circuits) :

IC555—विभिन्न प्रकार के मल्टीवाइब्रेटर बनाने हेतु IC555 का प्रयोग अत्यधिक प्रचलित है। IC555 का पिन विवरण, ब्लॉक डायग्राम तथा कार्यप्रणाली का विस्तृत विवरण अध्याय 9 (टाइमर



(a) एस्टेबल मल्टीवाइब्रेटर (b) मोनोस्टेबल मल्टीवाइब्रेटर

चित्र 7.17—IC555 की सहायता से मल्टीवाइब्रेटर परिपथ

AKC TECHNICAL CLASSES

Scanned with CamScanner

IC) में किया जायेगा। IC555 का एस्टेबल मल्टीवाइब्रेटर व मोनोस्टेबल मल्टीवाइब्रेटर के रूप में संयोजन चित्र 7.17 में प्रदर्शित है।

IC 741 – यह ऑपरेशनल प्रवर्धक (operational amplifier) IC है, तथा इसकी सहायता से भी विभिन्न मल्टीवाइब्रेटर परिपथ बनाये जा सकते हैं। इसका वर्णन अध्याय 8 में किया गया है।

प्रश्नावली–7

1. ट्रांजिस्टर को किस प्रकार से स्विच की भाँति प्रयोग कर सकते हैं? स्पष्ट कीजिये।
2. ट्रांजिस्टर स्विचिंग टाइम क्या होता हैं?
3. स्पीड अप संधारित्र पर टिप्पणी लिखिये।
4. कलक्टर युग्मित बाइस्टेबल, मोनोस्टेबल तथा एस्टेबल मल्टीवाइब्रेटर की कार्यप्रणाली समझाइये।
5. शिमिट ट्रिगर की कार्यविधि समझाते हुये LTP तथा UTP में अन्तर स्पष्ट कीजिये।
6. मल्टीवाइब्रेटर तथा शिमिट ट्रिगर के अनुप्रयोग लिखिये।
7. ट्रांजिस्टर प्रयुक्त वोल्टेज नियन्त्रित दोलित्र का परिपथ बनाइये तथा इसका सिद्धान्त समझाइये।
8. चित्र 7.8 में प्रदर्शित एस्टेबल मल्टीवाइब्रेटर परिपथ में यदि $R_{B1} = R_{B2} = 10\,k\Omega$ तथा $C_1 = C_2 = 0{\cdot}001\,\mu F$ तो प्राप्त square wave का time period एवं आवृत्ति बताइये।
9. 100 KHz की वर्गाकार तरंग उत्पन्न करने हेतु एक परिपथ डिजाइन कीजिये।
10. साधारण ट्रांजिस्टर व स्विचिंग ट्रांजिस्टर में अंतर बताइये।
11. तीनों प्रकार के मल्टीवाइब्रेटर मे अंतर बताइये।
12. समुचित उदाहरण देते हुए बाइस्टेबल बहुकम्पित्र के उपयोगों की विवेचना कीजिये। *(UPBTE 2000)*
13. संग्राहक युग्मित एकस्थितिक बहुकम्पित्र (collector coupled monostable multivibrator) का कार्य समझाइये। उसे कैसे ट्रिगर किया जाता है? *(UPBTE 2001)*
14. (अ) बहुकंपित्र एवं शिमिट ट्रिगर में तुलनात्मक अध्ययन स्थापित कीजिये।
    (ब) ट्रांजिस्टराइज्ड वोल्टता नियन्त्रित दोलित्र को चित्रित कर समझाइये। *(UPBTE 2002)*
15. विभिन्न प्राकर के बहुकम्पित्रों का वर्णन कीजिये तथा उनके उपयोग लिखिये। *(UPBTE 2003)*
16. शिमिट ट्रिगर पर टिप्पणी लिखिये। *(UPBTE 2003, 04)*
17. संग्राहक युग्मित द्विस्थितिक बहुकम्पित्र का कार्य समझाइये। *(UPBTE 2004)*
18. परिपथ आरेख की सहायता से, एक स्थितिक बहुकंपित्र की कार्य-प्रणाली समझाइये। *(UPBTE 2005)*
19. द्वि-स्थितिक व अस्थितिक बहुकम्पित्र की निम्न आधारों पर तुलना कीजिये—
    (i) स्थिति में बना रहना
    (ii) एक स्थिति से दूसरी में संक्रमण
    (iii) बाह्य उत्तेजक का उपयोग। *(UPBTE 2006)*

8 ऑपरेशनल प्रवर्धक
(OPERATIONAL AMPLIFIER)

§ 8.1. परिचय (Intoduction) :

ऑपरेशनल प्रवर्धक (operational amplifier) या op-amp एक उच्च लाभ डिफ्रेन्शियल प्रवर्धक (high gain differential amplifier) है, जिसकी बहुत अधिक इनपुट प्रतिबाधा तथा कम आउटपुट प्रतिबाधा होती है।

ऑपरेशनल प्रवर्धक एक प्रत्यक्ष युग्मित (direct coupled) उच्च लाभ (high gain) प्रवर्धक है जिसमें एक या एक से अधिक डिफरैंशियल प्रवर्धक होते हैं, जिसके आगे लैवल ट्रांसलेटर (level translator) तथा एक आउटपुट स्टेज लगा होता है। आउटपुट स्टेज समान्यतः पुश पुल या पुश पुल कम्प्लीमैंटरी सिमिटरी पेयर (push pull complementary symmetry pair) होता है। ऑपरेशनल प्रवर्धक एक सिंगल इंटीग्रेटेड सर्किट पैकेज के रूप में उपलब्ध होता है।

ऑपरेशनल प्रवर्धक एक versatile युक्ति है जिसके द्वारा d.c. व a.c. सिगनलों को प्रवर्धित किया जा सकता है। मूलतः, इसे गणितीय ऑपरेशन जैसे एडीशन, सब्स्ट्रैक्शन, मल्टीप्लीकेशन तथा इंटीग्रेशन करने हेतु डिजाइन किया गया था।

चूँकि इस युक्ति को मूलतः गणितीय ऑपरेशन करने हेतु डिजाइन किया गया, इसी कारण इसका नाम ऑपरेशनल प्रवर्धक (operational amplifier) पड़ गया तथा इसको संक्षेप में op-amp कहा जाता है। आधुनिक ऑप-एम्प (op-amp) द्वारा न केवल अंक गणितीय क्रियायें की जा सकती हैं, बल्कि उपयुक्त external feedback components लगाकर इसको कई अनुप्रयोगों जैसे a.c. तथा d.c. प्रवर्धक, एक्टिव फिल्टर, दोलित्र (oscillators), तुलनाकारी (comparators), रैगुलेटर्स इत्यादि में भी प्रयुक्त किया जाता है।

"An operational amplifier is a direct-coupled high-gain amplifier usually consisting of one or more differential amplifiers and usually followed by a level translator and an output stage. The output stage is generally a push-pull or push-pull complementary-symmetry pair. An operational amplifier is available as a single integrated circuit package.

The operational amplifier is a versatile device that can be used to amplify d.c. as well as a.c. input signals and was originally designed for computing such mathematical functions as addition, subtraction, multiplication, and integration. Thus the name operational amplifier stems from its original use for these mathematical operations and is abbreviated to op-amp. With the addition of suitable external feedback components, the modern day op-amp can be used for a variety of applications, such as a.c. and d.c. signal amplification, active filters, oscillators, comparators, regulators, and others."

AK TECHNICAL CLASSES

Scanned with CamScanner

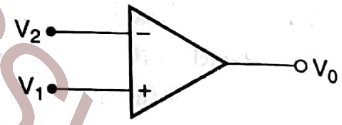
§ 8.2. ऑप-एम्प का प्रतीक (Symbol of Op-amp) :

जैसा कि बताया जा चुका है कि ऑपरेशनल प्रवर्धक (op-amp) डिफरेन्शियल प्रवर्धक (differential amplifier) है। डिफरेन्शियल प्रवर्धक का कार्य दो सिगनल के अन्तर को (difference) प्रवर्धित करने का होता है। इसी कारण Op-amp में दो इनपुट टर्मिनल व एक आउटपुट टर्मिनल होते हैं।

$$V_0 = A_d (V_1 - V_2) \quad ...(8.1)$$

जहाँ A_d = डिफ्रैंशियल गेन

इसका प्रतीक चित्र 8.1 में दिया गया है।



चित्र 8.1—ऑपरेशनल प्रवर्धक का प्रतीक

Op-amp का वह टर्मिनल, जिसमें (–) चिन्ह लगा है, इनवर्टिंग टर्मिनल कहलाता है।

इनवर्टिंग का शाब्दिक अर्थ है विपरीत, यदि इस टर्मिनल पर कोई सिगनल लगाया जाये तो आउटपुट सिगनल इनपुट के विपरीत कला (phase) में प्राप्त होती है अर्थात् इनपुट तथा आउटपुट में 180° का कलान्तर होता है।

Op-amp का वह टर्मिनल जिसमें (+) चिन्ह लगा है, नॉन अनवर्टिंग (Non-inverting) टर्मिनल कहलाता है। इस टर्मिनल के इनपुट पर दी गई इनपुट की कला परिवर्तित (phase invert) नहीं होती अर्थात् आउटपुट, इनपुट के समान कला में प्राप्त होती है।

§ 8.3. आदर्श ऑपरेशनल प्रवर्धक की विशिष्टियाँ (Specifications of Ideal Operational Amplifier) :

एक आदर्श (ideal) op-amp के निम्न अभिलक्षण होने चाहिये—

(1) इनपुट प्रतिबाधा (Input resistance) $R_i = \infty$

(2) आउटपुट प्रतिबाधा (Output resistance) $R_0 = 0$

(3) वोल्टेज लाभ (Voltage gain) $A_v = \infty$

(4) बैंड चौड़ाई (Bandwidth) $BW = \infty$

(5) सन्तुलन (Perfact balance) अर्थात् जब $V_1 = V_2, V_0 = 0$

(6) कॉमन मोड अस्वीकरण अनुपात (Common mode rejection ratio) (CMRR) = ∞

(7) स्लू रेट (slew rate) = ∞

(8) ताप के साथ अभिलक्षण ड्रिफ्ट न हों अर्थात् स्थिर रहें।

एक आदर्श ऑप-एम्प व व्यवहारिक ऑप-एम्प (IC 741) के स्पेसिफिकेशन्स की तुलना तालिका 8.1 में की गई है।

"An ideal op-amp would exhibit the followig electrical characteristics :

(i) Infinite voltage gain A.

(ii) Infinite input resistance R_i so that almost any signal source can drive it and there is no loading of the preceding stage.

(iii) Zero output resistance R_0 so that output can drive an infinite number of other devices.

(iv) Zero output voltage when input voltage is zero.

(v) Infinite bandwidth so that any frequency signal from 0 to ∞ Hz can be amplified without attenuation.

(vi) Infinite common-mode rejection ratio so that the output common-mode noise voltage is zero.

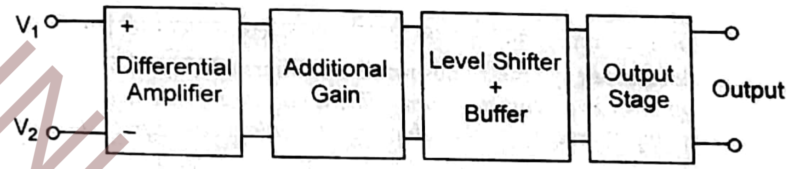
(vii) Infinite slew rate so that output voltage changes occur simultaneously with input voltage changes."

तालिका 8.1. आदर्श आप-एम्प व व्यवहारिक आप-एम्प IC 741 के अभिलक्षणों की तुलना

Characteristics	Ideal	Typical values for IC 741 C
Voltage gain (open loop)	∞	2×10^5
Output impedence	0	75Ω
Input impedence	∞	2 MΩ
Offset voltage	0	2 mV
Offset current	0	20 nA
Bandwridth	∞	1 MHz

§ 8.4. ऑप-एम्प का ब्लॉक डायग्राम (Block Diagram of Op-amp) :

चूँकि ऑप-एम्प एक मल्टीस्टेज प्रवर्धक है, अतः इसका ब्लॉक डायग्राम के रूप में प्रदर्शित किया जा सकता है। चित्र 8.2 में ऑप-एम्प का ब्लॉक डायग्राम प्रदर्शित है। इसके मुख्य स्टेज निम्नवत् हैं—



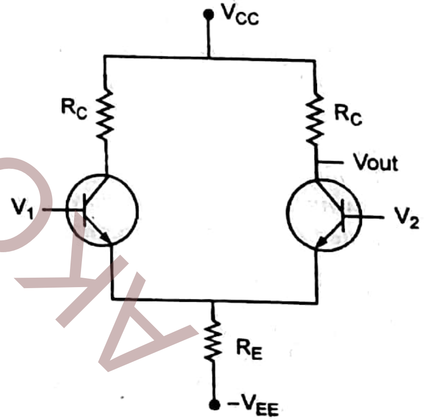
चित्र 8.2—ब्लॉक डायग्राम

(1) **डिफरेन्शियल प्रवर्धक** (Differential amplifier)—Op-amp का मुख्य भाग एक डिफरेन्शियल प्रवर्धक होता है जो दो इनपुट सिगनल के अन्तर के समानुपाती आउटपुट (propotional output) प्रदान करता है।

अर्थात् $V_0 \propto V_1 - V_2$

या $V_0 = A_d (V_1 - V_2)$

जहाँ A_d प्रवर्धक का डिफ्रैंशल लाभ differential (gain) है। डिफरेन्शियल प्रवर्धक का परिपथ चित्र 8.3 में दिखाया गया है। इस परिपथ में डायरेक्ट युग्मन प्रयोग किये जाने के कारण यह d.c. को भी प्रवर्धित (amplify) कर सकता है।

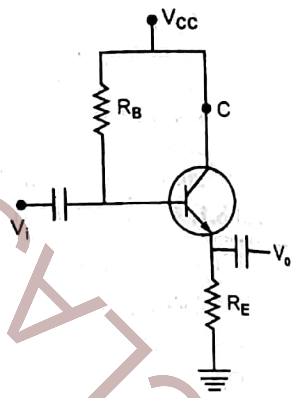


चित्र 8.3—डिफ्रन्शियल प्रवर्धक

Scanned with CamScanner

(2) अतिरिक्त लाभ स्टेज (Additional gain stage)—डिफ्रेंस प्रवर्धक (amplifier) के आउटपुट (output) को और अधिक प्रवर्धित करने के लिये अतिरिक्त (additional) लाभ स्टेज (gain state) प्रयोग किये जाते हैं।

(3) लेवल शिफ्टर तथा बफर (Level shifter and buffer)—बफर (buffer) के रूप एक एमीटर फालोअर का प्रयोग किया जाता है। एमीटर फालोअर परिपथ चित्र 8.4 में प्रदर्शित किया गया है। यह सर्किट निम्न दो कार्य करता है—



चित्र 8.4—लेवल शिफ्टर तथा आउटपुट स्टेज

(i) लेवल शिफ्टिंग (Level shifiting) अर्थात् वोल्टेज का स्तर शिफ्ट (level shift) करता है। इससे यह लाभ होता है कि शून्य इनपुट (zero input) के लिये आउटपुट (output) का शून्य (zero) पर सेट (set) कर दिया जाता है।

(ii) इसका इनपुट प्रतिरोध बहुत अधिक होता है। इसलिये यह अपने पीछे लगे उच्च लाभ स्टेज (High gain stage) को लोड (load) होने से बचाता है।

(4) आउटपुट स्टेज (Output stage)—इसका आउटपुट प्रतिरोध (output resistance) बहुत कम होता है। अतः यह बड़ी सिगनल आउटपुट धारा (large signal output current) या वोल्टेज प्रदान (voltage supply) करने मे सक्षम होता है। इसके लिये काम्प्लीमैन्ट्री सिमेट्री पुश-पुल प्रवर्धकों (complementary symmetry push-pull amplifiers) का प्रयोग किया जाता है।

"Since op-amp is a multistage amplifier, it can be represented by a block diagram. The input stage is the dual-input, balanced-output differential amplifier. This stage generally provides most of the voltage gain of the amplifier and also establishes the input resistance of the op-amp. The intermediate stage is usually another differential amplifier, which is driven by the output of the first stage. In most amplifiers the intermediate stage is dual input, unbalanced (single-ended) output. Because direct coupling is used, the d.c. voltage at the output of the intermediate stage is well above ground potential. Therefore, generally, the level translator (shifting) circuit is used after the intermediate stage to shift the d.c. level at the output of the intermediate stage downward to zero volts with respect to ground. The final stage is usually a push-pull complementary amplifier output stage. The output stage increases the output voltage swing and raises the current supplying capability of the op-amp. A well-designed output stage also provides low output resistance."

§ 8.4. परिभाषायें (Definitions) :

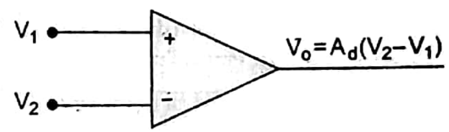
1. प्रतिलोमक इनपुट (Inverting input)—Op-amp का वह इनपुट टर्मिनल, जिस पर (–) चिन्ह लगा होता है Inverting इनपुट टर्मिनल कहलता है। इस पर इनपुट सिगनल प्रदान (input signal apply) करने से, आउटपुट पर, विपरीत कला का सिगनल (signal) प्राप्त होता है।

"The (–) input of the op-amp is called inverting input because an a.c. signal (or d.c. voltage) applied to this input produces a 180° out of phase (or opposite polarity signal) at the output."

2. अप्रतिलोमक इनपुट (Non inverting input)—Op-amp का वह इनपुट टर्मिनल, जिस पर (+) चिन्ह लगा होता है, Non-inverting इनपुट टर्मिनल कहलाता है। इस पर इनपुट सिगनल प्रदान (input signal apply) करने से आउटपुट (output) पर, समान कला का सिगनल (signal) प्राप्त होता है।

"The (+) input of the op-amp is called non-inverting input because an a.c. signal (or d.c. voltage) applied to this input produces an in-phase (or same polarity) signal at the output."

3. अन्तरण वोल्टता गेन (Differential voltage gain)—यदि Op-amp के (+) टर्मिनल तथा (–) टर्मिनल पर अलग-अलग इनपुट प्रयुक्त (apply) करते हैं तो आउटपुट वोल्टेज (output votage) दोनों इनपुट सिगनल (signal) के अन्तर के समानुपाती होती है, (चित्र 8.5 देखें)—



चित्र 8.5

$$V_0 \propto (V_1 - V_2)$$
$$V_0 = A_d (V_1 - V_2)$$
$$A_d = \frac{V_0}{V_1 - V_2}$$

यहाँ पर A_d डिफरेंन्शियल वोल्टेज लाभ (Differential voltage gain) कहलाती है क्योंकि यह बताता है कि op-amp दो सिगनल के अन्तर को कितना प्रवर्धित (amplify) कर रहा है।

"Differential gain A_d is the ratio of output voltage of the differential amplifier to the difference of voltage applied at two input terminals."

4. कॉमन मोड लाभ (Common mode gain)—यदि एक ही सिंगनल (signal) Op-amp की दोनों इनपुट (input) पर लगा हो तो इस सिगनल को कॉमन मोड सिगनल (common mode signal) कहते हैं। चूँकि op-amp दोनों इनपुट सिगनल के अन्तर को प्रवर्धित करता है, इसलिये दोनों इनपुट पर समान (common mode) इनपुट ($V_{in\,cm}$) लगाने पर आउटपुट (output) शून्य प्राप्त होनी चाहिये। किन्तु व्यावहारिक op-amp में समान इनपुट (input) देने पर भी कुछ आउटपुट वोल्टेज ($V_{o\,cm}$) आउटपुट पर प्राप्त होती है। इसका मान बहुत कम होता है। इनपुट कॉमन मोड वोल्टेज (input common mode voltage) तथा आउटपुट कॉमन मोड वोल्टेज (output common mode voltage) के अनुपात को कॉमन मोड लाभ (common mode gain) (A_{cm}) कहते हैं। कॉमन मोड लाभ (common mode gain) को निम्न प्रकार से परिभाषित करते हैं—

$$A_{cm} = \frac{V_{o\,cm}}{V_{in\,cm}} \qquad \ldots(8.2)$$

जहाँ A_{cm} = कॉमन मोड लाभ (common mode gain)

$V_{in\,cm}$ = कॉमन मोड इनपुट वोल्टेज (common mode input voltage)

$V_{o\,cm}$ = कॉमन मोड आउटपुट वोल्टेज (common mode output voltage)

Scanned with CamScanner

"To determine the common mode voltage gain A_{cm}, apply a known voltage $V_{in\ cm}$ to both input of the Op-amp and measure the resultant common mode output voltage $V_{o\ cm}$. The ratio of common mode output voltage to the common mode input voltage $V_{in\ cm}$ is called the common mode voltage gain A_{cm} of the differential amplifier.

Ideally, the common mode voltage gain of a diffrential amplfier should be zero."

5. कॉमन मोड अस्वीकरण अनुपात (CMRR) (Common mode rejection ratio)—यह डिफ्रैन्शियल प्रवर्धक की कॉमन मोड सिगनल को अस्वीकृत (reject) करने की क्षमता को दर्शाता है। यह डिफ्रेन्शियल लाभ (differential gain) तथा कॉमन मोड लाभ (common mode gain) का अनुपात होता है—

$$\text{CMRR} = \frac{A_d}{A_{cm}} \qquad \text{...8.3}$$

एक अच्छे डिफ्रेन्शियल (differential) प्रवर्धक में CMRR का मान अधिक होना चाहिये अर्थात् डिफ्रेन्शियल लाभ (differential gain) अधिक तथा कॉमन मोड लाभ (common mode gain) कम होना चाहिये।

Ideally, A_{cm} का मान शून्य होना चाहिये तथा CMRR का मान अनन्त होना चाहिये।

"The ability of a differential amplifier to reject a common mode signal is expressed by its common-mode rejection ratio (CMRR). It is the ratio of differential gain A_d to the common-mode gain A_{cm}. It is advantageous to have a differential amplifier with higher CMRR since this amplifier is better able to reject common-mode signals. Ideally, the value of CMRR of a differential amplifier is expected to be infinite."

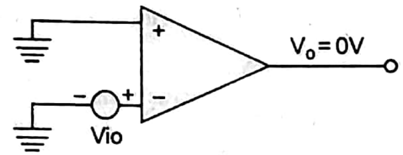
Generally the A_{cm} is very small and A_d is very large; therefore, the CMRR is very large. Being a large value. CMRR is most often expressed in decibels (dB). For the 741C, CMRR is 90 dB typically.

One of the common features of a differential amplifier is its ability to cancel out or reject certain types of undesired voltage signals. Such undesired signals are referred to as "noise" and may occur owing to voltages induced by stray magnetic fields in the ground or signal wires, as voltage variations in the voltage supply. These noise signals are not the signals that are desired to be amplified in the differential amplifier. Their distinguishing feature is that the noise signal appears equally at both inputs of the circuit. It means that any undesired (or noise) signals that appear in polarity, or common to both input terminals, will be largely rejected, or cancelled out at the differential amplifier output. The signal that is to be amplified appears at only one input or opposite in polarity at both inputs. Now what is important to be considered is that, if undesirable noise does occur, upto what extent it is rejected out by the differential amplifier? A measure of this rejection of signals common to both inputs is referred to as the common-mode rejection of the amplifier and a numerical value is assigned, what is called the common-mode rejection ratio (CMRR)."

6. सन्तुलित ऑप-एम्प (Balanced op-amp)—एक सन्तुलित (balanced) op-amp वह होता है जिसकी दोनों इनपुट को भू-सम्पर्कित करने पर (0V करने पर) आउटपुट शून्य (zero) प्राप्त होती है।

"A balanced op-amp is that in which if we ground both input terminals we get a zero output."

7. इनपुट ऑफसेट वोल्टेज (Input offset voltages) (V_{IO})—यदि op-amp की दोनों इनपुट 0 V पर हों, तो आउटपुट (output) भी 0 V पर होनी चाहिये। लेकिन वास्तव (actual) में दोनों इनपुट शून्य (input zero) होने पर भी आउटपुट (output) पर कुछ वोल्टेज प्राप्त होती है। आउटपुट वोल्टेज को शून्य करने के लिये इनपुट टर्मिनल के मध्य कुछ वोल्टेज प्रदत्त (apply) करनी पड़ती है, जिसको इनपुट ऑफसेट वोल्टेज (input offset voltage) (V_{IO}) कहते हैं (चित्र 8.6)। इसका मान 1 mV से 6 mV तक हो सकता है। इनपुट ऑफसेट वोल्टेज (input offset voltage) को निम्न प्रकार से परिभाषित कर सकते हैं—



चित्र 8.6—इनपुट ऑफसेट वोल्टेज

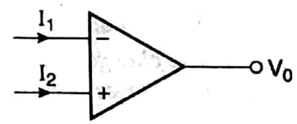
op-amp से इनपुट (input) टर्मिनल के बीच प्रदत्त (apply) की जाने वाली वह वोल्टेज, जो op-amp को सन्तुलित कर देती है, इनपुट ऑफसेट वोल्टेज (input offset voltage) कहलाती है।

"When the inputs of the op-amp are grounded, there is almost always an output offset voltage because the input transistors have different V_{BE} values. For instance, the data sheet of a typical 741C lists a maximum input offset voltage of ± 2 mV. This difference of 2 mV is an unwanted input signal that is amplified to give an output offset voltage. The output offset voltage can be eliminated by applying a voltage of 2 mV to the inverting input. Then the output offset voltage is reduced to zero. Since the offset can have either polarity, it might be necessary to reverse the polarity of the 2 mV.

Thus the input offset voltage $V_{in\ (offset)}$ may be defined as that voltage, which is to be applied between the input terminals to balance the amplifier."

8. इनपुट ऑफसेट धारा (Input offset current)—प्रत्येक व्यवहारिक (practical) op-amp के इनपुट टर्मिनलों में कुछ धारा (current) अवश्य प्रवाहित होती है।

Op-amp के प्रतिलोमक (inverting) तथा अप्रतिलोमक (non-inverting) टर्मिनलों में प्रवाहित होने वाली धाराओं के अन्तर को इनपुट ऑफसेट धारा कहते हैं। (चित्र 8.7 देखें)।



चित्र 8.7—इनपुट ऑफसेट धारा

इनपुट ऑफसेट धारा (input offset current),

$$I_{io} = I_1 - I_2 \qquad \text{...(8.4)}$$

इसका मान 20 nA से 200 nA के बीच होता है।

"The algebraic difference between the currents into the inverting and noninverting terminals is referred to as input offset current I_{io}, i.e.,

$$I_{io} = |I_1 - I_2|$$

Scanned with CamScanner

where I_1 is the current into the noninverting input and I_1 is the current into the inverting input.

The input offfset current for the 741C is 200 nA maximum. As the matching between two input terminals is improved, the difference between I_1 and I_2 becomes smaller; that is, the I_{io} value decreases further. For instance, the precision op-amp 714C has a maximum value of I_{io} equal to 6 nA, a dramatic improvement over older technology."

9. इनपुट बायस धारा (Input bias current) – Op-amp के इनवर्टिंग तथा नान इनवर्टिंग टर्मिनलों में प्रवाहित होनो वाली धाराओं के औसत को इनपुट बायस धारा (input bias current) कहते हैं।

इनपुट बायस धारा (input bias current)

$$I_{ib} = \frac{I_1 + I_2}{2} \quad \ldots(8.5)$$

इसका मान 80 nA से 500 nA (नैनो ampere) के बीच होता है।

"Input bias current I_{ib} is the average of the currents that flow into the inverting and noninverting input terminals of the op-amp. i.e.,

$$I_{ib} = \frac{I_1 + I_2}{2}$$

I_{ib} = 500 nA maxinum for the 741C, whereas I_{ib} for the precision 714C is ±7 nA. Note that the two input currents I_1 and I_2 are actually the base currents of the first differential amplifier stage."

10. पॉवर सप्लाई अस्वीकरण अनुपात (Power supply rejection ratio (PSRR)—यदि op-amp पावर सप्लाई वोल्टेज परिवर्तित (Power supply voltage change) हो जाये तो इनपुट ऑफसेट वोल्टेज (input offeset voltage) भी परिवर्तित (change) हो जाती है।

इनपुट ऑफसेट वोल्टेज में परिवर्तन तथा पॉवर सप्लाई (power supply) वोल्टेज में परिवर्तन के अनुपात को PSRR कहते हैं। यदि सप्लाई वोल्टेज के मान से ΔV परिवर्तन होने से इनपुट ऑफसेट वोल्टेज के मान में ΔV_{io} परिवर्तन हो जाये तो PSRR = $\frac{\Delta V_{io}}{\Delta V}$; इसको $\mu V/V$ या dB में प्रदर्शित करते हैं।

"The change in an op-amp's input offset voltage V_{io} caused by variations in supply voltages is called the supply voltage rejection ratio (SVRR). A variety of terms equivalent to SVRR are used by different manufacturers, such as the power supply rejection ratio (PSRR) and the power supply sensitivity (PSS). These terms are expressed either in microvolts per volt or in decibels. If we denote the change in supply voltages by ΔV and the corresponding change in input offset voltage by ΔV_{io}, PSRR is defined by ratio of ΔV_{io} and ΔV."

11. स्लू दर (Slew Rate)—यदि op-amp को स्टेप इनपुट दी जाये तो आउटपुट वोल्टेज में अधिकतम परिवर्तन की दर स्लू दर (Slew rate) कहलाती है।

$$\text{स्लू दर (SR)} = \frac{\Delta V_0}{\Delta t} V/\mu s \; \{t \text{ is in } \mu S\} \quad \ldots(8.6)$$

यदि आउटपुट को स्लू दर से अधिक दर से परिवर्तित करने का प्रयास किया जायेगा तो आउटपुट में क्लिपिंग या विरूपण हो जायेगा। स्लू दर यह प्रदर्शित करती है कि इनपुट आवृत्ति (input frequency) के परिवर्तित होने पर op-amp का आउटपुट कितनी तेजी से परिवर्तित हो सकता है।

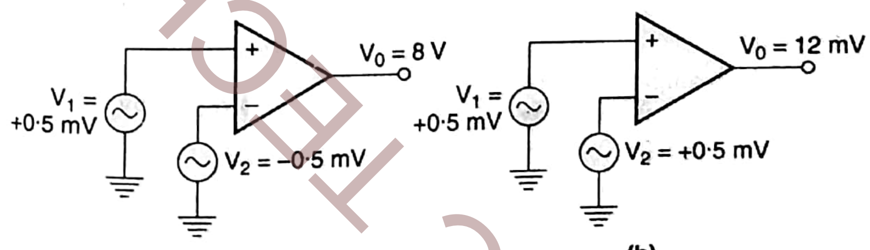
Op-amp 741 में स्लू दर कम होती है (0·5$V/\mu S$), जिससे उसे उच्च आवृत्ति अनुप्रयोग जैसे दोलित्र, फिल्टर (Oscillator, filter) इत्यादि में प्रयुक्त नहीं किया जा सकता। इसकी तुलना में नये op-amp जैसे LF 351, μAF 771, MC 34001 आदि में स्लू दर अधिक होती है (13 $V/\mu S$)। उच्च स्पीड (high speed) op-amps जैसे LM 318 की स्लू दर 70 $V/\mu S$ होती है।

"Slew rate (SR) is defined as the maximum rate of change of output voltage per unit of time and is expressed in volts per microseconds.

Slew rate indicates how rapidly the output of an op-amp can change in response to changes in the input frequency. The slew rate changes with change in voltage gain and is normally specified at unity (+1) gain. The slew rate of an op-amp is fixed; therefore, if the slope requirements of the output signal are greater than the slew rate then distortion occurs. Thus slew rate is one of the important factors in selecting the op-amp for a.c. applications, particularly at relatively high frequencies.

One of the drawbacks of the 741C is its low slew rate (0·5 $V/\mu S$), which limits its use in relatively high frequency application, especially in oscillators, comparators, and filters. The newer op-amps – LF 351, μAF 771, and MC 34001 – which are direct replacements for 741, have a slew rate of 13 $V/\mu S$. In high-speed op-amp especially, the slew rate is significantly improved. For instance, the LM 318 has a slew rate of 70 $V/\mu S$."

अभ्यास प्रश्न: चित्र 8.8 में प्रदर्शित मापनों की सहायता से परिपथ के CMRR की गणना कीजिये।



चित्र 8.8

§ 8.6. ऑफसेट नल विधि (Offset Null Method) :

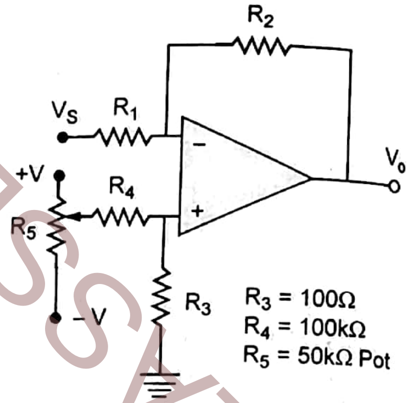
आउटपुट टर्मिनल पर शून्य वोल्टेज प्राप्त करने के लिये इनपुट पर थोड़ी मात्रा में डी० सी० वोल्टेज प्रयुक्त करनी पड़ती है। इस विधि को ऑफसेट नल विधि (Offset null method) कहते हैं।

Scanned with CamScanner

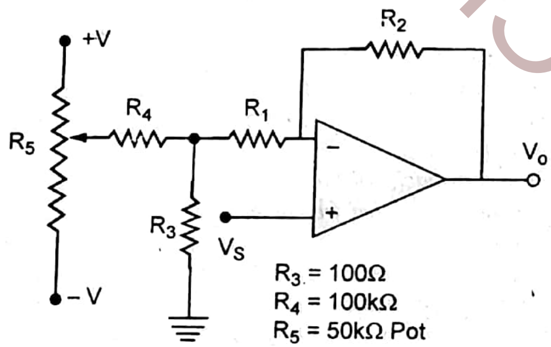
चित्र 8.9 (a, b) में इनवर्टिंग (inverting) तथा नॉन इनवर्टिंग (non inverting op-amp) को सन्तुलित (balance) करने के लिये परिपथ प्रदर्शित किये गये हैं।

चित्र 8.9 (a) में वोल्टेज डिवाइडर परिपथ, नॉन इनवर्टिंग की श्रेणी में कम (small) वोल्टेज प्रदान करता है। इस वोल्टेज की रेंज $= \pm V \dfrac{R_3}{R_3 + R_4}$

यदि ± 15 V की सप्लाई प्रयोग में लायी जाये,



चित्र 8.9 (a)—Non inverting

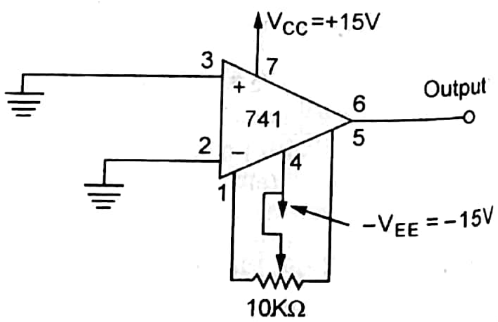


चित्र 8.9 (b)—Inverting op-amp के लिये Offset balancing method

तथा $R_4 = 100\ k\Omega$, $R_3 = 100\ \Omega$ तो, वोल्टेज डिवाइडर परिपथ ± 15 mV वोल्टेज प्रदान करता है।

यदि op-amp के फीडबैक (feedback) परिपथ में संधारित्र या कोई अन्य अरेखीय अवयव (non-linear element) लगा हो, तो भी यह वोल्टेज डिवाइडर op-amp को सन्तुलित करने में सक्षम होता है।

741 परिवार के op-amp की एक मुख्य विशेषता ऑफसेट (offset) वोल्टेज नल योग्यता (null capability) है। 741 op-amp में ऑफसेट नल के लिये पिन 1 तथा 5



चित्र 8.9 (c)—ऑप-एम्प IC 741 में offset null balancing

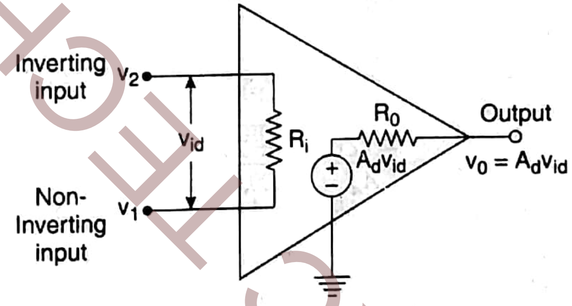
उपलब्ध होती हैं, जैसा कि चित्र 8.9 (c) में दिखाया गया है। Pin 1 तथा 5 के मध्य 10 kΩ का विभवमापी जोड़ा (potentiometer connect) जा सकता है। विभवमापी (potentiometer) में वाइपर (wiper) ऋणात्मक सप्लाई (negative supply) $-V_{EE}$ से जोड़ा (connect) जाता है। विभवमापी में परिवर्तित करके ऑउटपुट ऑफसेट वोल्टेज (output offeset voltage) को शून्य किया जा सकता है।

बहुत कम op-amp, जैसे 301, 748, 777, में स्वत: ऑफसेट वोल्टेज नल योग्यता (offset voltage null capability) होती है। इन op-amp में ऑफसेट वोल्टेज को शून्य करने के लिये बाहर से अतिरिक्त नेटवर्क लगाने की आवश्यकता नहीं होती।

"One of the features of the 741 family op-amps is an offset voltage null capability. The 741 op-amps have pins 1 and 5 marked as offset null for this purpose. A 10 kΩ potentiometer can be connected between offset null pins 1 and 5, and the wiper of the potentiometer can be connected to the negative supply $-V_{EE}$. By varying the potentiometer, the output offset voltage (output voltage without any input applied) can be reduced to zero volts. Thus the offset voltage adjustment range is the range through which the input offset voltage can be adjusted by varying the 10 kΩ potentiometer. For the 741C the offset voltage adjustment range is ± 15 mV. Very few op-amp have the offset voltage null capability, some of these being the 301, 748 and 777. This means that for most op-amp we have to design an offset voltage compensating network in order to reduce the output offset voltage to zero."

§ 8.7. ऑप-एम्प का तुल्य परिपथ (Equivalent Circuit of Op-amp) :

चित्र 8.10 मे ऑप-एम्प का तुल्य परिपथ प्रदर्शित है। इस परिपथ में ऑप-एम्प के मुख्य अभिलक्षण (अर्थात् A_d, R_i तथा R_0) सम्मिलित किये गये हैं। नोट करें कि $A_d \cdot V_{id}$ तुल्य थैवेनिन वोल्टेज सोर्स (equivalent Thevenin voltage source) है तथा R_0 ऑप-एम्प के आउटपुट टर्मिनलों से देखने पर थैवनिन तुल्य प्रतिरोध है।



चित्र 8.10—ऑप-एम्प का तुल्य परिपथ

इस परिपथ की सहायता से ऑप-एम्प के मूल सिद्धान्तों का विश्लेषण किया जा सकता है तथा फीडबैक व्यवस्थाओं के प्रभाव का प्रेक्षण किया जा सकता है। चित्र 8.10 में प्रदर्शित परिपथ के अनुसार आउटपुट वोल्टेज—

$$V_0 = A_d V_{id} = A_d (V_1 - V_2) \quad \ldots(8.7)$$

Scanned with CamScanner

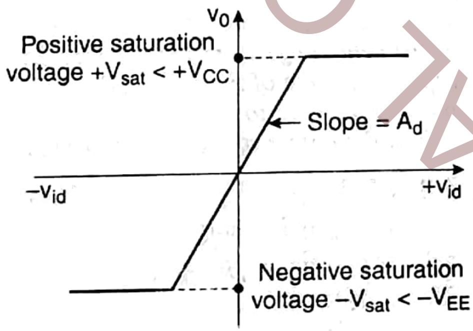
जहाँ A_d = large-signal वोल्टेज गेन
V_{id} = डिफरैंस इनपुट वोल्टेज
V_1 = ग्राउन्ड के सापेक्ष नॉन इनवर्टिंग टर्मिनल पर वोल्टेज
V_2 = ग्राउन्ड के सापेक्ष इनवर्टिंग टर्मिनल पर वोल्टेज

समीकरण 8.7 से स्पष्ट है कि आउटपुट वोल्टेज V_0 इनपुट वोल्टेजों (V_1 तथा V_2) के बीजगणितीय अंतर के समानुपाती है अर्थात् Op-amp दोनो इनपुट वोल्टेजों के अंतर को प्रवर्धित करता है।

§ 8.8. ऑप-एम्प कानफिगुरेशन (Op-amp Configurations) :

(i) ओपन-लूप कानफिगुरेशन (Open loop configuration)—ओप-लूप का अर्थ है कि इनपुट तथा आउटपुट टर्मिनल के मध्य कोई direct या indirect (via another network) कोई कनैक्शन नहीं है अर्थात् कोई फीडबैक पथ (feedback path) नहीं है।

ओपन-लूप में ऑप-एम्प एक उच्च-लाभ डिफरैंशियल प्रवर्धक की भाँति कार्य करता है। इस स्थिति में इसकी वोल्टेज ट्रांसफर वक्र चित्र 8.11 में प्रदर्शित है। चित्र से स्पष्ट है कि यदि इनपुट डिफरैंस वोल्टेज saturation limits के अंदर है, तो आउटपुट डिफरैंस इनपुट के समानुपाती होती है। नोट करें कि आउटपुट वोल्टेज का मान saturation limits से अधिक नही हो सकता। चूँकि ऑप-एम्प की वोल्टेज गेन अत्यंत high होती है, अतः यदि difference वोल्टेज शून्य से slightly high भी हो, तो वह आउटपुट को saturation में ड्राइव करने के लिये पर्याप्त होती है।



चित्र 8.11—ओपन लूप वोल्टेज ट्रांसफर वक्र

उदाहरणतः, यदि ऑप-एम्प के गेन 2,00,000 है, तथा माना कि आउटपुट saturation limit $\pm V_{cc} = \pm 20$ V है, तो

$$V_d = \frac{\pm V_{CC}}{A_d} = \frac{\pm 20}{2,00,000} = 100\,\mu\text{V}$$

अर्थात् मात्र 100 μV की डिफरैंस वोल्टेज ऑप-एम्प के आउटपुट को सैचुरेट कर देगी। अतः, ओपन-लूप कानफिगुरेशन को linear applications में use नहीं किया जा सकता, इसको केवल non-linear applications में (जैसे square wave generations) में use किया जा सकता है।

(ii) क्लोज लूप कॉनफिगुरेशन (Close-loop Configuration) – यदि प्रवर्धक में फीडबैक परिपथ लगा हो, तो उसे closed-loop configuration कहा जाता है। ऑप-एम्प के अधिकतर व्यवहारिक अनुप्रयोगों में इस configurations का प्रयोग किया जाता है।

"When an op-amp is operated in the open loop configuration, the output either goes to positive saturation or negative saturation levels or switches between positive and negative saturation levels and thus clipps the output above these levels. So open loop configurations of op-amp cannot be used in linear applications. However, open-loop op-amp configuraions are used in certain non-linear applications such as square-wave generation.

The op-amp can be effectively employed in linear applicaions if feedback is introcuced, i.e., and output signal is feedback to the input either directly or via another network."

§ 8.9. ऑपरेशनल प्रवर्धक के अनुप्रयोग (Application of Op-amp) :

अगले कुछ खण्डों में आप op-amp के विभिन्न अनुप्रयोगों के विषय में पढ़ेंगे।

Op-amp के सभी अनुप्रयोगों का विश्लेषण, Op-amp को आदर्श (ideal) मान कर किया जायेगा। यह जान लेना अति आवश्यक है कि एक आदर्श (ideal) Op-amp के इनपुट टर्मिनलों में आभासी लघुपथित सर्किट (virtual short circuit) होता है।

आभासी लघुपथित सर्किट क्या होता है? (What is virtual short circuit?) –

हम जानते हैं कि op-amp की आउटपुट (output) इनपुट सिगनलों के मान के अन्तर के समानुपाती होती है, अर्थात् $V_0 = A_d(V_1 - V_2)$

$$A_d = \frac{V_0}{V_1 - V_2}$$

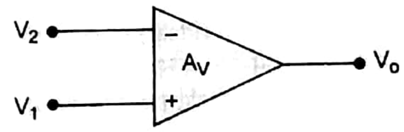
एक आदर्श op-amp कि लिये $A_d = \infty$

अर्थात् $$\infty = \frac{V_0}{V_1 - V_2}$$

या $$V_1 - V_2 = 0$$

या $$V_1 = V_2 \quad \text{...(8.8)}$$

अर्थात् आदर्श op-amp के दोनों टर्मिनलों पर वोल्टेज बराबर होती है (चित्र 8.12)। इसको आभासी सर्किट लघुपथित इसलिये कहते हैं, क्योंकि दोनों टर्मिनल लघुपथित होने पर भी दोनों के बीच कोई धारा प्रवाहित नहीं होती, अर्थात् $I = 0$।



चित्र 8.12

यह concept ऑप-एम्प के closed-loop परिपथों के विश्लेषण में अत्यंत सहायक होता है क्योंकि इस concept से इस परिपथों का विश्लेषण करना सरल हो जाता है।

"Voltage at the non-inverting input terminal of an op-amp is approximately equal to that the inverting input terminal provided that A is very large. This concept is useful in the analysis of closed-loop op-amp circuits."

§ 8.10. इनवर्टिंग प्रवर्धक (Inverting Amplifier) :

इनवर्टिंग प्रवर्धक वह होता है, जिसमें आउटपुट इनपुट के विपरीत कला में हो।

"In Inverting amplifier output signal is 180° out-of-phase, i.e., inverted with respect to input signal."

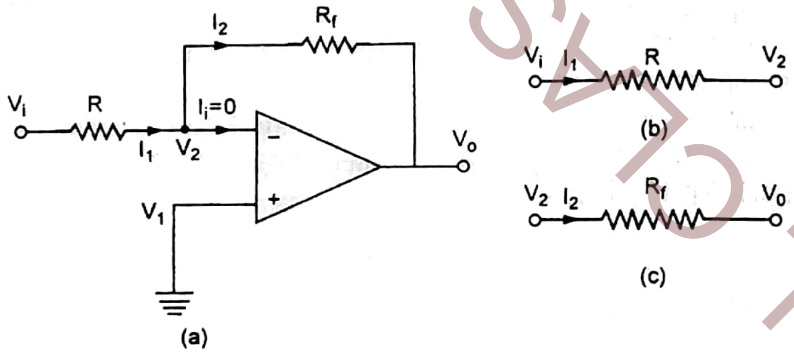
Scanned with CamScanner

चित्र 8.13 (a) में op-amp का इनवर्टर परिपथ (Invertor circuit) दिखाया गया है। प्रतिरोध R में प्रवाहित धारा का मान I_1 माना गया है। प्रतिरोध R_f में प्रवाहित होने वाली धारा का मान I_2 माना गया है।

चित्र (9.10) में परिपथ की R वाली शाखा तथा R_f वाली शाखायें दिखायी गयी हैं

प्रतिरोध R में प्रवाहित धारा (चित्र 8.13 (b)) से—

$$I_1 = \frac{V_i - V_2}{R} \qquad ...(i)$$



चित्र 8.13—इनवर्टिंग प्रवर्धक

प्रतिरोध R_f में प्रवाहित धारा (चित्र 8.13 (c))

$$I_2 = \frac{V_2 - V_0}{R_f} \qquad ...(ii)$$

चूँकि एक आदर्श (ideal) op-amp का इनपुट प्रतिरोध अनन्त होता है, इसलिये op-amp के इनपुट टर्मिनल में धारा प्रवेश नहीं कर सकती, अर्थात् $I_i = 0$ (चित्र 8.13 (a))।

Op-amp के इनवर्टिंग टर्मिनल पर यदि किरचॉफ धारा नियम लगायें तो निम्न समीकरण प्राप्त होता है—

$$I_1 = I_2 + I_i$$

चूँकि $\qquad I_i = 0$

इसलिये $\qquad I_1 = I_2 \qquad ...(iii)$

समीकरण (i) व (ii) का मान समीकरण (iii) में डालने पर—

$$\frac{V_i - V_2}{R} = \frac{V_2 - V_0}{R_f} \qquad ...(iv)$$

Op-amp के नॉन इनवर्टिंग टर्मिनल को भू-सम्पर्कित किया गया है। इस कारण op-amp के नॉन इनवर्टिंग टर्मिनल पर वोल्टेज voltage (V_1) का मान (V_1) शून्य होगा, अर्थात् $V_1 = 0$। चूँकि आदर्श op-amp के दोनों टर्मिनलों पर आभासी लघुपथित सर्किट के कारण वोल्टेज बराबर होती है, इसलिये

$$V_2 = V_1$$

चूँकि $\qquad V_1 = 0$

इसलिये $\qquad V_2 = 0$

$V_2 = 0$ का मान समीकरण (iv) में डालने पर,

$$\frac{V_i - 0}{R} = \frac{0 - V_0}{R_f}$$

$$\frac{V_i}{R} = -\frac{V_0}{R_f}$$

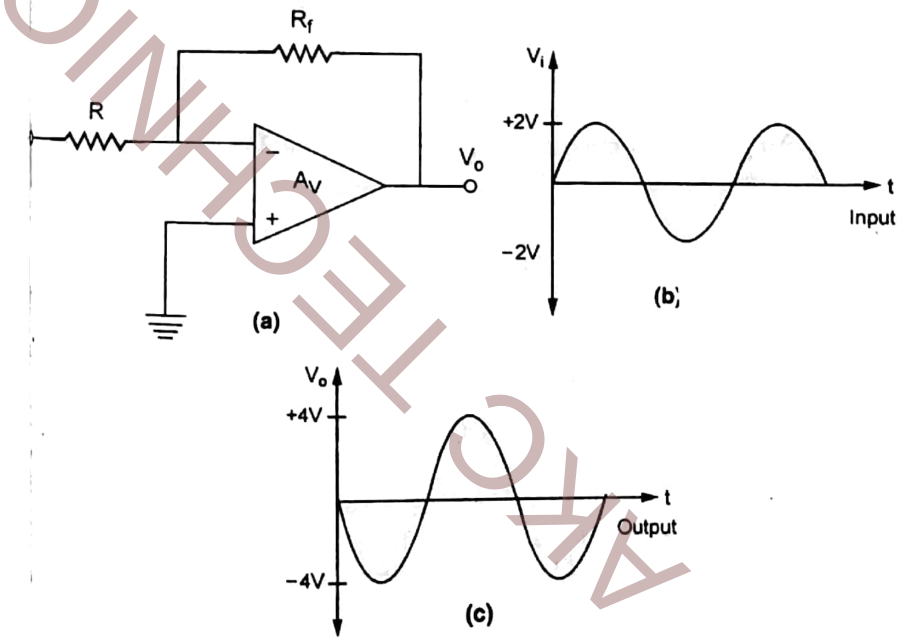
$$\frac{V_0}{V_i} = -\frac{R_f}{R} \qquad ...(8.9)$$

समीकरण (8.9) में निगेटिव चिन्ह यह दर्शाता है कि आउटपुट उल्टा (invert) होकर प्राप्त होती है अर्थात् आउटपुट के कला (phase) तथा इनपुट के कला में 180° का कलान्तर होता है इसलिये इसको इनवर्टर (invertor) परिपथ या इनवर्टिंग प्रवर्धक भी कहते हैं।

उदाहरण : यदि Op-amp इनवर्टर (चित्र 8.14 (a)) में $R_f = 2\ k\Omega$ $R = 1\ k\Omega$ तथा इनपुट चित्र 8.14 (b) अनुसार दी जाये तो अउटपुट तरंग खींचिये।

समीकरण (8.9) के अनुसार

$$\frac{V_0}{V_i} = -\frac{R_f}{R} = -\frac{2\ k\Omega}{1\ k\Omega} = -2$$



चित्र 8.14

Scanned with CamScanner

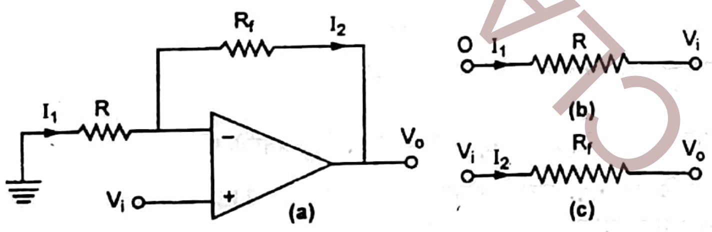
आउटपुट तरंग चित्र 8.14 (c) में दिखायी गयी है। आउटपुट का शिखर मान (peak value) इनपुट का दोगुना है, जबकि यह इनपुट सिगनल के विपरीत कला में है।

§ 8.11. नॉन इनवर्टिंग प्रवर्धक (Non-Inverting Amplifier) :

नॉन इनवर्टिंग प्रवर्धक वह होता है जिसमें इनपुट तथा आउटपुट समान कला में हों।

"In Non-inverting amplifier, output signal is in-phase (i.e., same phase) with the input signal.

Op-amp को नॉन इनवर्टिंग (non-inverting) प्रवर्धक की तरह प्रयुक्त करने के लिये परिपथ, चित्र 8.15 (a) में प्रदर्शित किया गया है।



चित्र 8.15—नॉन इनवर्टिंग प्रवर्धक

Op-amp के नॉन इनवर्टिंग टर्मिनल पर वोल्टेज V_i है। अतः आभासी लघुपथित (virtual short circuit) के कारण, इनवर्टिंग टर्मिनल पर भी वोल्टेज का मान V_i होगा।

प्रतिरोध R में प्रवाहित धारा (चित्र 8.15(b)) से—

$$I_1 = \frac{0 - V_i}{R} = -\frac{V_i}{R}$$

प्रतिरोध R_f में प्रवाहित धारा (चित्र 8.15 (c)) से—

$$I_2 = \frac{V_i - V_0}{R_f}$$

चूँकि $\quad I_1 = I_2 \quad (\because I_i = 0)$

अतः
$$-\frac{V_i}{R} = \frac{V_i - V_0}{R_f}$$

या
$$\frac{V_0}{V_f} = \frac{V_i}{R_f} + \frac{V_i}{R}$$

या
$$\frac{V_0}{R_f} = V_i\left(\frac{1}{R_f} + \frac{1}{R}\right)$$

या
$$\frac{V_0}{V_i} = \left(1 + \frac{R_f}{R}\right) \quad \ldots(8.10)$$

अतः इस परिपथ का आउटपुट, इनपुट के समान कला में होता है। इसलिये, इसको नॉन इनवर्टिंग परिपथ कहते हैं।

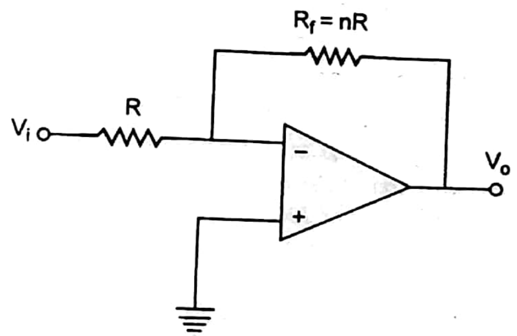
अभ्यास प्रश्न

(i) यदि चित्र 8.15 (a) में प्रदर्शित नॉन इनवर्टिंग प्रवर्धक ($R_f = 3\ k\Omega$, $R = 1\ k\Omega$) को चित्र 8.14 (b) में प्रदर्शित साइन तरंग ($V_{PP} = 2$ V) इनपुट की जाये, तो आउटपुट तरंग का आकार बताइये।

(ii) वोल्टेज गेन $\frac{V_0}{V_i} = 10$ प्राप्त करने हेतु एक नॉन इनवर्टिंग प्रवर्धक डिज़ाइन कीजिये।

§ 8.12. स्केल परिवर्तक (Scale Changer) :

यह परिपथ इनपुट सिगनल (Input signal) को एक गुणक n से गुणा कर देता है (चित्र 8.16)।



चित्र 8.16

"A scale changer circuit multiplies the input signal by a given factor (n)."

हमने खण्ड 8.10 में देखा कि एक इनवर्टिंग परिपथ (inverting circuit) की आउटपुट निम्न समीकरण द्वारा दिया जाता है—

$$\frac{V_0}{V_i} = -\frac{R_f}{R}$$

यदि $R_f = nR$ तो
$$\frac{V_0}{V_i} = -\frac{nR}{R} = -n$$

$$V_0 = -nV_i \quad \ldots(8.11)$$

अर्थात् आउटपुट सिगनल, $-n$ से इनपुट सिगनल का गुणनफल से प्राप्त होगा। इस प्रकार यहाँ $(-n)$ स्केल गुणक है।

उदाहरण के तौर पर, यदि हम चाहते हैं कि आउटपुट, इनपुट का -10 गुना प्राप्त हो तो $R = 1\ k\Omega$, $R_f = 10\ k\Omega$ मान लेने पर यह सम्भव हो जायेगा।

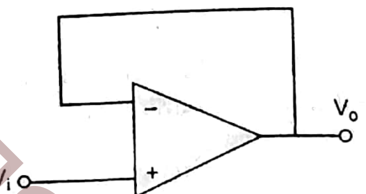
अभ्यास प्रश्न : यदि चित्र 8.16 में प्रदर्शित परिपथ ($R = 1\ k\Omega$, $R_f = 3\ k\Omega$) को चित्र 8.14 (b) में प्रदर्शित तरंग इनपुट की जाती है। तो आउटपुट तरंग का आकार बनाइये।

8.13. बफर प्रवर्धक या वोल्टेज फालोअर (Buffer Amplifier or Voltage Follower) :

चित्र 8.17 में op-amp को एक बफर के रूप में दिखाया है। इनपुट को नॉन इनवर्टिंग

Scanned with CamScanner

टर्मिनल पर एप्लाइ किया जाता है। अतः नॉन इनवर्टिंग टर्मिनल पर वोल्टेज, V_i के बराबर होगी। op-amp के इनपुट टर्मिनल में आभासी शार्ट (virtual short) के कारण, इनवर्टिंग टर्मिनल पर भी वोल्टेज, V_i के बराबर होगी। चूँकि इनवर्टिंग टर्मिनल आउटपुट से जुड़ा है, इस कारण, आउटपुट भी V_i के बराबर होगा,



चित्र 8.17—बफर प्रवर्धक

$$V_0 = V_i \qquad \ldots(8.12)$$

इसको एकल लाभ, प्रवर्धक (unity gain, amplifier) भी कहते हैं

प्रश्न यह उठता है कि यदि इस प्रवर्धक की इनपुट तथा आउटपुट समान है तो फिर ऐसे प्रवर्धक का फायदा क्या हुआ? ऐसा प्रवर्धक उच्च इनपुट प्रतिबाधा तथा निम्न आउटपुट प्रतिबाधा प्रदान करता है तथा यह इनपुट सिगनल को लोड से अलग करने के (isolation) काम आता है।

अभ्यास प्रश्न : यदि चित्र 8.17 में प्रदर्शित बफर प्रवर्धक को चित्र 8.14 (b) में प्रदर्शित तरंग इनपुट की जाती है, तो आउटपुट तरंग का आकार बनाइये।

"The direct connection of the output voltage to the inverting terminal of the op-amp represents the case of 100% negative feedback of the output to the input. Of course, when the open-loop gain A is assumed to be having very large value of the order of 10^5, the corresponding closed-loop gain becomes approximately unity. However, a unity transmission gain is not the only feature of the voltage (or unity) follower. A more detailed analysis of the equivalent circuit of the op-amp reveals that the resistance looking into the input terminals takes on the value of approximately A R_{in}. We know that when the op-amp is used in the open-loop mode (i.e., without a feedback connection from the output) R_{in} already has a high value of 1 MΩ. Hence for a typical value of A = 10^5, the input resstance for the voltage follower becomes $1 \times 10^6 \times 10^5$ = 1,00,000 MΩ or more. It reveals that the op-amp produces virtually no effect on the input signal voltage source even if the latter should be characterized by a high internal resistance.

Detailed analysis of the equivalent circuit of the op-amp also reveals that the output resistance R_{out} looking into the output terminals, which is normally 75 Ω, is reduced to approximately $\frac{R_{out}}{A}$, when 100% feedback is used. As a result the output resistance of the op-amp becomes $\frac{75}{10^5}$ i.e., of the order of 0·75 mΩ. This means that on the output side, the op-amp behaves like a voltage source with negligible internal resistance.

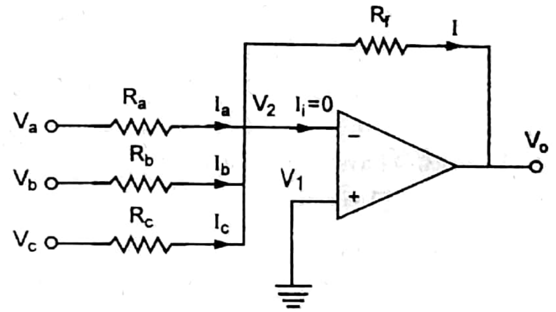
Because of three unique characteristics of extremely high input resistance (of the order of 10^5 MΩ), unity transmission gain, and extremely low output resistance (of the order of mΩ), the voltage follower circuit is an ideal circuit device to serve as a buffer (or isolation unit). Thus, it can be made to prevent the disturbance of one part of a circuit on another as might be encountered, for example, in filter design."

§ 8.14. योगकारी की तरह (Op-amp as an Adder) :

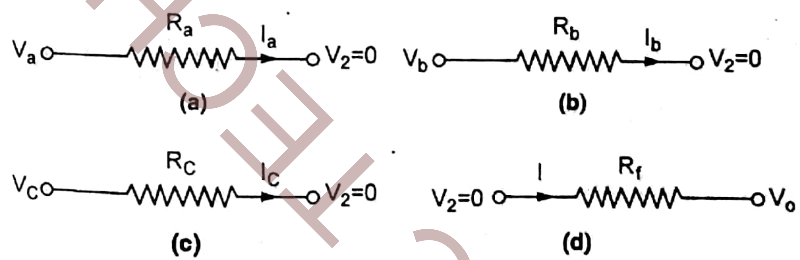
योगकारी परिपथ का आउटपुट सिगनल उसके इनपुट सिगनलों के योग के समानुपाती होता है।

"An adder (or summer) circuit produces an output proportional to the sum of inputs."

चित्र 8.18 में op-amp को योगकारी की भाँति कार्य करते दिखाया गया है, अर्थात् आउटपुट तीनों इनपुट (input) सिगनलों के योग के समानुपाती होगी। इस परिपथ में नॉन इनवर्टिंग टर्मिनल के भूसम्पर्कित होने के कारण $V_1 = 0$, op-amp के दोनों टर्मिनल में आभासी शार्ट (virtual short) होता है तथा दोनों पर वोल्टेज का मान बराबर होता है, अर्थात् $V_2 = V_1$ इसलिये $V_2 = 0$।



चित्र 8.18—योगकारी



चित्र 8.19

चित्र 8.19 के अनुसार—

$$I_a = \frac{V_a - V_2}{R_a} = \frac{V_a - 0}{R_a} = \frac{V_a}{R_a} \qquad \ldots(i)$$

इसी प्रकार

$$I_b = \frac{V_b - V_2}{R_b} = \frac{V_b - 0}{R_b} = \frac{V_b}{R_b} \qquad \ldots(ii)$$

Scanned with CamScanner

$$I_c = \frac{V_c - V_2}{R_C} = \frac{V_c - 0}{R_C} = \frac{V_c}{R_C} \quad ...(iii)$$

तथा $$I = \frac{V_2 - V_0}{R_f} = \frac{0 - V_0}{R_f} = -\frac{V_0}{R_f}$$

चूँकि $$I_a + I_b + I_c = I \quad ...(iv)$$

इसलिये $$\frac{V_a}{R_a} + \frac{V_b}{R_b} + \frac{V_c}{R_c} = -\frac{V_0}{R_f} \quad ...(v)$$

यदि $R_a = R_b = R_c = R$ तो

$$V_0 = -\frac{R_f}{R}(V_a + V_b + V_c) \quad ...(8.13)$$

स्पष्ट है कि आउटपुट अनपुट सिगनलों के योग के समानुपाती है।

अभ्यास प्रश्न

(i) यदि चित्र 8.18 मे प्रदर्शित adder में $V_a = 2$ V, $V_b = 4$ V, $V_c = 5$ V, $R_a = R_b = R_c = 1$ kΩ, $R_f = 3$ kΩ, तो आउटपुट वोल्टेज का मान बताइये।

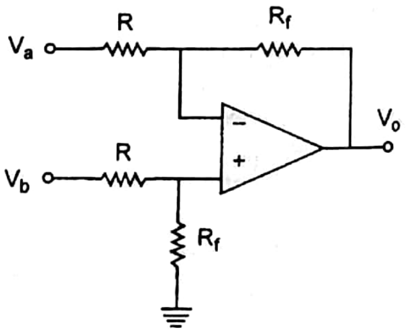
(ii) एक adder परिपथ डिजाइन कीजिये जिसकी आउटपुट $V_0 = -(V_a + 10V_b + 30V_c)$ हो जहाँ V_a, V_b, तथा V_c इनपुट हैं। R_f का मान 30 kΩ लीजिये।

(iii) तीन इनपुट सिगनलों की average अर्थात् $V_0 = \frac{V_a + V_b + V_c}{3}$ निकालने हेतु ऑप-एम्प परिपथ डिजाइन कीजिये।

§ 8.15. अन्तरकारी (Subtractor) :

चित्र 8.20 से op-amp का अन्तरकारी (subtractor) की भाँति प्रयोग दिखाया गया है। **अन्तरकारी वह परिपथ होता है, जिसकी आउटपुट दोनों इनपुट सिगनल के अन्तर के समानुपाती होती है।**

"The substractor circuit produces an output propotional to the difference of two inputs."



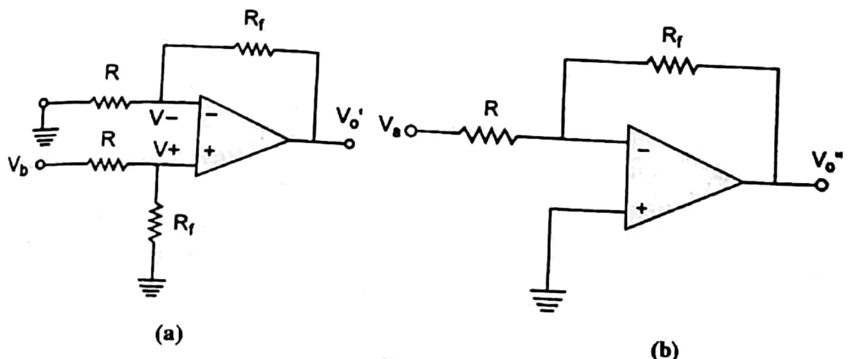
चित्र 8.20—अन्तरकारी परिपथ

चित्र 8.20 में लगे प्रतिरोधों का उचित मान लेकर, इनपुट सिगनल को वांछित मान पर स्केल (scale) भी किया जा सकता है। लेकिन इस चित्र में सभी प्रतिरोधों का मान समान होने के कारण प्रवर्धन (amplifier) का लाभ (gain), 1 प्राप्त होता है।

इस परिपथ में V_0 की गणना (Superposition theorem) की सहायता से की जा सकती है। इसमें पहले V_a को शून्य मानकर आउटपुट ज्ञात की जाती है (V_0'); फिर V_b को शून्य मानकर, आउटपुट ज्ञात की जाती है (V_0''); इन दोनों का बीजगणितीय योग करके वास्तविक आउटपुट (V_0) का मान प्राप्त किया जा सकता है;

अर्थात् $$V_0 = V_0' + V_0''$$

यदि V_a को शून्य मान लिया जायेगा तो परिपथ नॉन इनवर्टिंग प्रवर्धक की भाँति कार्य करेगा चित्र 8.21 (a) देखें।



चित्र 8.21

op-amp के नॉन इनवर्टिंग टर्मिनल पर वोल्टेज,

$$V^+ = \frac{R_f}{R + R_f} \cdot V_b$$

अतः $$V_0' = V^+\left(1 + \frac{R_f}{R}\right) \quad \text{(समीकरण 8.10 के अनुसार)}$$

$$= V^+\left(\frac{R + R_f}{R}\right)$$

$$= \frac{R_f}{(R + R_f)}\left(\frac{R + R_f}{R}\right) V_b = \frac{R_f}{R} V_b$$

यदि V_b को शून्य मान लिया जाये तो परिपथ इनवर्टिंग प्रवर्धक की भाँति कार्य करेगा (चित्र 8.21 (b)) ।

अतः $$V_0'' = -V_a\left(\frac{R_f}{R}\right) = -\frac{R_f}{R} V_a \quad \text{(समीकरण 8.9 के अनुसार)}$$

अतः वास्तविक आउटपुट,

$$V_0 = V_0' + V_0'' = \frac{R_f}{R}(V_b - V_a) \quad ...(8.14)$$

अर्थात् $$V_0 \propto (V_b - V_a)$$

अतः परिपथ का आउटपुट दोनों इनपुट सिगनलों के अन्तर के समानुपाती होगा।

अभ्यास प्रश्न

(i) यदि चित्र 8.20 में प्रदर्शित अंतरकारी परिपथ में $R_f = 3$ kΩ, $R = 1$ kΩ, $V_a = 5$ V, $V_b = 10$ V तो आउटपुट वोल्टेज का मान ज्ञात करें।

Scanned with CamScanner

(ii) एक ऑप-एम्प परिपथ डिज़ाइन करें जिसकी आउटपुट $V_0 = 10\ (V_b - V_a)$ प्राप्त हो (जहाँ V_b तथा V_a इनपुट है) ।

(iii) एक आपॅ-एम्प परिपथ डिज़ाइन करें, जिसकी आउटपुट $V_0 = 10\ (3V_p - 4V_a)$ प्राप्त हो । (संकेत-इस स्थिति में V_b व V_a पर प्रतिरोध R न होकर R_1 व R_2 होंगे) ।

§ 8.16. अवकलनकारी (Differentiator) :

अवकलनकारी (Differentiator) वह परिपथ होता है जिसका आउटपुट, उसके इनपुट के अवकल (derivative) के समानुपाती (propotional) होता है, अर्थात्

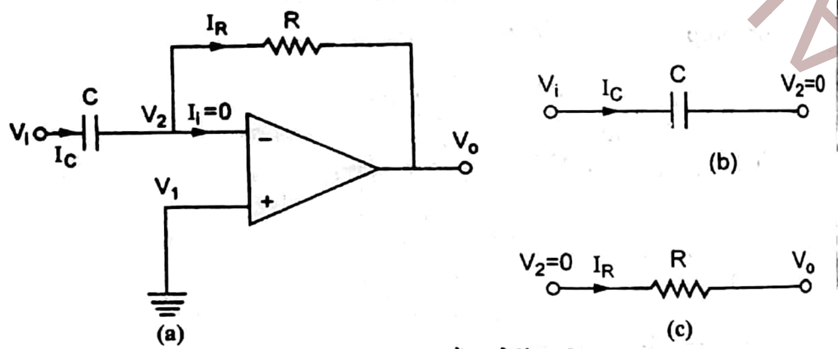
$$V_0 \propto \frac{dV_i}{dt}$$

"A differentiator circuit produces an output propotional to the derivative of its input."

चित्र 8.22 (a) में op-amp का अवकलनकारी (differentiator) की भाँति प्रयोग दिखाया गया है। op-amp के दोनों टर्मिनल में आभासी लघुपरिपथ (short circuit) होता है अर्थात् $V_1 = V_2$ चूँकि $V_1 = 0$ इसलिये $V_2 = 0$ ।

संधारित्र पर आवेश (चित्र 8.22 (b)) से—

$$Q = C\,(V_i - V_2) = CV_i$$



चित्र 8.22—ऑप-एम्प डिफ्रैन्शियेटिंग परिपथ

अतः संधारित्र (Capacitor) में धारा,

$$I_c = \frac{dQ}{dt} = \frac{d\,(CV_i)}{dt} = C\frac{dV_i}{dt} \quad \text{...(i)}$$

प्रतिरोध R में प्रवाहित होने वाली धारा, (चित्र 8.22 c) से—

$$I_R = \frac{V_2 - V_0}{R} = \frac{0 - V_0}{R} = \frac{-V_0}{R} \quad \text{...(ii)}$$

आदर्श (ideal Op-amp) का इनपुट प्रतिरोध अनन्त होता है, अतः $I_i = 0$ ।

$I_i = 0$ होने के कारण $I_C = I_R$ ...(iii)

समीकरण (iii) में समीकरण (i) व (ii) का मान रखने पर,

$$C\frac{dV_i}{dt} = -\frac{V_0}{R}$$

$$V_0 = -RC\frac{dV_i}{dt}$$

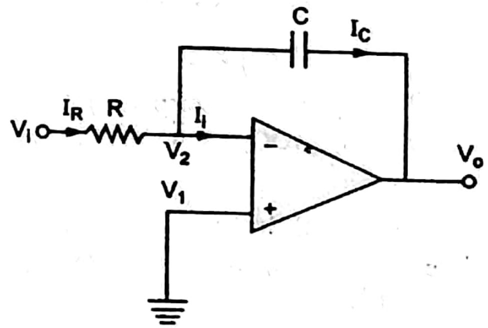
अर्थात्

$$V_0 \propto \frac{dV_i}{dt}$$

अवकलनकारी (Differentiator) को वेव-शेपिंग (wave shaping) परिपथों में, इनपुट के उच्च आवृत्ति घटक ज्ञात करने के लिये तथा FM मॉडुलेटर (FM modulators) में rate of change detector के रूप में प्रयुक्त किया जाता है।

§ 8.17. समाकलनकारी (Integrator) :

इन्टीग्रेटर वह परिपथ होता है जिसका आउटपुट, इनपुट के समाकल (integral) के समानुपाती होता है अर्थात् $V_0 \propto \int V_i\,dt$ । चित्र 8.23 में इन्टीग्रेटर का परिपथ दिखाया गया है।



चित्र 8.23—ऑप-एम्प इंटीग्रेटिंग परिपथ

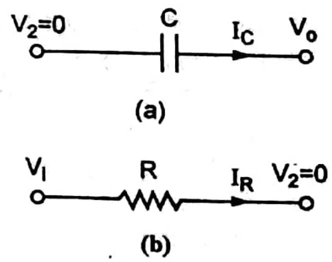
"An integrator produces an output propotional to the integral of its input."

op-amp के दोनों इनपुट टर्मिनल में आभासी लघुपरिपथ (virtual short) होता है।

अतः $V_1 = V_2$

चूँकि $V_1 = 0$

अतः $V_2 = 0$



चित्र 8.24

चित्र 8.24 (a) के अनुसार संधारित्र (Capacitor) पर आवेश (charge),

$$Q = C\,(V_2 - V_0) = V\,(0 - V_0) = -CV_0$$

अतः धारा,

$$I_c = \frac{dQ}{dt} = \frac{d\,(-CV_0)}{dt} = -C\frac{dV_0}{dt} \quad \text{...(i)}$$

प्रतिरोध R में प्रवाहित होने वाली धारा (चित्र 8.24 (b)) से—

$$I_R = \frac{V_i - V_2}{R} = \frac{V_i - 0}{R} = \frac{V_i}{R} \quad \text{...(ii)}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

आदर्श (ideal) op-amp का इनपुट प्रतिरोध अनंत होनेके कारण $I_i = 0$

इसलिये $$I_R = I_C \qquad ...(iii)$$

समीकरण (iii) में (i) तथा (ii) का मान रखने पर—

$$\frac{V_i}{R} = -C\frac{dV_0}{dt}$$

$$dV_0 = -\frac{1}{RC}.V_i\,dt \qquad ...(iv)$$

समीकरण (iv) का समाकलन (integrate) करने पर—

$$\int dV_0 = -\frac{1}{RC}\int V_i\,dt$$

$$V_0 = -\frac{1}{RC}\int V_i\,dt \qquad ...(8.16)$$

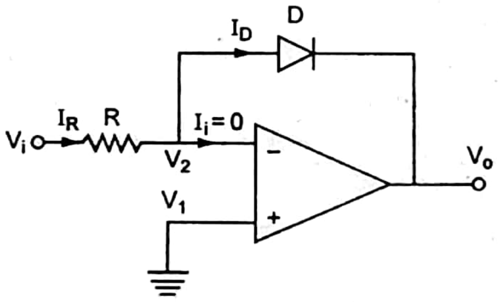
$$V_0 \propto \int V_i\,dt$$

इन्टीग्रेटर को एनॉलॉग कम्प्यूटर (analog computers), एनॉलॉग से डिजिटल कवर्टर (analog to digital convertors) (ADC) तथा वेव-शेपिंग (wave shaping) परिपथों में प्रयुक्त किया जाता है।

§ 8.18. लॉग प्रवर्धक (Log Amplifier) :

Op-amp द्वारा लघुगुणक (log) तथा एन्टीलॉग प्रवर्धक (Antilog amplifiers) बनाना भी सम्भव है। यह प्रवर्धक (amplifiers) PN जंक्शन डायोड (junction diode) की अरेखीय (non linear) वोल्टेज धारा अभिलक्षणों का उपयोग करते हैं।

लघुगुणक प्रवर्धक (log amplifier) वह परिपथ होता है जिसका आउटपुट, इनपुट सिगनल के लघुगुणक (log) के समनुपाती होता है। इसको चित्र 8.25(a) में प्रदर्शित किया गया है।



चित्र 8.25 (a)—लॉग प्रवर्धक

"The log amplifier produces an output propotional to the logarithm of its input."

Op-amp के इनपुट टर्मिनल में आभासी लघुपथित (virtual short) होने के कारण $V_1 = V_2$ चूँकि $V_1 = 0$ इसलिये $V_2 = 0$।

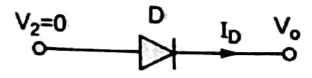
डायोड D के एक्रौस वोल्टेज, (चित्र 8.25 (b) से)—

$$V_f = V_2 - V_0 = 0 - V_0 = -V_0 \qquad \because V_2 = 0$$

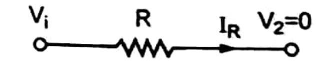
हम जानते हैं कि डायोड धारा का मान निम्न समीकरण द्वारा दिया जाता है—

$$I_D = I_0\left(e^{\frac{V_f}{\eta V_T}} - 1\right) = I_0 e^{\eta V_T}$$

$$= I_0 e^{-\frac{V_0}{\eta V_T}} \qquad ...(i)$$



(b)



(c)

चित्र 8.25

I_D = फॉरवर्ड डायोड धारा

V_f = फॉरवर्ड वोल्टेज

I_0 = संतृप्त धारा ($T°$ कैल्विन पर)

η = 1 (जरमेनियम डायोड के लिये)

2 (सिलिकॉन डायोड के लिये)

$V_T = \frac{kT}{q}$ (ताप का वोल्टेज तुल्यांक)

$k = 1{\cdot}38 \times 10^{-23}$ (Boltzmanm constant)

$q = 1{\cdot}6 \times 10^{-19} C$ (Electronic charge)

T = ताप (कैल्विन में)

प्रतिरोध R में धारा का मान (चित्र 8.25 (c) से)—

$$I_R = \frac{V_i - V_2}{R} = \frac{V_i}{R} \qquad ...(ii)$$

$I_i = 0$ होने के कारण, $$I_D = I_R \qquad ...(iii)$$

समीकरण (iii) में समीकरण (i) व (ii) का मान रखने पर—

$$I_0 e^{-V_0/\eta V_T} = \frac{V_i}{R}$$

लॉग (log) लेने पर—

$$\log_e (I_0 e^{-V_0/\eta V_T}) = \log_e \frac{V_i}{R}$$

$$\log_e I_0 + \log_e e^{-\frac{V_0}{\eta V_T}} = \log_e \frac{V_i}{R}$$

$$\log_e I_0 + \frac{-V_0}{\eta V_T} = \log_e \frac{V_i}{R} \qquad [\because \log_e e^x = x]$$

$$-\frac{V_0}{\eta V_T} = \log_e \frac{V_i}{R} - \log_e I_0$$

$$V_0 = -\eta V_T\left[\log_e \frac{V_i}{R} - \log_e I_0\right] \qquad ...(8.17)$$

या

$$\mathbf{V_0 \propto \log V_i}$$

स्पष्ट है कि आउटपुट सिगनल इनपुट के log के समानुपाती है।

AKC TECHNICAL CLASSES

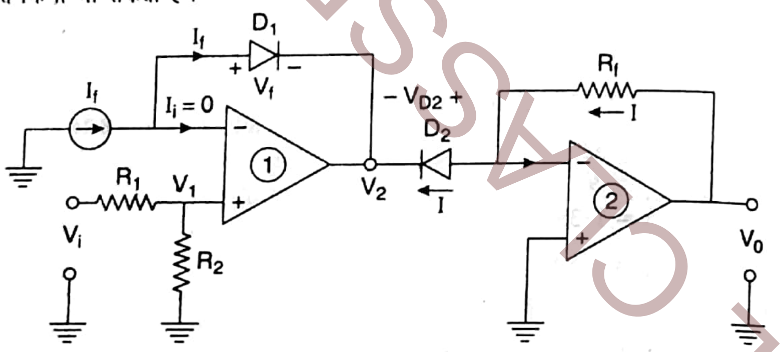
Scanned with CamScanner

§ 8.19. एन्टीलॉग प्रवर्धक (Antilog Amplifier) :

एन्टीलॉग प्रवर्धक की आउटपुट इनपुट के antilog के समानुपाती होती है।

"An antilog amplifier produces an output proportional to antilog of the input."

चित्र 8.26 में प्रदर्शित किये गये परिपथ द्वारा एन्टीलॉग प्रचालन (Antilog operation) प्राप्त किया जा सकता है।



चित्र 8.26—एन्टीलॉग प्रवर्धक

op-amp-1 के नॉन इनवर्टिंग टर्मिनल पर वोल्टेज V_1 का मान,

$$V_1 = V_i \frac{R_2}{R_1 + R_2} \quad \ldots(i)$$

अतः op-amp-1 के इनवर्टिंग टर्मिनल पर आभासी लघुपथ, (virtual short circuit) के कारण वोल्टेज (voltage) का मान V_1 ही होगा। op-amp −1 के आउटपुट पर वोल्टेज V_2 का मान,

$$V_2 = V_1 - V_f \quad \ldots(ii)$$

जहाँ V_f = डायोड D_1 के एक्रौस वोल्टेज

माना डायोड (Diode) D_1 में प्रवाहित धारा का मान = I_f

अतः
$$I_f = I_0 e^{V_f/\eta V_T} \quad \ldots(iii)$$

जहाँ I_0 = संतृप्त धारा

$V_T = \frac{kT}{q}$ (ताप का वोल्टेज तुल्यांक)

$\eta = 1$ (जरमेनियम डायोड के लिये)

$= 2$ (सिलिकोन डायोड के लिये)

समीकरण (iii) का लघुगुणक (log) लेने पर—

$$\log_e I_f = \log_e I_0 + \log_e e^{\frac{V_f}{\eta V_T}}$$

$$\Rightarrow \quad \log_e I_f = \log_e I_0 + \frac{V_f}{\eta V_T}$$

$$\Rightarrow \quad \frac{V_f}{\eta V_T} = \log_e I_f - \log_e I_0$$

$$V_f = \eta V_T (\log_e I_f - \log_e I_0) \quad \ldots(iv)$$

समीकरण (iv) का मान समीकरण (ii) में डालने पर—

$$V_2 = V_1 - \eta V_T (\log_e I_f - \log_e I_0) \quad \ldots(v)$$

op-amp-2 का नॉन इनवर्टिंग टर्मिनल भू-सम्पर्कित है। अतः उसके नॉन इनवर्टिंग टर्मिनल पर शून्य वोल्टेज होगी। आभासी लघुपथित सर्किट (virtual short circuit) के कारण इनवर्टिंग टर्मिनल पर भी शून्य वोल्टेज होगी।

अतः डायोड (Diode) D_2 के एक्रौस वोल्टेज (across voltage),

$$V_{D2} = 0 - V_2 = -V_2$$

तथा डायोड D_2 में प्रवाहित धारा,

$$I = I_0 e^{-V_2/\eta V_T}$$

उक्त समीकरण का log लेने पर—

$$-\frac{V_2}{\eta V_T} = \log_e I - \log_e I_0$$

$$V_2 = -\eta V_T (\log_e I - \log_e I_0) \quad \ldots(vi)$$

V_2 का मान समीकरण (v) में लगाने पर—

$$-\eta V_T (\log_e I - \log_e I_0) = V_1 - \eta V_T (\log_e I_f - \log_e I_0)$$

$$-\eta V_T \log_e I = V_1 - \eta V_T \log_e I_f$$

$$V_1 = \eta V_T (\log_e I_f - \log_e I)$$

$$V_1 = \eta V_T \left(\log_e \frac{I_f}{I}\right) \quad \ldots(vii)$$

समीकरण (i) का समीकरण (vii) में रखने पर—

$$V_i \frac{R_2}{R_1 + R_2} = \eta V_T \left(\log_e \frac{I_f}{I}\right) \quad \ldots(viii)$$

R_f में प्रवाहित धारा I का मान,

$$I = \frac{V_0 - 0}{R_f} = \frac{V_0}{R_f} \quad \ldots(ix)$$

समीकरण (ix) का समीकरण (viii) में रखने पर—

$$V_i \frac{R_2}{R_1 + R_2} = \eta V_T \left(\log_e \frac{I_f R_f}{V_0}\right)$$

$$V_i \frac{R_2}{R_1 + R_2} = \eta V_T \left[\log_e \left(\frac{V_0}{I_f R_f}\right)^{-1}\right]$$

$$V_i \frac{R_2}{R_1 + R_2} = -\eta V_T \log_e \left(\frac{V_0}{I_f R_f}\right)$$

Scanned with CamScanner

$$\log_e\left(\frac{V_0}{I_f R_f}\right) = -\frac{V_i}{\eta V_T}\left(\frac{R_2}{R_1+R_2}\right).$$

$$\frac{V_0}{I_f R_f} = \text{Antilog}\left[-\frac{V_i}{\eta V_T}\left(\frac{R_2}{R_1+R_2}\right)\right]$$

$$V_0 = I_f R_f \,\text{Antilog}\left[-\frac{V_i}{\eta V_T}\left(\frac{R_2}{R_1+R_2}\right)\right]$$

$$V_0 = K_1 \,\text{Antilog}\,(K_2 V_i) \quad \ldots(8.18)$$

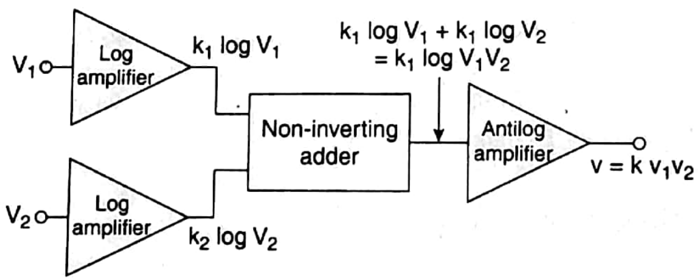
जहाँ K_1, K_2 नियतांक हैं।

अत: आउटपुट वोल्टेज (voltage) V_0 का मान इनपुट वोल्टेज V_i के Antilog के समानुपाती है।

§ 8.20. एनालॉग मल्टीप्लायर (Analog Multiplier) :

लॉग व एन्टीलॉग प्रवर्धकों की सहायता से दो एनालॉग वोल्टेजों को मल्टीप्लाई या डिवाइड किया जा सकता है। इसके लिये पहले दोनो सिगनलों V_1 तथा V_2 का log लिया जाता है, तत्पश्चात् इन दोनों के log का योग किया जाता है, तथा फिर योग का Antilog लिया जाता है (चित्र 8.27)।

अत:, आउटपुट सिगनल इनपुट सिगनलों V_1 तथा V_2 के गुणनफल (product) के समानुपाती होता है।



चित्र 8.27—log तथा antilog प्रवर्धकों की सहायता से मल्टीप्लायर परिपथ बनाना

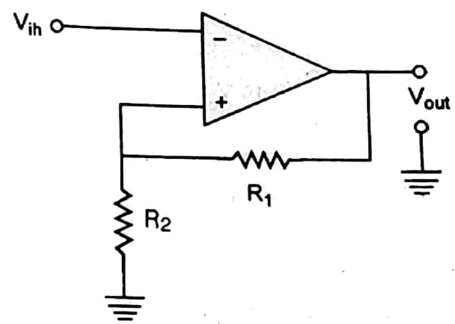
विचार प्रश्न—एनालॉग डिवाइडर (analog divider) अर्थात् $V_0 = K\frac{V_1}{V_2}$ प्राप्त करने हेतु चित्र 8.27 में प्रदर्शित परिपथ में क्या modification करना पड़ेगा?

§ 8.21. शिमिट ट्रिगर (Schmitt Trigger) :

शिमिट ट्रिगर एक प्रतिलोमक तुलनाकारी (Inverting comparator) परिपथ होता है, जिसमें धनात्मक फीडबैक (positive feedback) का प्रयोग किया जाता है। यह ज्या वक्रीय इनपुट (sine wave input) (या किसी अन्य irregular waveform) को आयताकार तरंग आउटपुट (rectangular wave output) में परिवर्तित कर देता है।

"Schmitt trigger is a comparator with positive feedback which converts an irregular shaped waveform into a rectangular wave (or pulse)."

परिपथ—ऑपरेशनल प्रवर्धक का प्रयोग करके शिमिट ट्रिगर का परिपथ चित्र 8.28 में दिखाया गया है। R_1 तथा R_2 द्वारा बनाये गये वोल्टेज डिवाइडर परिपथ द्वारा op-amp के नॉन इनर्टिंग टर्मिनल को धनात्मक फीडबैक दिया गया है।



चित्र 8.28—शिमिट ट्रिगर

धनात्मक फीडबैक (positive feedback) के कारण आउटपुट संतृप्त (saturated) प्राप्त होती है अर्थात् यदि इनवर्टिंग टर्मिनल वोल्टेज का मान नॉन इनवर्टिंग टर्मिनल वोल्टेज से अधिक अधिक होगा तो आउटपुट $-V_0$ पर संतृप्त (saturated) हो जायेगी।

यदि नॉन इनवर्टिंग टर्मिनल पर वोल्टेज का मान इनवर्टिंग टर्मिनल वोल्टेज से अधिक होगा तो आउटपुट $+V_0$ पर संतृप्त हो जायेगी।

आउटपुट वोल्टेज धनात्मक संतृप्त (Positively saturated) है (अर्थात् आउटपुट $+V_0$ के बराबर है) तो फीडबैक वोल्टेज (feedback voltage) V_f का मान,

$$V_f = \frac{R_2}{R_1+R_2}(+V_0) \equiv V_{UT}$$

फीडबैक वोल्टेज (Feedback voltage) के इस मान को अपर ट्रिगर पोटेन्शियल (upper trigger potential) (V_{UT}) कहा जाता है। जब तक इनपुट वोल्टेज (input voltage) (V_{in}) का मान V_{UT} से कम रहेगा, आउटपुट वोल्टेज (output voltage) का मान $+V_0$ ही रहेगा। जैसे ही इनपुट वोल्टेज (input voltage) का मान V_{UT} से अधिक होगा, op-amp की इनवर्टिंग टर्मिनल वोल्टेज का मान नॉन इनवर्टिंग टर्मिनल पर वोल्टेज से अधिक हो जायेगा। अत: आउटपुट ऋणात्मक संतृप्त (negatively saturated) हो जायेगी अर्थात् आउटपुट वोल्टेज (voltage) $-V_0$ हो जायेगी।

आउटपुट $-V_0$ होने पर फीडबैक वोल्टेज V_f का मान,

$$V_f = \frac{R_2}{R_1+R_2}(-V_0) \equiv V_{LT}$$

फीडबैक वोल्टेज के इस मान को निम्न ट्रिगर पोटेन्शियल (lower trigger potential) (V_{LT}) कहा जाता है। आउटपुट को $-V_0$ से $+V_0$ पर लाने के लिये इनपुट का V_{LT} के मान से थोड़ा-सा अधिक ऋणात्मक होना आवश्यक है।

संक्षेप (Summary)—यदि इनपुट का मान बढ़ रहा है तो जैसे ही यह मान V_{UT} से अधिक होगा, आउटपुट $+V_0$ से $-V_0$ हो जायेगी। यदि इनपुट घट रहा है तो जैसे ही इसका मान V_{LT} से अधिक ऋणात्मक हो जायेगा, आउटपुट $-V_0$ से $+V_0$ पर चला जायेगा। इस प्रकार आउटपुट को $+V_0$ से $-V_0$ तथा $-V_0$ से $+V_0$ पर संक्रमण (transition) इनपुट के अलग-अलग मानों पर होता है।

AKG TECHNICAL CLASSES

Scanned with CamScanner

इस बात को और अधिक स्पष्ट रूप से समझने के लिये एक उदाहरण लीजिये।

माना, $R_1 = 100\,\Omega$,

$R_2 = 56\text{ k}\Omega$

$V_{sat} = \pm 14\text{ V}$

अत:

$$V_{UT} = \frac{100}{56,100} \times 14$$

$$\simeq 25\text{ mV}$$

$$V_{LT} = \frac{100}{56,100} \times -14$$

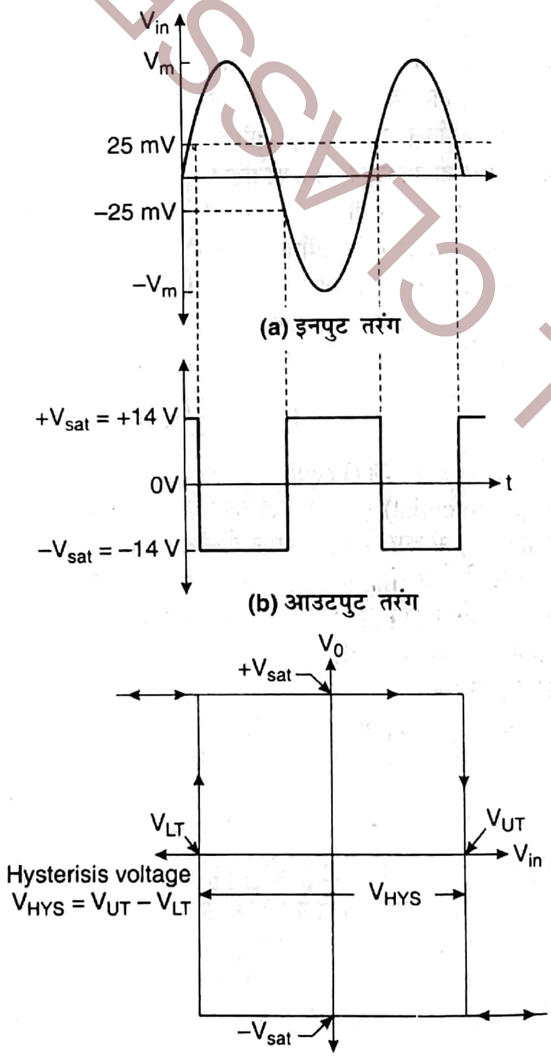
$$= -25\text{ mV}$$

यदि इनपुट बढ़ रही है तो जैसे ही इनपुट का मान 25 mV से अधिक होगा वैसे ही आउटपुट + 14 V से – 14 V पर चली जायेगी। यदि इनपुट घट रही है तो जैसे ही इनपुट का मन – 25 mV से अधिक ऋणात्मक होगा वैसे ही, आउटपुट – 14 V से + 14 V पर चली जायेगी। (चित्र 8.29 (b))। इसका इनपुट-आउटपुट ग्राफ (transfer characteristics) चित्र (8.29 (c)) में दिखाया है।

शिमिट ट्रिगर परिपथ का इनपुट—आउटपुट अभिलक्षण हिस्टेरिसिस क्रिया (hysterisis) को प्रदर्शित करता है अर्थात् इसमें $+V_o$ से $-V_o$ तथा $-V_o$ से $+V_o$ के लिये ट्रिगरिंग वोल्टेज, अलग-अलग हैं।

हिस्टेरिसिस वोल्टेज

$$V_{HYS} = V_{UT} - V_{LT} \quad \ldots(8.9)$$

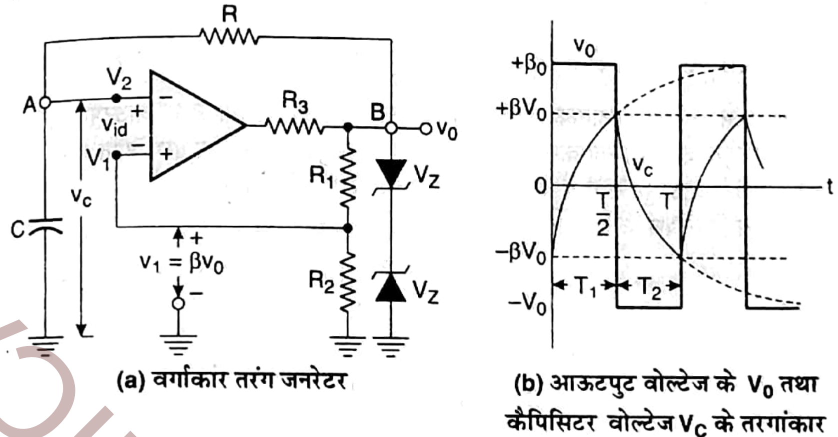


चित्र 8.29

विचार प्रश्न : चित्र 8.28 मे प्रदर्शित शिमिट ट्रिगर को इनवर्टिंग शिमिट ट्रिगर कहा जाता है, क्यों?

§ 8.21. वर्गाकार तरंग जनरेटर (एस्टेबल मल्टीवाइब्रेटर या दोलित्र (Square Wave Generator (Astable Multivibrator or Osculators) :

चित्र 8.28 में प्रदर्शित शिमिट ट्रिगर में आउटपुट व इनवर्टिंग इनपुट के मध्य RC फीडबैक नैटवर्क कनैक्ट करके वर्गाकार तरंग उत्पन्न की जा सकती है। वर्गाकार तरंग जनरेटर का परिपथ चित्र 8.30 (a) में प्रदर्शित है तथा इससे स्पष्ट है कि शिमिट ट्रिगर के बाहरी इनपुट V_{in} के स्थान पर एक RC फीडबैक नैटवर्क लगाया गया है।



चित्र 8.30

स्पष्ट है कि वर्गाकार तरंग तब जनरेट होगी जब ऑप-एम्प की आउटपुट बारी बारी से अपने पॉजिटिव व निगेटिव संतृप्त क्षेत्रों के मध्य स्विंग (swing) करती रहेगी। ऑप-एम्प की आउटपुट अपनी पाज़िटिव सैचुरेशन ($+V_{sat}$) पर रहेगी अथवा निगेटिव सैचुरेशन ($-V_{sat}$) पर, यह इस बात पर निर्भर करेगा कि ऑप-एम्प के इनपुट सिरों पर डिफरैंशियल वोल्टेज V_{id} क्रमशः पाज़िटिव है या निगेटिव (अर्थात् यदि $V_{id} = +\text{ve}, V_0 = +V_{sat}$ तथा यदि $V_{id} = -\text{ve}, V_0 = -V_{sat}$)।

कार्यप्रणाली (Working)—माना कि डी० सी० बायसिंग apply करने के समय कैपेसिटर वोल्टेज शून्य है। इसका अर्थ यह है कि ऑप-एम्प के इनवर्टिंग टर्मिनल पर वोल्टेज शून्य ($V_2 = 0$) है। किन्तु इस क्षण पर ऑप-एम्प की नॉन इनवर्टिंग टर्मिनल पर एक बहुत कम किन्तु नियत वोल्टेज अवश्य होगी। क्यों? (आउटपुट ऑफसैट वोल्टेज के कारण)

$$\left(V_1 = \frac{R_2}{R_1 + R_2}(V_{\text{offset}})\right)$$

अत:, ऑप-एम्प के इनपुट पर डिफ्रैंशियल वोल्टेज V_{id} ऑप एम्प के नॉन-इनवर्टिंग टर्मिनल पर वोल्टेज के समान होगी ($V_{id} = V_1 - V_2$)। हालाँकि V_{id} बहुत ही सूक्ष्म वोल्टेज है, किन्तु यह वोल्टेज V_0 को संतृप्त करने हेतु पर्याप्त होती है।

AKC TECHNICAL CLASSES

Scanned with CamScanner

उदाहरणतः, यदि ऑफसेट वोल्टेज पाज़िटिव है तो V_1 भी पाजिटिव होगी। अतः, ऑप-एम्प की उच्च गेन के कारण ऑप-एम्प के आउटपुट पर पाज़िटिव सैचुरेशन वोल्टेज $+V_{sat}$ प्राप्त होने लगेगी। इस कारण कैपेसिटर C प्रतिरोध R के माध्यम से वोल्टेज $+V_{sat}$ की ओर चार्ज होने लगेगा। चूँकि $V_0 = +V_{sat}$, अतः, ऑप-एम्प की नॉन इनवर्टिंग टर्मिनल पर वोल्टेज $V_1 = \frac{R_2}{R_1+R_2}(+V_{sat}) \equiv V_{UT}$। कैपेसिटर C के चार्ज होने के कारण इनवर्टिंग टर्मिनल पर वोल्टेज बढ़ने लगेगी, तथा जैसे ही यह वोल्टेज V_{UT} से अधिक हो जायेगी, V_{id} निगेटिव हो जायेगी (क्योंकि $V_2 > V_1$ हो जायेगा) जिससे आउटपुट $-V_o = -V_{sat}$ अर्थात् निगेटिव सैचुरेशन पर पहुँच जायेगा। अतः, अब कैपेसिटर $-V_{sat}$ की ओर डिस्चार्ज होने लगेगा। इस स्थिति में नॉन इनवर्टिंग टर्मिनल पर वोल्टेज होगी $V_1 = \frac{R_2}{R_1+R_2}(-V_{sat}) \equiv V_{LT}$। कैपेसिटर की वोल्टेज जैसे ही V_{LT} से अधिक ऋणात्मक होगी, V_{id} पुनः पाजिटिव हो जायेगा तथा आउटपुट पुनः $+V_{sat}$ पर पहुँच जायेगी। यह क्रम चलता रहेगा तथा आउटपुट पर वर्गाकार तरंग प्राप्त होगी। चित्र 8.30 (b) में आउटपुट तरंग व कैपेसिटर वोल्टेज की तरंगें प्रदर्शित हैं।

गणितीय विश्लेषण के अनुसार आउटपुट तरंग का time period

$$T = 2RC \ln\left(1 + \frac{2R_1}{R_2}\right) \quad \ldots(8.20)$$

तथा आवृत्ति

$$f = \frac{1}{2RC \ln\left(1 + \frac{2R_1}{R_2}\right)} \quad \ldots(8.21)$$

समीकरण 8.21 से स्पष्ट है कि आउटपुट तरंग की आवृत्ति न केवल R व C के मान पर निर्भर करती है, बल्कि R_1 तथा R_2 के मध्य सम्बन्ध पर भी निर्भर करती है। यदि $R_1 = 1 \cdot 16 R_2$ तो

$$f = \frac{1}{2RC} \quad \ldots(8.22)$$

संक्षेप में कहा जाये तो—

(i) यदि $V_0 = +V_{sat}$, तो $V_i = \frac{R_2}{R_1+R_2}(+V_{sat}) = V_{UT}$, तथा कैपेसिटर C प्रतिरोध R के माध्यम से $+V_{sat}$ की ओर चार्ज होगा, जैसे ही कैपेसिटर वोल्टेज का मान V_{UT} से अधिक होगा, V_{id} निगेटिव हो जायेगी, व आउटपुट $V_0 = -V_{sat}$ हो जायेगी।

(ii) यदि $V_0 = -V_{sat}$, तो $V_1 = \frac{R_2}{R_1+R_2}(-V_{sat}) \equiv V_{LT}$, तथा कैपेसिटर C प्रतिरोध R के माध्यम से $-V_{sat}$ की ओर डिस्चार्ज होगा, जैसे ही कैपेसिटर वोल्टेज का मान V_{LT} से अधिक ऋणात्मक होगा V_{id} पाज़िटिव हो जायेगी व आउटपुट $V_0 = +V_{sat}$ हो जायेगी।

(iii) उक्त stpes (i) व (ii) लगातार repeat होने से $-V_{sat}$ आउटपुट पर वर्गाकार तरंग प्राप्त होगी।

"The output of the op-amp is forced to swing repetitively between positive saturation $+V_{sat}$ ($\cong +V_{CC}$) and negative saturation ($\cong -V_{EE}$), resulting in the square-wave output. This square wave generator is also called a free-running or astable multivibrator. The output of the op-amp in this circuit will be in positive or negative saturation, depending on whether the differential voltage V_{id} is negative or positive, respectively.

Assume that the voltage across capacitor C is zero volts at the instant the d.c. supply voltages $+V_{CC}$ and $-V_{EE}$ are applied. This means that the voltage at the inverting terminal is zero initially. At the same instant, however, the voltage V_1 at the noninverting terminal is a very small finite value that is a function of the output offset voltage V_{ooT} and the values of R_1 and R_2 resistors. Thus the differential input voltage V_{id} is equal to the voltage V_1 at the noninverting terminal. Although very small, voltage V_1 will start to drive the op-amp into saturation. For example, suppose that the output offset voltage V_{ooT} is positive and that, therefore, voltage V_1 is also positive. Since initially the capacitor C acts as a short circuit, the gain of the op-amp is very large (A); hence V_1 drives the output of the op-amp to its positive saturation $+V_{sat}$. Hence the voltage at Non-inverting terminal will be With the output voltage of the op-amp at $+V_{sat}$, the capacitor C starts charging towards $+V_{sat}$ through resistor R. However, as soon as the voltage V_2 across capacitor C is slightly more positive than V_{UT}, the output of the op-amp is forced to switch to a negative saturation, $-V_{sat}$. With the op-amp's output voltage at negative saturation, $-V_{sat}$, the voltage V_1 across R_2 is also negative, since

$$V_1 = \frac{R_2}{R_1+R_2}(-V_{sat}) \equiv V_{LT}$$

Thus the net differential voltage $V_{id} = V_1 - V_2$ is negative, which holds the output of the op-amp in negative saturation. The output remains in negative saturation until the capacitor C discharges and then recharges to a negative voltage slightly higher (more negative) than $-V_{LT}$. Now, as soon as the capacitor's voltage V_2 becomes more negative than $-V_{LT}$, the net differential voltage v_{id} becomes positive and hence drives the output of the op-amp back to its positive saturation $+V_{sat}$. This completes one cycle.

$$V_1 = \frac{R_2}{R_1+R_2}(+V_{sat})$$

Hence, an square wave of frequency given by eq. 8.21 is obtained at the output."

अभ्यास प्रश्न : 1 KHz आवृत्ति की square wave करने हेतु एक परिपथ डिजाइन करें।

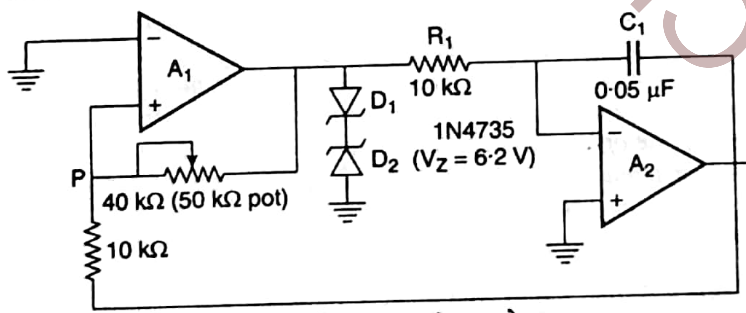
AKG TECHNICAL CLASSES

Scanned with CamScanner

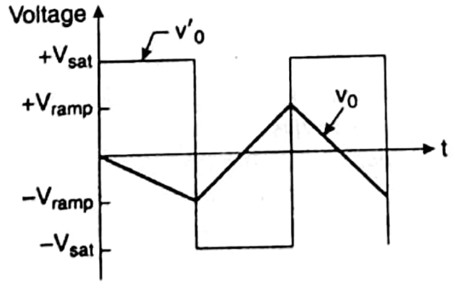
§ 8.22. त्रिभुजाकार तरंग जनरेटर (Triangular Wave Generator) :

चित्र 8.31 (a) में त्रिभुजाकार तरंग जनरेट करने हेतु परिपथ प्रदर्शित है। इसमें एक तुलनाकारी (A_1) तथा इंटीग्रेटर (A_2) का प्रयोग किया गया है। तुलनाकारी A_1 बिन्दु P पर वोल्टेज की तुलना इनवर्टिंग टर्मिनल वोल्टेज (ग्राउन्ड या शून्य) से करता रहता है। यदि बिन्दु P पर वोल्टेज का मान 0 V से slightly below या above होता है, तो A_1 की आउटपुट क्रमशः निगेटिव या पाजिटिव सैचुरेशन स्तर पर चली जाती है।

कार्य-प्रणाली (Working)—माना कि A_1 की आउटपुट $+V_{sat}$ पर है। चूँकि यह $+V_{sat}$ इंटीग्रेटर का इनपुट के रूप में प्राप्त हो रही है, अतः A_2 की आउटपुट निगेटिव going ramp होगी (चूँकि इंटीग्रेटर इनवर्टिंग है, खण्ड 8.17 देखें)। अतः वोल्टेज डिवाइडर $R_2 - R_3$ का एक सिरा $+V_{sat}$ पर है, जबकि दूसरे सिरे पर A_2 की निगेटिव going ramp है, अतः, जब यह निगेटिव going ramp एक निर्धारित value $-V_{Ramp}$ attain कर लेगी, तो Point zero से slightly नीचे चला जायेगा, अतः A_1 की आउटपुट $+V_{sat}$ से $-V_{sat}$ चली जायेगी।



(a) त्रिभुजाकार तरंग जनरेटर



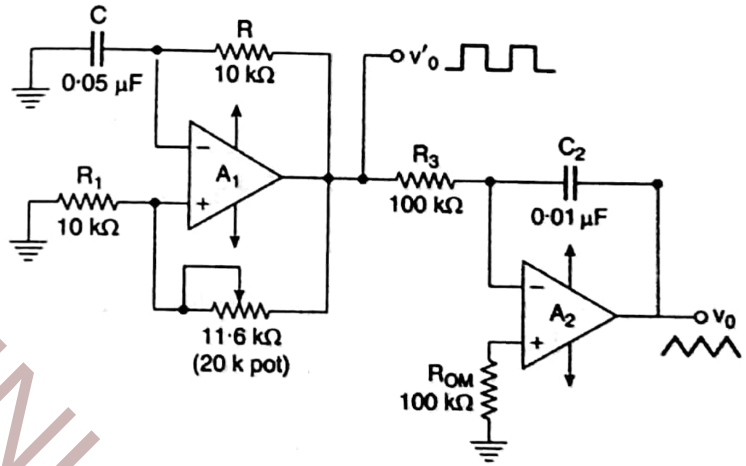
(b) विभिन्न तरंगाकार

चित्र 8.31

अतः इंटिग्रेटर की इनपुट पर $-V_{sat}$ लगने के कारण A_2 के आउटपुट पर पाज़िटिव going ramp मिलने लगेगी। यह रैम्प तब तक बढ़ेगी, जब तक इसका मान $+V_{Ramp}$ नहीं हो जाता। जैसे ही इसका मान $+V_{Ramp}$ तक पहुचेगा, point P पर वोल्टेज 0 V से slightly above हो जायेगी, जिससे A_1 की आउटपुट पुनः पाजिटिव सैचुरेशन स्तर $+V_{sat}$ पर पहुच जायेगी। यह क्रम लगातार चलता रहेगा, तथा आउटपुट V_0 पर त्रिभुजाकार तरंग प्राप्त होगी (चित्र 8.31 (b))। इस तरंग की आवृत्ति

$$f = \frac{R_3}{4R_1C_1R_2} \qquad \ldots(8.23)$$

त्रिभुजाकार तरंग उत्पन्न करने हेतु एक अन्य परिपथ चित्र 8.32 में प्रदर्शित हैं। स्मरण करें कि यदि किसी इंटीग्रेटर को square wave इनपुट की जाये ता आउटपुट पर triangular wave मिलती है। अतः चित्र 8.30 (a) में प्रदर्शित square wave generator की आउटपुट को चित्र 8.23 में दिखाये गये इंटीग्रेटर को दिया जाये, तो इंटीग्रेटर की आउटपुट पर triangular wave प्राप्त की जा सकती है। अतः, वर्गाकार तरंग जनरेटर व इंटीग्रेटर परिपथ को संयुक्त करके त्रिभुजाकार तरंग जनरेटर परिपथ चित्र 8.32 में प्रदर्शित है।



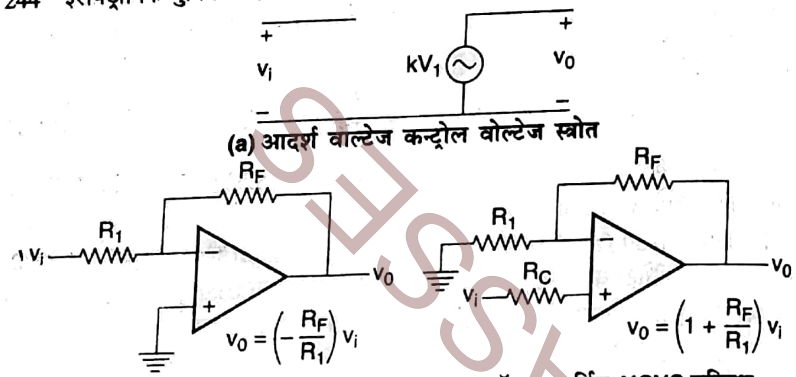
चित्र 8.32—त्रिभुजाकार तरंग जनरेट करने हेतु एक अन्य परिपथ

§ 8.23. कन्ट्रोल्ड सोर्स (Controlled Sources) :

ऑपरेशनल प्रवर्धकों की सहायता से विभिन्न प्रकार के controlled sources भी बनाये जा सकते हैं। इसमें इनपुट धारा या वोल्टेज की सहायता से आउटपुट वोल्टेज या धारा को नियंत्रित किया जा सकता है। इस प्रकार के कनैक्शनों की विभिन्न instrumentation परिपथों में प्रयुक्त किया जाता है।

(a) **वोल्टेज-कन्ट्रोल्ड वोल्टेज सोर्स** (Voltage-controlled voltage source or VCVS)—वोल्टेज कन्ट्रोल्ड वोल्टेज सोर्स अर्थात् VCVS का आदर्श रूप चित्र 8.33 (a) में प्रदर्शित है। आउटपुट वोल्टेज इनपुट वोल्टेज के मान पर निर्भर है ($v_0 = kv_i$)। इस परिपथ को ऑप-एम्प की सहायता से बनाया जा सकता है। ऐसे दो परिपथ चित्र 8.33 (b), (c) में प्रदर्शित हैं। चित्र 8.33 (b) में इनवर्टिंग VCVS प्रदर्शित है जहाँ आउटपुट वोल्टेज

AKC TECHNICAL CLASSES
Scanned with CamScanner



(a) आदर्श वोल्टेज कन्ट्रोल वोल्टेज स्त्रोत

(b) इनवर्टिंग VCVS परिपथ (c) नॉन इनवर्टिंग VCVS परिपथ

चित्र 8.33

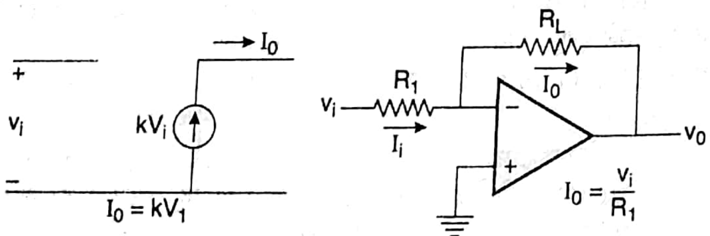
$$v_0 = -\frac{R_f}{R_1} v_i = Kv_i \ldots \qquad \ldots(8.24)$$

चित्र 8.33 (c) में नॉन-इनवर्टिंग VCVS प्रदर्शित है, जहाँ

$$v_0 = \left(1 + \frac{R_f}{R_1}\right) v_i = Kv_i \qquad \ldots(8.25)$$

(b) **वोल्टेज कन्ट्रोल्ड करंट सोर्स** (Voltage controlled current source or VCCS)—चित्र 8.34 (a) में आदर्श VCCS का प्रारूप प्रदर्शित है, जिसमें आउटपुट धारा इनपुट वोल्टेज पर निर्भर होती है ($I_0 = Kv_i$)। इसका व्यवहारिक परिपथ चित्र 8.34 (b) मे प्रदर्शित है, जिसमें लोड प्रतिरोध R_L मे प्रवाहित आउटपुट धारा I_0 का मान इनपुट वोल्टेज v_i द्वारा कन्ट्रोल होता है। प्रतिरोध R_0 मे प्रवाहित धारा का मान

$$I_0 = \frac{V_1}{R_1} = KV_1 \qquad \ldots(8.26)$$



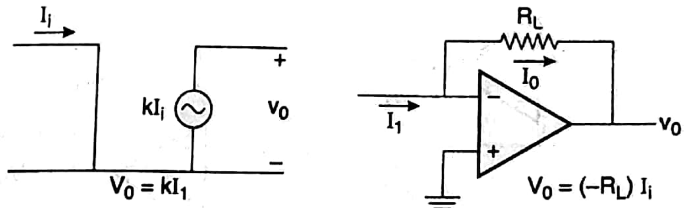
(a) आदर्श VCCS (b) व्यवहारिक VCCS परिपथ

चित्र 8.34

(c) **करंट-कन्ट्रोल्ड वोल्टेज सोर्स** (Current controlled voltage Source or CCVS)—चित्र 8.35 (a) मे आदर्श CCVS का प्रारूप प्रदर्शित है, जिससे स्पष्ट है

कि आउटपुट वोल्टेज इनपुट धारा पर निर्भर करती है। इसका व्यवहारिक परिपथ चित्र 8.35 (b) में प्रदर्शित है। आउटपुट वोल्टेज का मान

$$V_0 = -I_i R_L = KI_i \qquad \ldots(8.27)$$



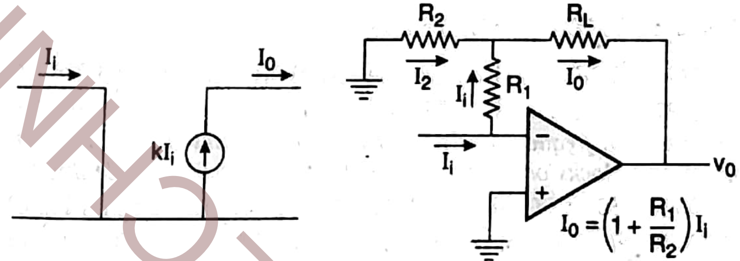
(a) आदर्श CCVS (b) व्यवहारिक CCVS परिपथ

चित्र 8.35

(d) **करंट-कन्ट्रोल्ड करंट सोर्स** (Current controlled current source)—एक आदर्श CCCS का प्रारूप चित्र 8.36 (a) मे प्रदर्शित है। इसमे आउटपुट धारा इनपुट धारा पर निर्भर करती है। इसका व्यवहारिक परिपथ चित्र 8.36 (b) में प्रदर्शित है। आउटपुट धारा का मान

$$I_0 = I_i + I_2 = I_i + \frac{I_i R_1}{R_2} = \left(1 + \frac{R_1}{R_2}\right) I_i$$

$$= KI_i \qquad \ldots(8.28)$$



(a) आदर्श CCCS (b) व्यवहारिक CCCS परिपथ

चित्र 8.36

§ 8.24. इस्ट्रूमैन्टेशन प्रवर्धक (Instrumentation Amplifier) :

एक परिपथ जिसकी आउटपुट दो इनपुटस के अंतर पर निर्भर करती है, चित्र 8.37 में प्रदर्शित है। पोटैन्शियोमीटर R_p की सहायता से परिपथ का स्केल फैक्टर K एडजस्ट किया जा सकता है। आउटपुट वोल्टेज का मान—

$$V_0 = \left(1 + \frac{2R}{R_p}\right)(V_1 - V_2)$$

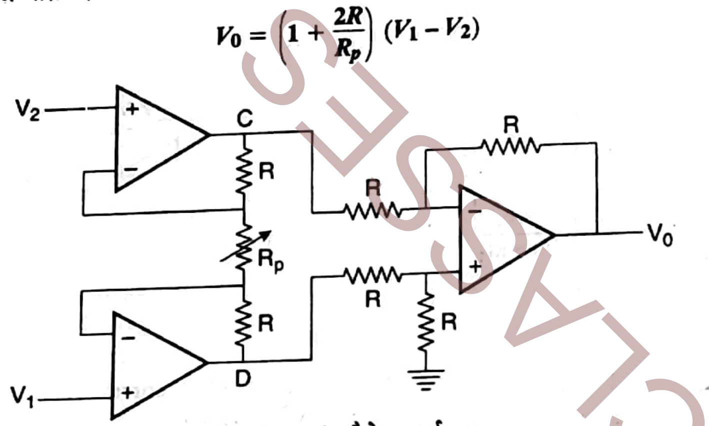
$$= K(V_1 - V_2)$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

अभ्यास प्रश्न : सिद्ध करें कि चित्र 8.37 में प्रदर्शित प्रवर्धक की आउटपुट

$$V_0 = \left(1 + \frac{2R}{R_p}\right)(V_1 - V_2)$$



चित्र 8.37—इंस्ट्रूमैन्टेशन प्रवर्धक

(**संकेत**—R_p में धारा $I = \frac{V_2 - V_1}{R_p}$, बिन्दु C पर वोल्टता $V_2 + \frac{V_2 - V_1}{R_p} . R$ तथा बिन्दु D पर वोल्टता $V_1 - \frac{V_2 - V_1}{R_p} . R$, तत्पश्चात् superposition theorem लगायें, खण्ड 8.15 के समान तथा v_0 का मान ज्ञात करें)।

§ 8.25. एक्टिव फिल्टर्स (Active Filters) :

फिल्टर आवृत्ति सिलैक्टिव (frequency selective) **परिपथ होता है जो कि कुछ आवृत्तियों को pass करता है तथा शेष आवृत्तियों को रिजैक्ट करता है।**

"A filter is a frequency selective circuit that passes a specified band of frequencies and blocks or attenuates signals of frequencies outside this band."

वह आवृत्ति बैंड जिसको फिल्टर पास करता है, फिल्टर का पास-बैंड (pass band) कहा जाता है। वह आवृत्ति बैंड जिसको फिल्टर स्टॉप या ब्लॉक करता है, फिल्टर का स्टॉप-बैंड (stop band) कहा जाता है।

फिल्टर बनाने हेतु प्रयुक्त elements के आधार पर फिल्टर्स को दो भागों में वर्गीकृत किया जा सकता है—एक्टिव तथा पैसिव। पैसिव (passive) फिल्टर्स केवल passive elements (संधारित्र या प्रेरकों) का use करते हैं। एक्टिव फिटर्स में निष्क्रिय घटकों (passive elements) के साथ-साथ सक्रिय घटक जैसे ट्रांजिस्टर या ऑप-एम्प इत्यादि भी प्रयुक्त होते हैं। एक्टिव फिल्टर्स के निष्क्रिय फिल्टर्स की तुलना में निम्न गुण (merits) होते हैं—

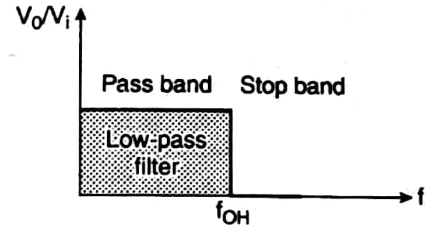
(i) एक्टिव डिवाइस इनपुट सिगनल का प्रवर्धन कर सकते हैं तथा इनकी tuning आसान होती है (Gain and frequency adjustment flexibility)।

(ii) ऑप-एम्प की उच्च इनपुट प्रतिबाधा तथा निम्न आउटपुट प्रतिबाधा के कारण सोर्स तथा लोड की लोडिंग नहीं होती (no loading problem)।

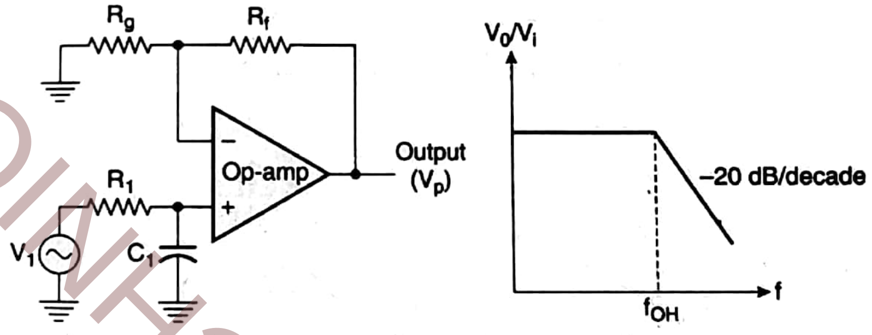
(iii) इनकी कीमत पैसिव फिल्टर्स से कम होती है (low cost)।

हालांकि एक्टिव फिल्टर्स को संचार एवं सिगनल प्रोसैसिंग में मुख्यत: प्रयोग किया जाता है, किन्तु इनके अन्य कई अनुप्रयोग भी हैं जैसे रेडियो, टेलीविजन, रडार, स्पेस सैटेलाइट, बायोमैडिकल उपकरण इत्यादि।

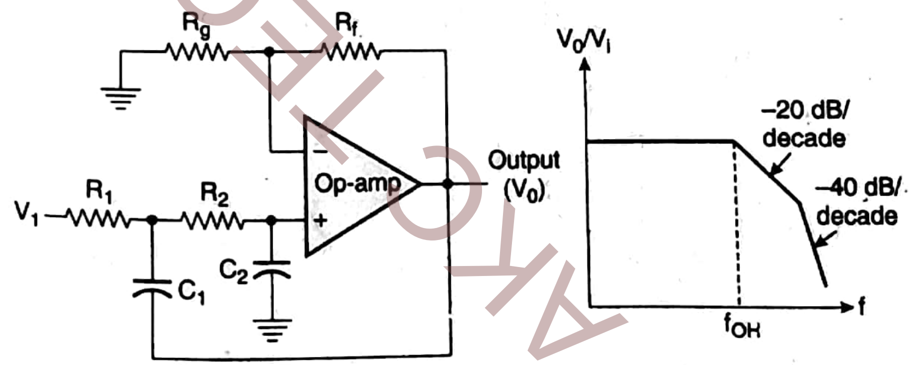
लो-पास एक्टिव फिल्टर (low pass active filter)—वह फिल्टर जो कि शून्य आवृत्ति अर्थात् d.c. से एक कट-ऑफ आवृत्ति f_{OH} तक के सिगनल को constant gain प्रदान करता है तथा कट-ऑफ आवृत्ति से अधिक आवृत्ति के सिगनल को शून्य गेन प्रदान करता है (अर्थात् रिजैक्ट कर देता है), आदर्श लो-पास फिल्टर कहलाता है। लो-पास फिल्टर का ideal response



(a) लो-पास फिल्टर की आदर्श response



(b) व्यवहारिक First order लो-पास फिल्टर व उसकी response



(c) व्यवहारिक Second order लो-पास फिल्टर व उसकी response

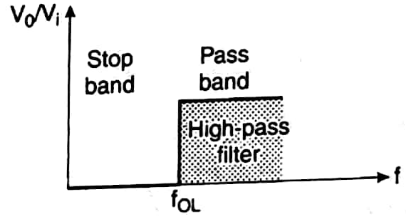
चित्र 8.38

Scanned with CamScanner

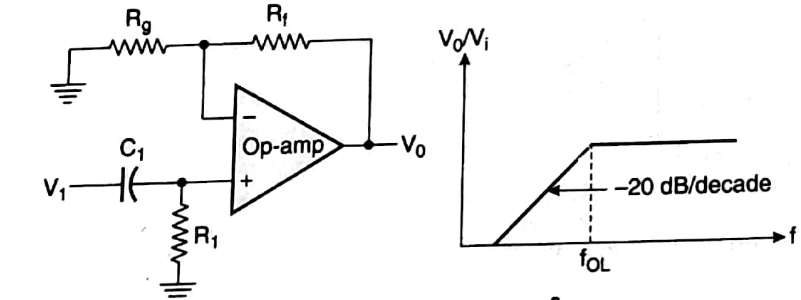
चित्र 8.38 (a) में प्रदर्शित है। एक व्यावहारिक लो-पास फिल्टर तथा उसकी response चित्र 8.38 (b) में प्रदर्शित है। इसमें एक प्रतिरोध तथा एक संधारित्र का प्रयोग किया गया है। पास बैंड में इसका गेन $1 + \frac{R_f}{R_1}$ होता है, जबकि स्टॉप बैंड मे यह – 20 dB/decade होता है (अर्थात् आवृत्ति डबल होने पर गेन 20 dB घटती है)। इसकी कट-आफ आवृत्ति $f_{OH} = \frac{1}{2\pi R_1 C_1}$ होती है।

यदि R व C के दो sections प्रयोग किया जायें तो second-order लो-पास फिल्टर प्राप्त होता है (चित्र 8.38 (c))। इसकी कट-ऑफ आवृत्ति तथा वोल्टेज गेन first order filter के समान होती हैं, किन्तु स्टॉप बैंड में गेन अधिक तेजी से घटता है (– 40 dB/decade)।

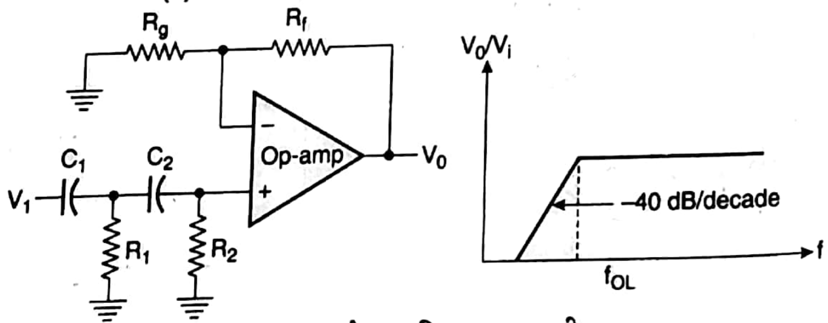
हाई-पास एक्टिव फिल्टर (High-pass active filter)—वह फिल्टर जो कट-ऑफ आवृत्ति f_{OL} से अधिक के सिगनल को पास करता है, हाई-पास फिल्टर कहलाता है। इसका ideal curve



(a) आदर्श हाई-पास फिल्टर response



(b) First order हाई-पास फिल्टर व उसकी response



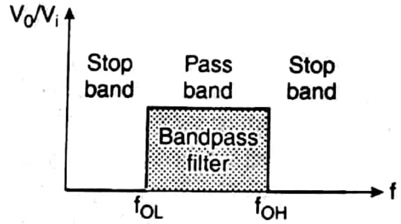
(c) Second order हाई-पास फिल्टर व उसकी response

चित्र 8.39

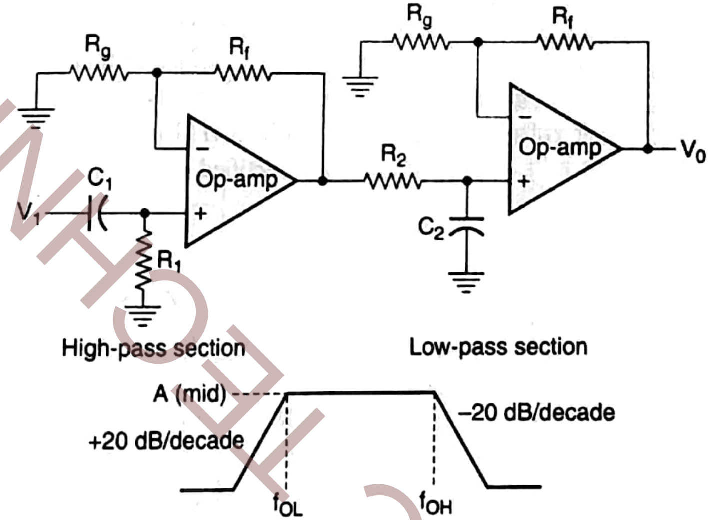
चित्र 8.39 (a) में प्रदर्शित है। first order व second order high-pass फिल्टर के परिपथ व reponse क्रमशः चित्र 8.39 (b) व (c) में प्रदर्शित हैं। कट-ऑफ आवृत्ति का मान

$$f_{OL} = \frac{1}{2\pi R_1 C_1}$$

बैंड-पास एक्टिव फिल्टर (Band-pass active filter)—जब फिल्टर एक निर्धारित आवृत्ति बैंड को पास करता है (अर्थात् आवृत्ति f_{OL} से अधिक व f_{OH} से कम वाले सिगनलों को) तो वह बैंड-पास फिल्टर कहलाता है। एक आदर्श बैंड-पास फिल्टर की response चित्र 8.40 (a) में प्रदर्शित है। चित्र 8.40 (b) में बैंड-पास फिल्टर का व्यवहारिक परिपथव उसकी response प्रदर्शित है। उल्लेखनीय है कि हाई-पास व लो-पास फिल्टर्स को संयुक्त करके बैंड-पास फिल्टर बनाया जा सकता है।



(a) आदर्श बैंड-पास फिल्टर response



(b) बैंड-पास फिल्टर का व्यवहारिक परिपथ व उसकी response

चित्र 8.40

§ 8.26. प्रीसीजन रैक्टीफायर्स (Precision Rectifiers) :

रैक्टीफायर वह युक्ति होती है जो a.c. को d.c. मे कनवर्ट करती है। आपने ट्रांसफॉर्मर व डायोड्स प्रयुक्त करके रैक्टीफायर्स अवश्य पढ़े होंगे। किन्तु यदि इन रैक्टीफायर्स की इनपुट पर ऐसी

Scanned with CamScanner

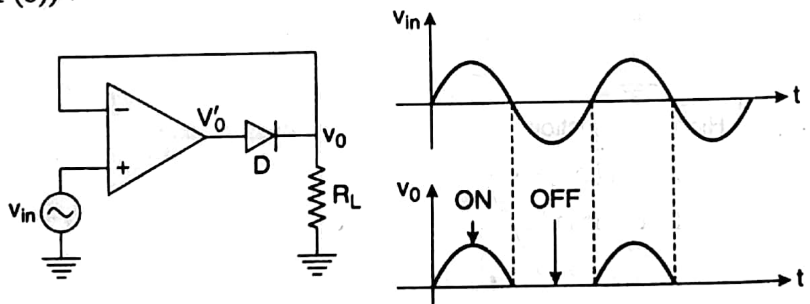
sine wave एप्लाई की जाये, जिसकी शिखर मान (peak value) डायोड की कट-इन वोल्टेज V_C ($\sim 0{\cdot}7$ V) से कम हो, तो डायोड पाजिटिव अर्द्धचक्र में भी चालन नहीं कर पायेंगे। अतः, ऐसी sine wave एप्लाई करने पर आउटपुट सदा शून्य रहेगा। प्रश्न यह उठता है कि सूक्ष्म sine तरंगें जिनका शिखर मान मिलीवोल्ट में हो, कैसे rectify की जायें।

यदि डायोड को ऑप-एम्प की फीडबैक लूप में कनैक्ट कर दिया जाये, तो डायोड की कट-इन वोल्टेज op-amp की ओपन लूप गेन A से divide हो जाती है। अतः, यदि डायोड की कट-इन वोल्टेज $0{\cdot}7$ V है, तथा ऑप-एम्प का open-loop gain 10^5 है, तो डायोड को op-amp की फीडबैक लूप में लगाने पर डायोड की प्रभावी कट-इन वोल्टेज मात्र $\frac{0{\cdot}7}{10^5}$ अर्थात् 70 μV रह जायेगी, अर्थात् ऐसा परिपथ सूक्ष्म तरंगों (मिली वोल्ट शिखर मान वाली) को भी रैक्टीफाई कर सकेगा। ऐसा रैक्टीफायर Precision rectifier कहलाता है।

प्रीसीज़न हाफ-वेव रैक्टीफायर (Precision half-wave rectifier)—चित्र 8.41 (a) में precision half-wave रैक्टीफायर का परिपथ प्रदर्शित है। इसमें डायोड एक आदर्श डायोड की भांति व्यवहार करता है क्योंकि डायोड की कट-इन वोल्टेज op-amp की open-loop गेन से divide हो जाती है। जैसे ही V_{in} पाजिटिव दिशा में बढ़ना प्रारम्भ करती है, V_0' भी बढ़ता है तथा डायोड D अग्रबायस हो जाता है। डायोड के अग्रबायस होते ही फीडबैक लूप close हो जाती है, तथा op-amp वोल्टेज फालोअर (Voltage follower) की भाँति कार्य करने लगता है (खण्ड 8.13 देखें)। अतः पाज़िटिव अर्द्धचक्र में $V_0 = V_{in}$ (चित्र 8.41 (b) देखें)।

यदि V_{in} निगेटिव दिशा में बढ़ना प्रारम्भ करती है, V_0' भी निगेटिव हो जाता है तथा डायोड रिवर्स बायस हो जाता है। इससे फीडबैक लूप ओपन हो जाती है, इसलिये लोड प्रतिरोध R_L को धारा प्राप्त नहीं हो पाती, इसलिये आउटपुट शून्य होता है (चित्र 8.41 (b))।

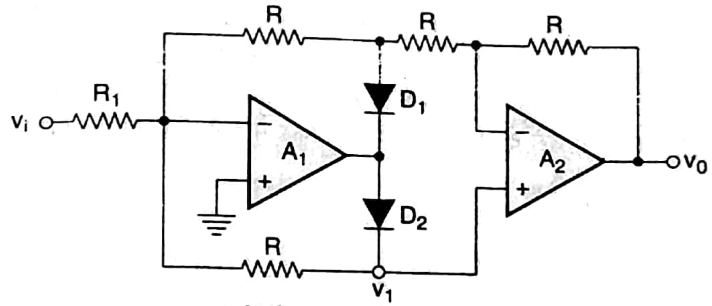
अतः हम देखते हैं कि आउटपुट पर half-wave rectified सिगनल प्राप्त होता है (चित्र 8.41 (b))।



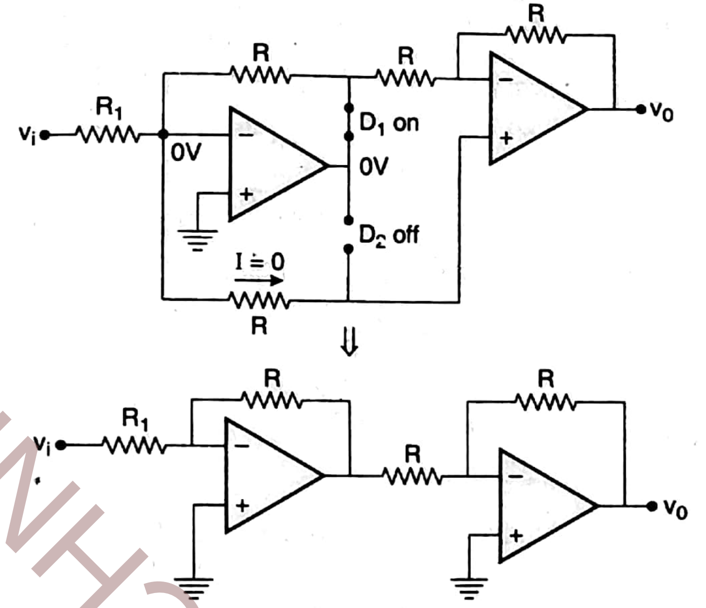
(a) प्रीसीजन हाफ-वेव रैक्टीफायर (b) इनपुट व आउटपुट तरंगाकार

चित्र 8.41

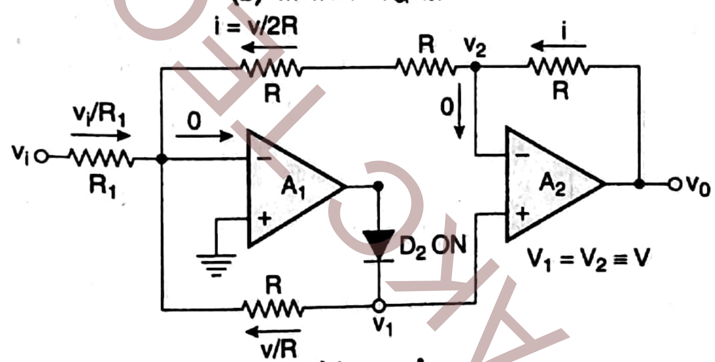
प्रीसीजन फुल-वेव रैक्टीफायर (Precision full wave rectifier)—चित्र 8.42 (a) में प्रदर्शित प्रीसीजन फुल-वेव रैक्टीफायर परिपथ से full wave rectified आउटपुट प्राप्त होती है, तथा $\frac{R}{R_1}$ का वोल्टेज लाभ भी प्राप्त होता है।



(a) पीसीजन फुल वेव रेक्टीफायर



(b) पाजिटिव अर्द्धचक्र



(c) निगेटिव अर्द्धचक्र

चित्र 8.42

AKC TECHNICAL CLASSES

Scanned with CamScanner

पज़िटिव अर्द्धचक्र में डायोड D_1 अग्र बायस होता है (बन्द स्विच) तथा D_2 रिवर्स बायस होता है (खुला स्विच) (चित्र 8.42 (b)) I A_1 का इनवर्टिंग टर्मिनल virtual ground पर होगा। तथा A_2 के नॉन इनवर्टिंग टर्मिनल पर लगे प्रतिरोध R में धारा शून्य होगी, अतः $V_1 = 0$, अतः परिपथ ऐसे व्यवहार करेगा जैसे दो इनवर्टिंग परिपथ कैस्केड मे लगे हों (चित्र 8.42 (b)), जिनकी गेन क्रमशः $\frac{-R}{R_1}$ तथा $\frac{-R}{R}$ है।

अतः $$V_0 = -\frac{R}{R_1} \times -\frac{R}{R} V_i = +\frac{R}{R_1} V_i \text{ for } V_i > 0$$

निगेटिव अर्द्धचक्र में D_1 off रहता है व D_2 on रहता है (चित्र 8.42 (c) I A_2 के इनपुट टर्मिनल पर virtual short के कारण $V_2 = V_1 \equiv V$ I A_1 का इनवर्टिंग टर्मिनल ग्राउन्ड पोटैन्शियल पर होगा (virtual short के करण) I A_1 के इनवर्टिंग टर्मिनल पर आने वाली विभिन्न धारायें चित्र 8.42 (c) में प्रदर्शित है I A_1 के इनर्टिंग टर्मिनल पर KCL लगाने पर

$$\frac{V}{R} + \frac{V_i}{R_1} + \frac{V}{2R} = 0$$

⇒ $$V = -\frac{2}{3}\frac{R}{R_1} V_i \quad \text{...(i)}$$

प्रवर्धक A_2 पर लगे फीडबैक प्रतिरोध R में प्रवाहित धारा,

$$i = \frac{V_0 - V}{R}$$

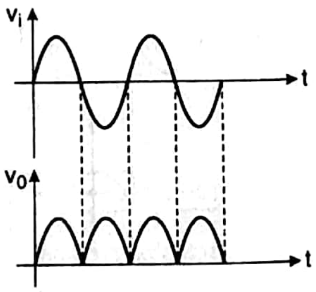
अतः $$V_0 = iR + V \quad \text{...(ii)}$$

चूँकि A_2 का इनवर्टिंग टर्मिनल कोई धारा नहीं लेता,

अतः $$i = \frac{V}{2R}$$

अतः $$V_0 = \frac{V}{2R} \cdot R + V = \frac{3}{2} V = \frac{3}{2} \times -\frac{2}{3}\frac{R}{R_1} V_i$$

$$= -\frac{R}{R_1} V_i \quad \text{for } V_i < 0$$



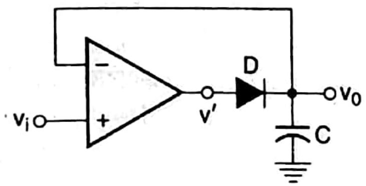
चित्र 8.42 (d)—आउटपुट तरंगाकार

स्पष्ट है कि पजिटिव अर्द्धचक्र ज्यों का त्यों $\left(\frac{R}{R_1}\right.$ गेन के साथ$\left.\right)$ आउटपुट पर प्राप्त होता है, जबकि निगेटिव अर्द्धचक्र inverted होकर $\left(-\frac{R}{R_1}\right.$ गेन के साथ$\left.\right)$ प्राप्त होता है। अतः, आउटपुट पर full-wave rectified wave प्राप्त होती है (चित्र 8.42 (d) I

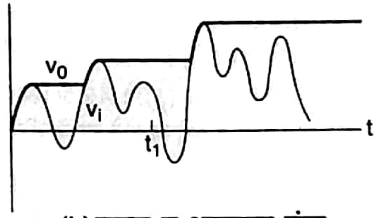
"If a sinusoid whose peak value is less than the threshold or cut-in voltage V_γ (~0·6 V) is applied to the rectifier circuit in a conventional rectifier, we see that the output is zero for all times. In order to rectify millivolt signals, it is clearly necessary to reduce V_γ. By placing the diode in the feedback loop of an Op-Amp, the cut-in voltage is divided by the open-loop gain A_v of the amplifier. Hence V_γ is virtually eliminated and the diode approaches the ideal rectifying component. If the input V_{in} in fig. 8.41 (a) goes positive by at least V_γ/A_v, D conducts Because of the virtual connection between the noninverting and inverting inputs (due to the feedback with D on), $V_o \approx V_{in}$. Therefore, the circuit acts as a voltage follower, for positive signals (in excess of approximately $0{\cdot}6/10^5$ V = 60 μV). When V_{in} swings negatively, D is OFF and no current is delivered to the external load except for the small bias current of the Op-Amp and the diode reverse saturation current."

§ 8.27. पीक डिटैक्टर (Peak Detector) :

पीक डिटैक्टर परिपथ इनपुट तरंग के पाजिटिव शिखर अर्थात् peak का मापन करता है। यदि चित्र 8.41 (a) में प्रदर्शित प्रीसीजन रैक्टीफायर में लोड के स्थान पर कैपेसिटर लगाया जाये, तो पीक डिटैक्टर परिपथ प्राप्त होता है (चित्र 8.43 (a)) I कैपेसिटर आउटपुट को किसी भी समय t_1 पर उससे पूर्व की most positive value पर hold करके रखेगा (चित्र 8.43(b)) I



(a) पाजिटिव पीक डिटेक्टर



(b) इनपुट व आउटपुट तरंग

चित्र 8.43

कार्य-प्रणाली (Operation)—यदि $V_i > V_0$, तो op-amp के नॉन-इनवर्टिंग टर्मिनल पर वोल्टेज इनवर्टिंग टर्मिनल से अधिक होगी, जिससे ऑप-एम्प आउटपुट v' पाजिटिव होगी, तथा डायोड D चालन मे रहेगा अतः, कैपसिटर C डायोड के माध्यम से इनपुट value पर चार्ज हो जायेगा। अब यदि इनपुट वोल्टेज का मान कैपेसिटर वोल्टेज से कम होता भी है, तो ऑप-एम्प आउटपुट V^1 निगेटिव हो जायेगी, डायोड रिवर्स बायस अर्थात् OFF हो जायेगा। अतः, कैपेसिटर इनपुट सिगनल के अधिकतम मान पर चार्ज रहेगा।

"If a capacitor is added at the output of the precision diode with $R_L = \infty$, a peak detector results. The capacitor will hold the output at $t = t_1$ to the most positive value attained by the input v_i prior to t_1. This operation follows from the fact that if $v_i > V_0$ the voltage at the noninveting terminal exceeds that at the inverting terminal and the OP-Amp output v' is positive, so that D conducts. The capacitor is then charged through D (by the output current of the amplifier) to the value of the input because the circuit is a voltage follower. Then if V_i falls below the capacitor voltage, the Op-amp output goes negative and the diode becomes reverse-biased. Thus the capacitor charges until its voltage equals the most positive value of the input. To reset the circuit, a low-leakage switch such as a MOSFET gate must be placed across the capacitor."

Scanned with CamScanner

विचार प्रश्न :

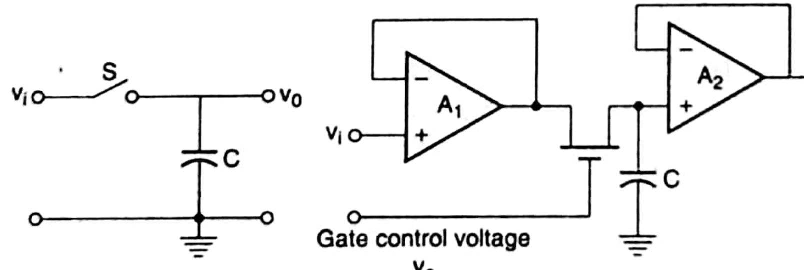
(i) निगेटिव पीक डिटैक्टर परिपथ बनाने हेतु केवल चित्र 8.43 (a) में डायोड की ध्रुवता बदलना पर्याप्त होगा। क्यों ?

(ii) एक त्रिभुजाकार तरंग को चित्र 8.43 (a) में प्रदर्शित पीक डिटैक्टर परिपथ को दिया जाता है। आटपुट तरंग बनाइये। यदि इनपुट के रूप में वर्गाकार तरंग दी जाये, तो आउटपुट तरंग बनाइये।

§ 8.28. सैम्पल एन्ड होल्ड सर्किट (Sample and Hold Circuit) :

सैम्पल एन्ड होल्ड सर्किट, इनपुट को सैम्पल करता है, और अपनी पिछली सैम्पल्ड इनपुट को तब तक होल्ड (अर्थात् स्टोर) करता है, जब तक कि इनपुट को पुनः सैम्पल नहीं किया जाता। सैम्पल एन्ड होल्ड परिपथ Data-acquisition system में प्रयुक्त किये जाते हैं। data-acquisition systems विभिन्न स्रोतों से सिगनल प्राप्त करते हैं तथा इन सिगनलों को उचित प्रारूप में (प्रायः डिजिटल) कम्प्यूटर या कम्यूनिकेशन चैनल को ट्रांसमिट करते हैं। प्राप्त सिगनलों का सैम्पल लेकर constant वोल्टेज में कनवर्ट किया जाता है, तथा इस सैम्पल को Analog-to-digital converter द्वारा डिजिटल form मे कनवर्ट किया जाता है।

सरलतम रूप में, कैपेसिटर के सिरीज में एक स्विच लगाकर सैम्पल एन्ड होल्ड सर्किट बनाया जा सकता है (चित्र 8.44 (a))। जैसे ही स्विच को किया जायेगा, कैपेसिटर इनपुट वोल्टेज को track करेगा तथा स्विच के ओपन होने पर कैपेसिटर इस वोल्टेज को होल्ड करेगा।



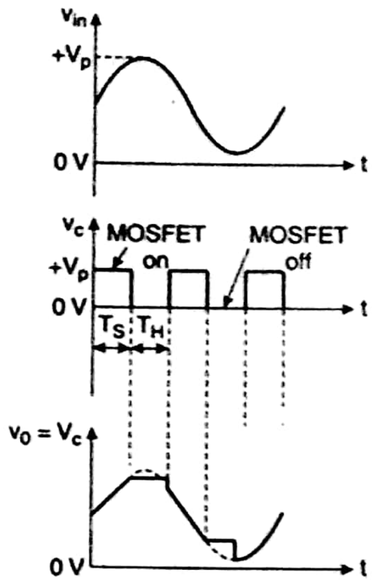
(a) सरल सैम्पल एंड होल्ड परिपथ (b) व्यवहारिक सैम्पल एंड होल्ड परिपथ

चित्र 8.44

एक सरल किन्तु व्यवहारिक सैम्पल एन्ड होल्ड परिपथ चित्र 8.44 (b) में प्रदर्शित है। स्विच के रूप में NMOS ट्रांजिस्टर का प्रयोग किया गया है। NMOS के गेट पर positive pulse लगाने पर स्विच ऑन हो जायेगा तथा होल्डिंग कैपेसिटर C इनपुट वोल्टेज की instantaneous value पर चार्ज हो जायेगा तथा इसका charging time constant $(R_0 + r_{DS(on)})C$ होगा जहाँ R_0 ऑप-एम्प वोल्टेज फालोअर का आउटपुट प्रतिरोध है (जो कि काफी कम होता है) तथा $r_{DS(on)}$ NMOS का on resistance है। गेट पर पल्स न होने पर NMOS स्विच OFF हो जायेगा तथा कैपेसिटर उस वोल्टेज को होल्ड करेगा (चित्र 8.44 (c)) देखें। बफर A_2 लोडिंग प्रभाव को समाप्त करेगा।

वह time period जब NMOS स्विच ऑन रहता है, कैपेसिटर वोल्टेज इनपुट वोल्टेज को follow करती है (अर्थात् आउटपुट इनपुट के समान होती है), सैम्पल पीरियड T_s कहलाता है। वह time period जब NMOS स्विच ऑफ रहता है, कैपेसिटर वोल्टेज constant रहती है, होल्ड पीरियड T_H कहलाता है (चित्र 8.44 (c)) देखें।

सैम्पल एन्ड होल्ड परिपथों में low-leakage कैपेसिटर जैसे टेफ्लॉन (teflon), पालीइथाइलीन (poly-ethylene), या मिलार (mylar) प्रयुक्त किये जाने चाहिये। सैम्पल एन्ड होल्ड परिपथों को डिजिटल इंटरफेसिंग, कम्यूनिकेशन, ADC, पल्स माडुलेशन सिस्टम में प्रयुक्त किया जाता है।



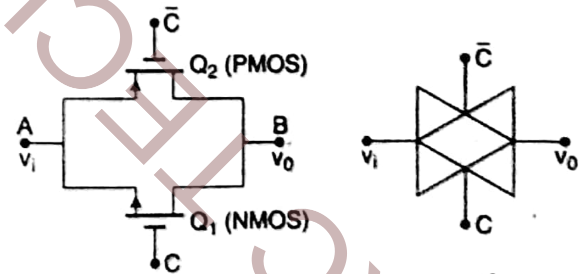
इनपुट व आउटपुट तरंगाकार

चित्र 8.44

§ 8.30. एनालॉग मल्टीप्लैक्सर एवं डिमल्टीप्लैक्सर (Analog Multiplexer and Demultiplexer) :

मल्टीप्लैक्सर वह परिपथ होता है जो कि N इनपुट में से एक इनपुट को सिलैक्ट करके आउटपुट को ट्रांसमिट करता है। एनालॉग मल्टीप्लैक्सर बनाने हेतु CMOS ट्रांसमिशन गेट को स्विच की भांति प्रयुक्त किया जाता है।

CMOS ट्रांसमिशन गेट (CMOS transmission gate)—इसका complementary MOSFET (अर्थात् P-चैनल तथा n-चैनल) द्वारा बनाया जाता है (चित्र 8.45)। इसको इनपुट C तथा उसका complementary सिगनल $\bar{C}$ दिया जाता है। यदि $C = 1$, तो गेट इनपुट सिगनल को आउटपुट को ट्रांसमिट करता है ($V_0 = V_i$) तथा यदि $C = 0$ तो ट्रांसमिशन नही होता।



(a) CMOS ट्रांसमिशन गेट (b) संकेत

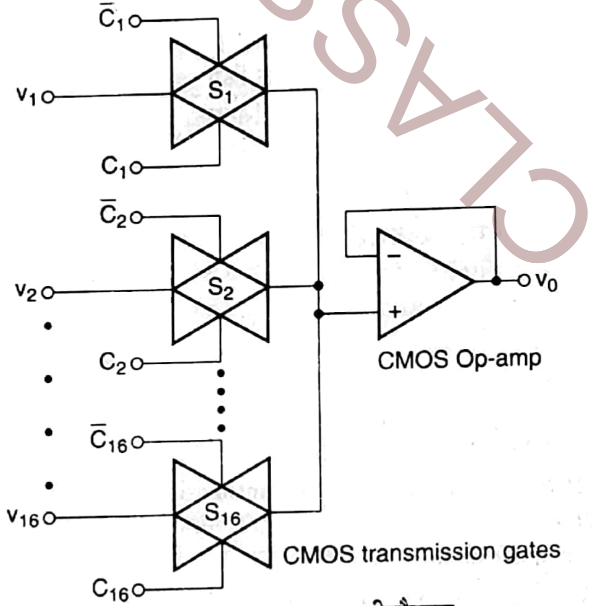
चित्र 8.45

एनालॉग मल्टीप्लैक्सर (Analog Multiplexer)—16-इनपुट एनालॉग मल्टीप्लैक्सर का ब्लॉक डायग्राम चित्र 8.46 (a) में प्रदर्शित है। यदि स्विच $S_1, S_2, \ldots, S_{16}$ को क्रमवार close

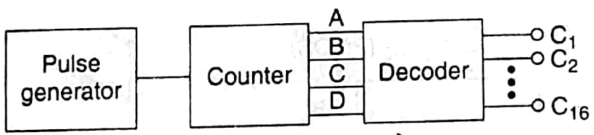
AKC TECHNICAL CLASSES

Scanned with CamScanner

किया जाये, तो Time division multiplexing प्राप्त होती है। चित्र 8.46 में संकेत C_k ($K = 0, 1, 2,\ldots,16$) डिजिटल कन्ट्रोल वोल्टेज को इंगित करता है। यदि $C_k = 1$, तो CMOS गेट एनालॉग सिगनल को आउटपुट पर ट्रांसमिट करता है, तथा यदि $C_k = 0$, तो ट्रांसमिशन नहीं होता। इस मल्टीप्लैक्सर के डिजिटल कन्ट्रोल वोल्टेज प्राप्त करने हेतु ब्लॉक डायग्राम चित्र 8.46 (b) में प्रदर्शित है। काउन्टर binary sequence प्रदान करता है जिसको डिकोडर को address lines के रूप में दिया जाता है। यदि पल्स जनरेटर के पल्सों के मध्य time interval T हो, तो time division multiplexing प्राप्त होती है।



(a) 16-इनपुट एनालाग मल्टीप्लैक्सर



(b) डिजिटल कन्ट्रोल वोल्टेज C_K को उत्पन्न करना

चित्र 8.46

एनालॉग डी-मल्टीप्लैक्सर (Analog de-multiplexer)—आपने देखा कि मल्टीप्लैक्स analog data का सिंगल चैनल पर place कर देता है तथा प्रत्येक सिगनल का अपना time slot होता है। अब इस सिगनल को ट्रांसमिशन लाइन पर ट्रांसमिट कर दिया जाता है। ट्रांसमिशन के पश्चात् receiver पर प्रत्येक signal को अलग करके उसके individual चैनल पर प्लेस करना होता है। अतः यह प्रक्रिया (मल्टीप्लैक्सिंग का reverse process) de-multiplexing कहलाता है। यह आवश्यक है कि sending व receiving end पर लगे switches के contrlos C_k को synchronize किया जाये। इस प्रकार के मल्टीप्लैक्स-डीमल्टीप्लैक्सर सिस्टम से न केवल system का आकार व वजन कम होता है बल्कि $N-1$ ट्रांसमिशन चैनलों की भी बचत होती है। नैशनल सेमीकन्डक्टर का CD4051M आठ चैनल एनालॉग मल्टीप्लैक्सर-डी-मल्टीप्लैक्सर IC है।

"A multiplexer selects one out of N sources and transmits the (analog) signals to a single transmission line. Of all the switches which are available to feed the input signals to the output channel, the best performance is obtained with the CMOS transmission gate. If dielectric isolation is used in the fabricaion of this gate, then typically a leakage current of only 1 nA at + 125°C with a switching time of 250 ns is obtainable. Large arrays of such CMOS gates are available for this application.

A block diagram of a 16-input analog commutator is indicated in Fig. 8.46 (a). Time-division multiplexing results if the complementary MOSFET switch S_1 closes (i.e., it is in its low-resistance state) for a time T, switch S_2 closed for the second interval T, S_3 transmits for the third period T, and so forth. In Fig. 8.46 (a) the symbol C_k ($k = 1, 2,\ldots,16$) represents the digital control voltage and $\overline{C}_k$ is its complementary value obtained from an inverter (not shown). If C_k equals binary 1, the CMOS gate transmits the analog signal V_k to the output, but if C_k is binary 0, no transmission is allowed.

The block diagram for obtaining the required digital control voltage for the analog multiplexer is indicated in Fig. 8.46 (b). The control C_k is the output of the kth line of a 4-to-16-line decoder. The four address lines A, B, C and D are the outputs from a binary counter which is excited by a pulse generator.

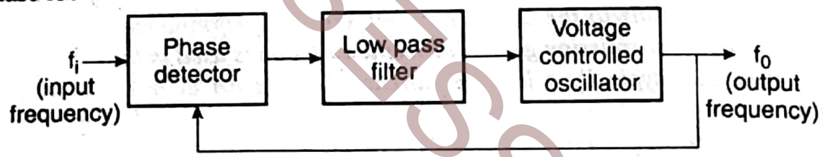
The multiplexere described above has entered the analog data on a single channel, each analog signal occupying its own time slot. At the end of the transmission line, each signal must be separated from the others and placed into an individual channel. This reverse process is called demultiplexing. The multiposition switch in this figure is replaced by N CMOS transmission gates, and the serial data are applied to the input of all these gates. These systems for C_k must be synchronized at the sending and receiving ends of the channel. Such a multiplexer-demultiplexer system saves the size, weight, and cost on N–1 transmission channels since all the analog signals have been transmitted on a single channel (N may be as large as several hundred). The National Semiconductor CD4051M is an eight-channel analog multiplexer-demultiplexer."

§ 8.31. फेज लाक्ड लूप (Phase Locked Loop or PLL) :

फेज लाक्ड लूप एक इलैक्ट्रानिक परिपथ होता है जिसमें एक फेज डिटैक्टर, एक लो पास फिल्टर तथा एक वोल्टेज कन्ट्रोल्ड दोलित्र लगा होता है (चित्र 8.47)। फेज डिटैक्टर इनपुट आवृत्ति f_i की तुलना फीडबैक आवृत्ति f_0 से करता है। फेज़ डिटैक्टर की आउटपुट वोल्टेज इनपुट आवृत्ति f_i व आउटपुट आवृत्ति f_0 के मध्य कलान्तर के समानुपाती होती है। फेज डिटैक्टर की आउटपुट एक डी॰ सी॰ वोल्टेज होती है और इसको त्रुटि वोल्टेज (error voltage) कहा जाता है। इस error voltage को low pass filter को apply किया जाता है जो कि उच्च आवृत्ति noise घटकों को remove करता है तथा

Scanned with CamScanner

d.c. level उत्पन्न करता है। यह d.c. एक वोल्टेज कन्ट्रोल्ड दोलित्र (VCO) को दी जाती है। इस VCO की आउटपुट आवृत्ति इनपुट d.c. के समानुपाती होती है। अतः, VCO की आवृत्ति इनपुट आवृत्ति से compare होती है तथा उसको तब तक adjust किया जाता है जब तक वह इनपुट आवृत्ति के समान नहीं हो जाती। इस प्रकार PLL में तीन states होते हैं—free-running, capture व phase lock.



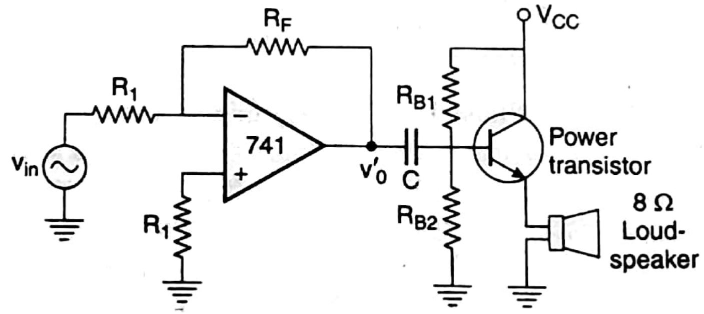
चित्र 8.47—PLL का ब्लॉक डायग्राम

इनपुट apply करने से पूर्व PLL अपने free-running state में होती है। इनपुट apply करने पर VCO की आवृत्ति परिवर्तित होने लगती है तथा PLL अपने capture state में आ जाती है। VCO की आवृत्ति तब तक चेंज होती है, जब तक वह इनपुट आवृत्ति के समान नहीं हो जाती, और तब PLL को phase-locked state में कहा जाता है।

PLL के अनुप्रयोग (Applications of PLL)—PLL के कई अनुप्रयोग हैं जैसे FM stereo decoders, motor speed control, tracking filters, frequency shift keying, FM demodulators, FSK, frequency synthesizers, detectors तथा TV तथा FM tuners की लोकल ऑसिलेटर आवृत्तियों का जनरेशन इत्यादि। आजकल PLL सिंगल पैकेज में उपलब्ध है। उदाहरणत: SE/NE 560 श्रेणी (560, 561, 562, 564, 565, 567)।

§ 8.32. पॉवर एम्प्लीफायर (Power Amplifiers) :

Large signal प्रवर्धक या पॉवर प्रवर्धक का कार्य स्पीकर्स या मोटर्स का उच्च धारा प्रदान करना होता है। सामान्य ऑप-एम्प (741) टाइप द्वारा लाउडस्पीकर या मोटर्स को ड्राइव नहीं किया जा सकता। इसके लिये या तो सामान्य ऑप-एम्प के पश्चात् पॉवर ट्रांजिस्टर लगाना चाहिये (चित्र 8.48) जिनको पॉवर बूस्टर कहा जाता है या फिर पॉवर प्रवर्धक IC प्रयुक्त करना चाहिये जैसे कि आपने अध्याय 2 मे देखा। चित्र 8.48 में आपने देखा कि ऑप-एम्प के आगे एमीटर फालोअर



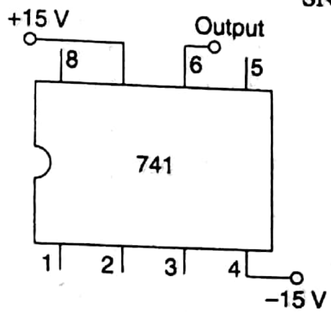
चित्र 8.48—सामान्य ऑप एम्प व ट्रांजिस्टर बूस्टर की सहायता से पॉवर प्रवर्धक बनाना

लगाया गया है जो कि isolation का कार्य करता है। Emitter फालोअर के इनपुट इम्पीडैंस तथा आउटपुट धारा को और improve करने हेतु डारलिंगटन (Darlington) पॉवर ट्रांजिस्टर प्रयुक्त किये जा सकते हैं।

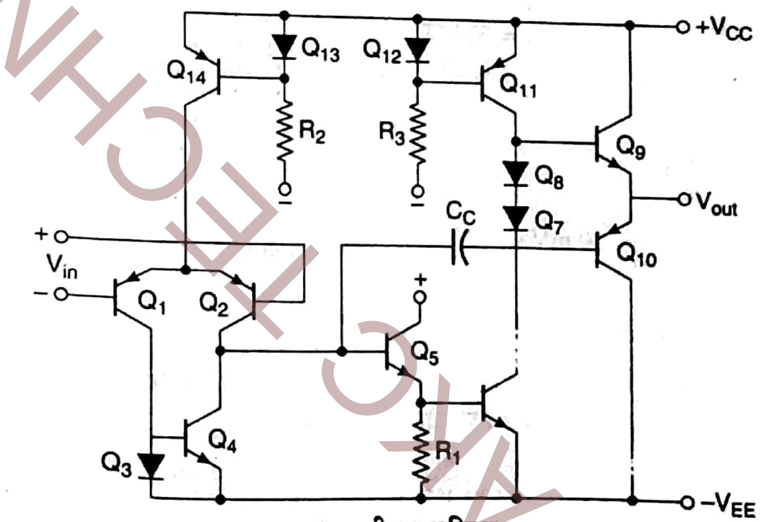
§ 8.33. ऑप-एम्प IC 741 (Op-amp IC 741) :

IC 741 ऑपरेशनल प्रवर्धक IC है। इसका पिन डायग्राम तथा सरलीकृत परिपथ डायग्राम चित्र 8.49 में प्रदर्शित है। इसको विभिन्न निर्माताओं द्वारा बनाया जाता है तथा प्रत्येक निर्माता इस नम्बर से पहले अपना designation प्रयुक्त करता है जैसे—

FairChild	μA 741
National semiconductor	LM 741
Motorola	MC 1741
RCA	CA 3741
Texas instrument	SN 52741



(a) 741 IC का पिन डायग्राम



(b) सरलीकृत परिपथ

चित्र 8.49 (b)—741 IC का सरलीकृत परिपथ

Scanned with CamScanner

उक्त सभी ऑप-एम्प की specifications समान होती है तथा एक ही प्रकार व्यवहार करते हैं। इसके अलावा पैकेज टाइप व ताप रेंज भी इसमें इंगित होती है।

चूँकि ऑप-एम्प में Differential प्रवर्धक प्रयुक्त किये जाते है अतः, इनमें dual power supply की आवश्यकता होती है। IC 741 की विभिन्न विशिष्टतायें तालिका 8.2 में प्रदर्शित हैं।

तालिका 8.2. IC 741 ऑप-एम्प की विशिष्टतायें

	विशिष्टता	मान
(i)	बायसिंग वोल्टेज	± 15 V
(ii)	इनपुट आफ़सैट वोल्टेज (V_{io})	6 mV d.c.
(iii)	इनपुट आफसैट धारा (I_{io})	200 nA
(iv)	इनपुट बायस धारा (I_B)	500 nA
(v)	CMRR	90 dB
(vi)	स्ल्यू रेट (SR)	0·5 V/μS
(vii)	गेन बैंडविड्थ प्रोडक्ट	1 MHz

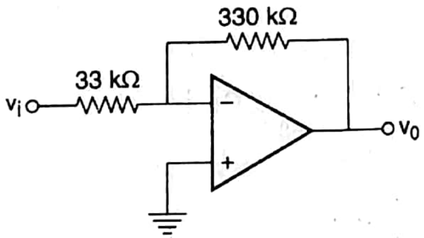
संख्यात्मक प्रश्न (Numerical Questions)

उदाहरण 1 : चित्र 8.50 में प्रदर्शित परिपथ की आउटपुट वोल्टेज ज्ञात कीजिये (V_i = 50 mV sin (1000 t))।

हल : प्रश्न के अनुसार $V_i = 50$ mV sin (1000 t)

$R_f = 330$ kΩ

$R = 33$ kΩ



चित्र 8.50

चूँकि यह इनवर्टिंग प्रवर्धक है, अतः समीकरण 8.9 के अनुसार—

$$V_0 = -\frac{R_f}{R} V_i$$

$$= -\frac{330\text{ k}\Omega}{33\text{ k}\Omega} . 50 \text{ mV sin } (1000\,t)$$

अतः

$$V_0 = -[0{\cdot}5 \sin (1000\,t)] \text{volts}$$

उदाहरण 2 : चित्र 8.51 में प्रदर्शित परिपथ में आउटपुट वोल्टेज का मान ज्ञात करें।

हल : ऑप-एम्प के नॉन इनवर्टिंग टर्मिनल पर वोल्टेज

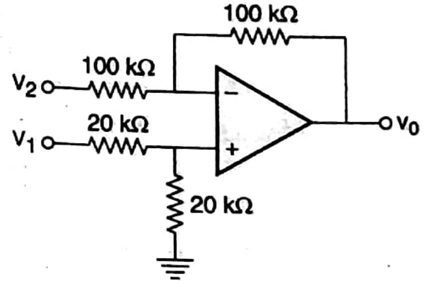
$$V' = \frac{20}{(20+20)} . V_1 = \frac{V_1}{2}$$

अतः, इस परिपथ को superposition theorem की सहायता से हल किया जा सकता है

V_2 को ग्राउन्ड करने पर V_1 के कारण आउटपुट,

$$V_0' = \left(1 + \frac{100}{100}\right) V^+ = 2V^+$$

$$= 2 \times \frac{V_1}{2} = V_1$$



चित्र 8.51

V_1 को ग्राउन्ड करने पर V_1 के कारण आउटपुट

$$V_0'' = -\frac{100}{100} V_2 = -V_2$$

अतः, कुल आउटपुट $V_0 = V_0' + V_0''$

अतः $V_0 = V_1 - V_2$

उदाहरण 3 : चित्र 8.52 में प्रदर्शित परिपथ का आउटपुट ज्ञात कीजिये।

हल : प्रश्न के अनुसार

$R_f = 2$ kΩ, $V_a = 2$ V, $R_a = 1$ kΩ, $V_b = 3$ V, $R_b = 2$ kΩ

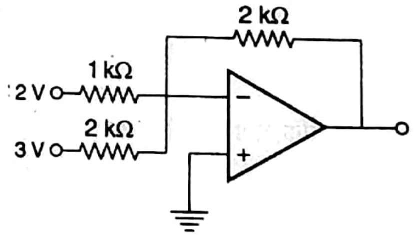
चूँकि यह इनवर्टिंग एडर है, अतः खण्ड 8.14 समीकरण (v) के अनुसार

$$V_0 = -\frac{R_f}{R_a} . V_a - \frac{R_f}{R_b} . V_b$$

$$= \left(-\frac{2}{1} \times 2 - \frac{2}{2} \times 3\right) \text{V}$$

$$= (-4-3) \text{ V}$$

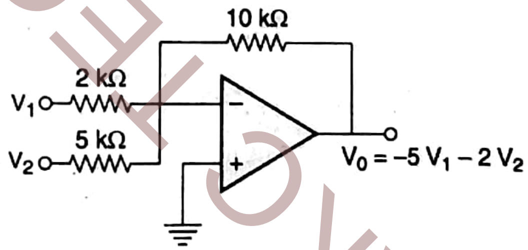
अतः $V_0 = -7$ V



चित्र 8.52

उदाहरण 4 : समीकरण $V_0 = -5V_1 - 2V_2$ उत्पन्न करने हेतु परिपथ बनाइये (V_1, V_2, इनपुट सिगनल है)।

हल : समीकरण $V_0 = -5V_1 - 2V_2$ को प्राप्त करने हेतु इनवर्टिंग एडर परिपथ का प्रयोग किया जा सकता है। परिपथ चित्र 8.53 में प्रदर्शित है।



चित्र 8.53

उदाहरण 5 : यदि op-amp की डिफ्रैंशियल गेन A_d = 4000 तथा CMRR 10000, को कॉमन मोड गेन बताइये।

हल : हम जानते हैं कि $\text{CMRR} = \frac{A_d}{A_c}$

Scanned with CamScanner

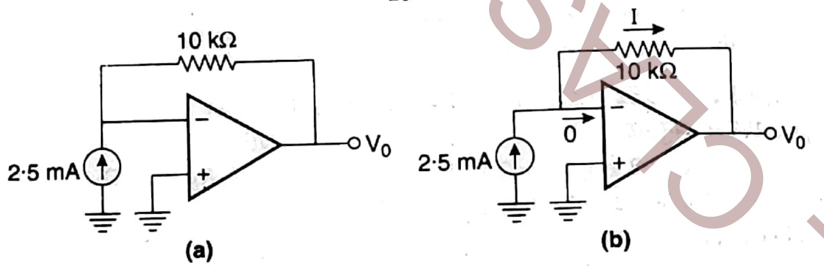
अतः $$A_c = \frac{A_d}{CMRR} = \frac{4000}{10000}$$

अतः कॉमन मोड गेन $A_c = 0 \cdot 4$

उदाहरण 6 : चित्र 8.54 (a) मे प्रदर्शित परिपथ में आउटपुट V_0 का मान ज्ञात कीजिये।

हल : चूँकि ऑप-एम्प का इनवर्टिंग टर्मिनल virtual ground पर है, अतः 10 kΩ प्रतिरोध में धारा (चित्र 8.54 (b))

$$I = \frac{0 - V_0}{10} \text{ mA} \quad \ldots(i)$$



चित्र 8.54

चूँकि ऑप-एम्प में धारा शून्य होगी अतः

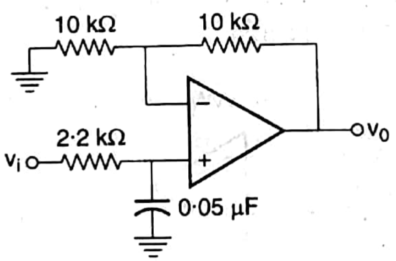
$$I = 2 \cdot 5 \text{ mA} \quad \ldots(ii)$$

अतः $$2 \cdot 5 = \frac{0 - V_0}{10}$$

⇒ $$V_0 = -25 \text{ V}$$

उदाहरण 7 : चित्र 8.55 में प्रदर्शित first order लो-पास फिल्टर की कट ऑफ आवृत्ति बताइये।

हल : खण्ड 8.25 देखें।



चित्र 8.55

लो-पास फिल्टर की कट ऑफ आवृत्ति

$$f_{OH} = \frac{1}{2\pi R_1 C_1} = \frac{1}{2\pi \times 2 \cdot 2 \times 10^3 \times 0 \cdot 05 \times 10^{-6}}$$

अतः $$f_{OH} = 1 \cdot 45 \text{ KHz}$$

प्रश्नावली–8

1. आदर्श (Ideal) ऑपरेशन प्रवर्धक की विशिष्टतायें (Specification) लिखिये।
2. इनवर्टिंग तथा नॉन इनवर्टिंग इनपुट की परिपभाषायें लिखिये।
3. निम्न को परिभाषित कीजिये—
   (a) डिफ्रैंशियल वोल्टेज लाभ (b) इनपुट ऑफसेट वोल्टेज
   (c) आउटपुट ऑफसेट धारा (d) इनपुट ऑफसेट धारा
   (e) इनपुट बायस धारा (f) CMRR
   (g) PSRR (h) स्ल्यू दर (slew rate)
4. ऑफसेट एडजस्टमैंट की विभिन्न विधियाँ समझाइये।
5. Op-amp का निम्न के रूप में प्रयोग करने हेतु परिपथ बनाइये तथा उसे समझाइये—
   (a) इनवर्टर (b) स्केल चेंजर
   (c) योगकरी (adder) (d) अंतरकारी
   (e) डिफ्रेंस प्रवर्धक (f) बफर
   (g) डिफ्रैन्शियेटर (h) इंटीग्रेटर
   (i) शिमिट ट्रिगर (j) लॉग (log) प्रवर्धक
   (k) एन्टीलॉग (Antilog) प्रवर्धक
6. ऑप-एम्प के निम्न अनुप्रयोगों को परिपथ सहित समझाइये—
   (a) कन्ट्रोल्ड सोर्स (b) एक्टिव फिल्टर्स
   (c) प्रोसीजन रैक्टीफायर (d) पीक डिटैक्टर
   (e) सैम्पल एन्ड होल्ट परिपथ (f) एनालॉग मल्टीप्लायर्स
7. निम्न पर संक्षिप्त टिप्पणी लिखिये—
   (a) PLL (b) वर्गाकार तरंग जनरेटर
   (c) त्रिभुजाकार तरंग जनरेटर
   (d) एनालॉग मल्टीप्लैक्सर तथा डी-मल्टीप्लैक्सर
8. निम्न पर संक्षिप्त टिप्पणी लिखिये—
   (a) Op-amp प्रयोग करते हुए समाकलक (b) स्मिट ट्रिगर। *(UPBTE 2000)*
9. विभेदी प्रवर्धक का परिपथ आरेख खींचिये। इसके लिये लब्धि का फलन प्राप्त कीजिये। सी० एम० आर० आर० को परिभाषित कीजिये। *(UPBTE 2000)*
10. संक्रियात्मक प्रवर्धक (operational amplifier) के प्रतीपक (inverter), योजक (adder), व्यवकलक (subtractor), समाकलक (integrator) और अनुमाप परिवर्तक (scale changer) इन रूपों में परिपथ बनाइये। *(UPBTE 2001)*
11. संक्रियात्मक प्रवर्धक (operational amplifier) के संदर्भ में निम्नलिखित को समझाइये। निवेश अन्तर्लम्ब वोल्टता (input offset voltage), निवेश बायस धारा (input bias current), निर्गम अन्तर्लम्ब वोल्टता (output offset voltage), विभेदक वोल्टता लब्धि (differential voltage gain), सामान्य विधा अस्वीकृत अनुपात (common mode rejection ratio)। *(UPBTE 2001)*

AKG TECHNICAL CLASSES

Scanned with CamScanner

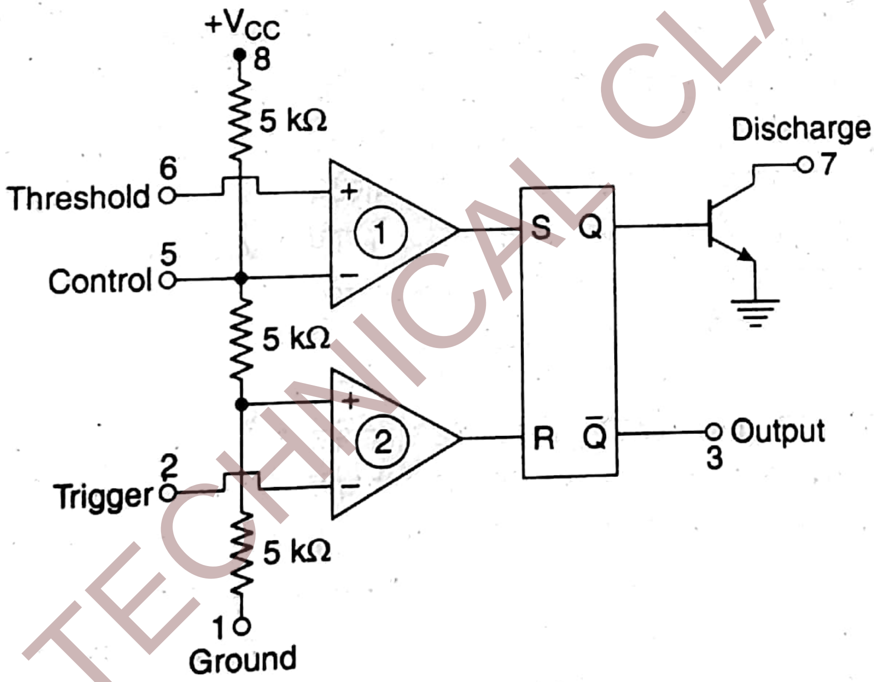
9 टाइमर IC
(TIMER IC)

555 I.C. एक टाइमर I.C. है।

इस I.C. के इतने अधिक अनुप्रयोग हैं कि यह एक प्रकार का इण्डस्ट्री स्टैण्डर्ड बन गई है। एक बार इसकी कार्यप्रणाली समझ लेने के बाद आप इससे कई प्रकार के परिपथ तैयार कर सकते हैं।

§ 9.1. ब्लॉक चित्र (Block Diagram) :

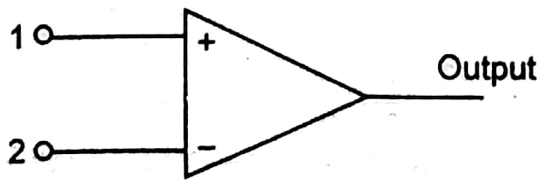
NE555 IC के ब्लॉक डायग्राम (चित्र 9.1) का ध्यान से अध्ययन करें। इसके मुख्य भाग हैं—



चित्र 9.1—555 IC

(1) दो तुलनाकारी (comparator) या ऑपरेशनल प्रवर्धक
(2) एक RS फ्लिप फ्लाप
(3) एक अनावेशन (dischage) ट्रांजिस्टर

ऑपरेशनल प्रवर्धक—इसके दो इनपुट होते हैं। जिस इनपुट पर +ve चिह्न लगा है, वह नॉन इनवर्टिंग इनपुट है । जिस टर्मिनल पर –ve चिह्न लगा है वह इनवर्टिंग टर्मिनल है (चित्र 9.2)।



चित्र 9.2—ऑप-एम्प का संकेत

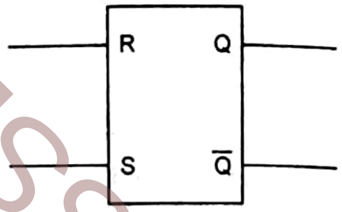
यदि नॉन इनवर्टिंग (+) टर्मिनल पर इनवर्टिंग टर्मिनल से अधिक इनपुट है, तो धनात्मक (या उच्च) वोल्टेज आउटपुट पर प्राप्त होगी।

AKC TECHNICAL CLASSES

Scanned with CamScanner

यदि इसके विपरीत, इनवर्टिंग टर्मिनल की वोल्टेज नॉन इनर्टिंग टर्मिनल से अधिक है तो ऋणात्मक या निम्न वोल्टेज आउटपुट पर प्राप्त होगी।

R-S फ्लिप फ्लाप—यह एक बिट की मेमोरी (memory) होती है जिसके आउटपुट Q पर 1 या 0 स्टोर कर सकते हैं (चित्र 9.3) देखें।



चित्र 9.3—फ्लिप-फ्लाप

यदि S इनपुट उच्च (High) होता है तथा R इनपुट निम्न (low) होता है तो फ्लिप फ्लाप सेट (set) हो जाती है।

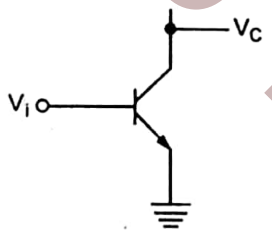
अर्थात् $Q = 1, \overline{Q} = 0$

यदि R इनपुट उच्च होता है तथा S इनपुट निम्न होता है तो फ्लिप फ्लाप रीसेट (reset) हो जाती है।

अर्थात् $Q = 0, \ \overline{Q} = 1$

ट्रांजिस्टर T—यदि V_i उच्च होती है तो ट्रांजिस्टर संतृप्त क्षेत्र में आ जाता है।

एक संतृप्त ट्रांजिस्टर की कलेक्टर-एमीटर वोल्टेज लगभग शून्य होती है, क्योंकि एमीटर को भूसम्पर्कित (grounded) कर दिया गया है; इसलिये कलेक्टर वोल्टेज भी शून्य हो जाती है। इस स्थिति में कलेक्टर सर्किट में यदि कोई संधारित्र लगा हो तो उसे डिस्चार्ज पथ (discharge path) मिल जायेगा तथा वह अनावेशित (discharge) होने लगेगा।



चित्र 9.4—ट्रांजिस्टर

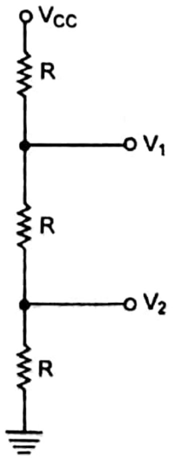
यदि V_i निम्न (low) हो तो ट्रांजिस्टर कट-ऑफ क्षेत्र में रहेगा तथा उसमें धारा प्रवाहित नहीं होगी। इसलिये यदि कलेक्टर परिपथ में कोई संधारित्र है तो वह चार्ज (charge) हो जायेगा।

वोल्टेज विभाजक परिपथ (Voltage divider circuit)—इस परिपथ में प्रवाहित होने वाली धारा,

$$I = \frac{V_{CC}}{R + R + R} = \frac{V_{CC}}{3R}$$

$$V_2 = R \times I = \frac{V_{CC}}{3R} \times R = \frac{V_{CC}}{3}$$

$$V_1 = 2R \times I = \frac{2V_{CC}}{3}$$



चित्र 9.5—वोल्टेज विभाजक परिपथ

IC-555 8-Pin DIP का विवरण—

पिन-1 (Ground)—यह पिन IC को दी जाने वाली सभी वोल्टेज के लिये रेफरेन्स (reference) टर्मिनल है।

पिन-2 (Trigger)—यह एक इनपुट पिन है तथा इस पिन पर दी गई वोल्टेज आउटपुट की स्टेट (state) को नियन्त्रित करती है। कम्पेरेटर 2 के नॉन इनवर्टिंग टर्मिनल पर पोटैंशल डिवाइडर परिपथ के कारण नियत वोल्टेज $+\frac{V_{CC}}{3}$ स्थापित हो जाती है। अतः, यदि पिन 2 पर वोल्टेज $+\frac{V_{CC}}{3}$ से कम हो जायेगी तो कम्पेरेटर की आउटपुट high हो जायेगी जिससे RS फ्लिप फ्लॉप reset हो जायेगा।

पिन-3 (Output)—इस पिन पर आई० सी० की आउटपुट प्राप्त होती है।

पिन-4 (Reset)—यह पिन आई० सी० में फ्लिप-फ्लॉप के प्रचालन को पुनः सेट (reset) करने के लिये प्रयोग की जाती है।

पिन-5 (Control voltage)—इस पिन पर बाह्य वोल्टेज लगाकर आउटपुट पल्स की चौड़ाई नियन्त्रित की जाती है।

पिन-6 (Threshold voltage)—यह भी एक इनपुट पिन है। इस पर वोल्टेज प्रयुक्त करने से बाह्य रूप से संयोजित कैपेसिटर (0·01 μF) का वोल्टेज परिवर्तित होता है। इसके द्वारा भी आउटपुट की स्टेट नियंत्रित की जाती हैं। यदि इस पिन पर कन्ट्रोल वोल्टेज IC की निर्धारित थ्रेशोल्ड वोल्टेज ($V_{Threshold}$) $\frac{2}{3}V_{CC}$ के तुल्य या अधिक हो तब कम्पेरेटर 1 का आउटपुट high हो जायेगा, जिससे RS फ्लिप फ्लॉप set हो जायेगी।

पिन-7 (Discharge)—इस पिन पर वोल्टेज प्रयुक्त कर बाहर लगाये गये कैपेसिटर (C_T) को अनावेशित किया जाता है।

पिन-8 (Supply)—इस पिन पर IC को निर्धारित वोल्टेज V_{CC} (5 V से 15 V तक) दी जाती है।

"Figure 9.1 is a simplified block diagram of the NE555 timer, an 8-pin IC timer introduced by Signetics Corporation. Notice that the upper comparator has threshold input (pin 6) and a control input (pin 5). In most applications, the control input is not used, so that the control voltage, equals $+2V_{CC}/3$. As before, whenever the threshold voltage exceeds the control voltage, the high ouptut from the comparator will set the flip-flop.

The collector of the discharge transistor goes to pin 7. When this pin is connected to an external timing capacitor, a high Q output from the flip-flop will saturate the transistor and discharge the capacitor. When Q is low, the transistor opens and the capacitor can charge as previously described.

The complementary signal out of the flip-flop goes to pin 3, the output. When the external reset (pin 4) is grounded, it inhibits the device (prevents it from working). This on/off feature is sometimes useful. In most applications, however, the external reset is not used, and pin 4 is tied directly to the supply voltage.

Notice the lower comparator. Its inverting input is called the trigger (pin 2). Because of the voltage divider, the noninverting input has a fixed voltage of $+V_{CC}/3$. When the trigger input voltage is slightly less than $+V_{CC}/3$, the op-amp output goes high and resets the flip-flop.

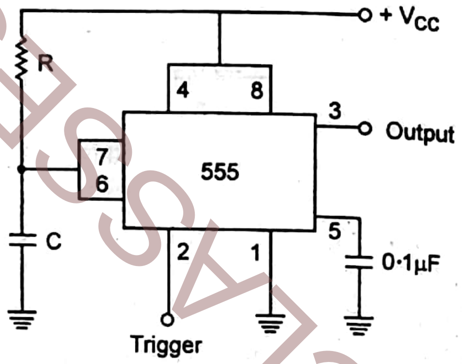
Finally, pin 1 is the chip ground, while pin 8 is the supply pin. The 555 timer can work with any supply voltage betwen 4·5 and 16 V."

A.K. TECHNICAL CLASSES

Scanned with CamScanner

§ 9.2. मोनोस्टेबल मल्टीवाइब्रेटर (Monostable Multivibrator) :

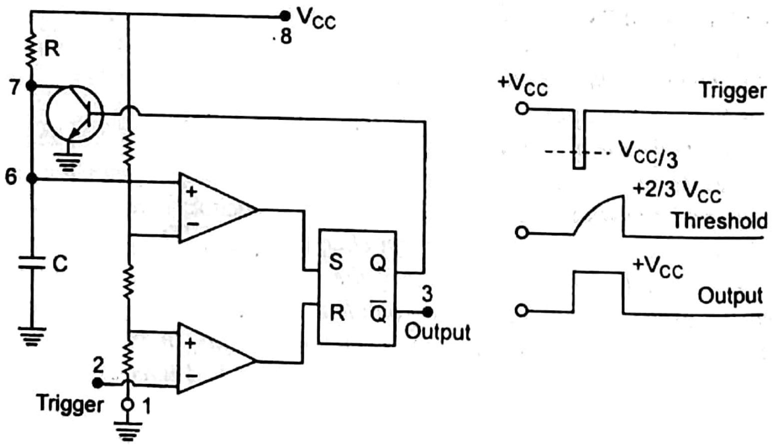
इसमें एक स्थाई अवस्था तथा एक अस्थाई अवस्था होती है। सामान्यतः यह अपनी स्थाई अवस्था में रहता है। पल्स देने पर यह अस्थाई अवस्था में चला जाता है तथा कुछ समय पश्चात् स्वयं ही अपनी स्थाई अवस्था में वापस आ जाता है। यह समय सर्किट के R तथा C घटकों के मान पर निर्भर करता है।



चित्र 9.6—मोनोस्टेबल मल्टीवाइब्रेटर (पिन कनैक्शन)

555 IC का मोनोस्टेबल मल्टीवाइब्रेटर के रूप में प्रयोग (Use of IC 555 as Monostable Multivibrator)—555 IC का मोनोस्टेबल ऑपरेशन चित्र 9.6 में प्रदर्शित किया गया है।

I. ट्रिगर पल्स न देने पर—मोनोस्टेबल मल्टीवाइब्रेटर को प्रचालित करने के लिये बाहर से ट्रिगर पल्स देना आवश्यक होता है। जब तक पल्स नहीं दी जाती, तब तक फ्लिप फ्लाप सेट रहता है अर्थात् $Q = 1$ रहता है तथा $\overline{Q} = 0$ रहता है, (चित्र 9.7 (a))। क्योंकि हम आउटपुट $\overline{Q}$ से ले रहे हैं इसलिये निम्न (low) आउटपुट प्राप्त होती है। यह इस मल्टीवाइब्रेटर की स्थाई अवस्था है तथा जब तक पल्स नहीं दी जायेगी तब तक यह मल्टीवाइब्रेटर इसी अवस्था में रहेगा।



(a) 555 टाइमर का मोनोस्टेबल के रूप में प्रयोग (b) Trigger, threshold तथा आउटपुट तरंग

चित्र 9.7

फ्लिप फ्लाप का Q आउटपुट ट्रांजिस्टर के बेस से जुड़ा हुआ है। स्थाई अवस्था में Q उच्च (high) होता है। इससे ट्रांजिस्टर के बेस पर उच्च वोल्टेज प्राप्त होती है तथा ट्रांजिस्टर संतृप्त क्षेत्र में पहुँच जाता है। इसलिये संधारित्र अनावेशित (Discharge) अवस्था में रहता है।

संक्षिप्त में कह सकते हैं कि स्थाई अवस्था में निम्न स्थिति रहती है—

(1) $Q = 1$ (2) $\overline{Q} = 0$
(3) आउटपुट $= 0$ (4) ट्रांजिस्टर संतृप्त क्षेत्र में
(5) संधारित्र अनावेशित अवस्था में

II. ट्रिगर पल्स देने पर—यदि 555 IC के ट्रिगर पिन (पिन नं 2) पर एक ऐसी ऋणात्मक ट्रिगर पल्स लगा दें, जिसका मान $\frac{V_{CC}}{3}$ से कम हो, तो क्या होगा ?

परिपथ को ध्यान से देखने के बाद पता चलता है कि निचले कम्पेरेटर की + टर्मिनल (अर्थात् नॉन इनवर्टिंग टर्मिनल पर) विभव विभाजक (potential divider) सर्किट की वजह से $\frac{V_{CC}}{3}$ वोल्टेज उत्पन्न होती है।

इसके – ve टर्मिनल (इनवर्टिंग टर्मिनल) से ट्रिगर पिन जुड़ी हुई है। यदि $\frac{V_{CC}}{3}$ से कम मान की पल्स इस टर्मिनल पर लगाई जायेगी तो कम्पेरेटर के + ve टर्मिनल (नॉन इनवर्टिंग टर्मिनल) पर वोल्टेज का मान – ve टर्मिनल की तुलना में अधिक हो जायेगा तथा इस कम्पेरेटर के आउटपुट पर उच्च आउटपुट प्राप्त होगी। इस कम्पेरेटर का आउटपुट फ्लिप फ्लाप के R इनपुट से जुड़ा हुआ है। इसलिये, फ्लिप फ्लाप रीसेट (Reset) हो जायेगी। इस प्रकार $Q = 0$ तथा $\overline{Q} = 1$ हो जायेगा। $\overline{Q}$ के 1 होने के कारण उच्च आउटपुट प्राप्त होने लगेगी।

फ्लिप फ्लाप का Q आउटपुट ट्रांजिस्टर के बेस से जुड़ा है। $Q = 0$ होने की वजह से बेस वोल्टेज का मान निम्न हो जायेगा। इससे ट्रांजिस्टर कट ऑफ क्षेत्र में चला जायेगा तथा संधारित्र C प्रतिरोध R के द्वारा चार्ज होने लगता है (चित्र 9.7(b))। संक्षिप्त में हम कह सकते हैं कि पल्स देने पर निम्न स्थिति उत्पन्न हो जाती है—

(1) $Q = 0$ (2) $\overline{Q} = 1$
(3) आउटपुट $= 1$ (4) ट्रांजिस्टर कट ऑफ क्षेत्र में
(5) संधारित्र आवेशित हो जाता है।

III. पल्स देने के कुछ समय पश्चात्—अब ऊपर वाले कम्पेरेटर को ध्यान से देखें। इसके इनवर्टिंग (–) टर्मिनल पर वोल्टेज का मान $\frac{2V_{CC}}{3}$ है तथा इसके नॉन इनवर्टिंग (+) टर्मिनल पर संधारित्र की वोल्टेज प्राप्त हो रही है। संधारित्र के आवेशित होने के कारण उसकी वोल्टेज का मान समय के साथ बढ़ रहा है। जैसे ही यह मान $\frac{2V_{CC}}{3}$ से अधिक होगा, कम्पेरेटर की आउटपुट उच्च हो जायेगी। इस कम्पेरेटर के आउटपुट के फ्लिप फ्लाप के S इनपुट से जुड़े होने के कारण फ्लिप फ्लाप सेट हो जायेगा अर्थात् $Q = 1, \overline{Q} = 0$। इस कारण आउटपुट निम्न (low) हो जायेगी। $Q = 1$ होने के कारण ट्रांजिस्टर फिर से संतृप्त क्षेत्र में पहुँच जायेगा। इसलिये संधारित्र अनावेशित होने लगेगा यानि मल्टीवाइब्रेटर अपनी स्थाई अवस्था में पहुँच जायेगा। संक्षिप्त में—

$$Q = 1$$
$$\overline{Q} = 0$$
आउटपुट = शून्य

AKC TECHNICAL CLASSES

Scanned with CamScanner

ट्रांजिस्टर = संतृप्त क्षेत्र में
संधारित्र = अनावेशित

मल्टीवाइब्रेटर की आउटपुट से प्राप्त पल्स (अर्थात् जितने समय आउटपुट उच्च रहती है) का समय,

$$T = RC \log_e 3 = 1 \cdot 1 RC$$

R तथा C के मान परिवर्तित करके पल्स समय को बढ़ाया या घटाया जा सकता है।

नोट करें कि पिन (pin) 5 (कन्ट्रोल) को संधारित्र के माध्यम से भू-सम्पर्कित किया गया है। इससे कन्ट्रोल वोल्टेज की शोर (noise) को फिल्टर (filter) किया जाता है।

पिन 4 रिसेट पिन है। इसको भू-सम्पर्कित करने से 555 टाइमर कार्य करना बन्द कर देता है। इसी कारण इसे सामान्यतः सप्लाई वोल्टेज से जोड़ देते हैं।

इस प्रकार हम देखते हैं कि मोनोस्टेबल मल्टीवाइब्रेटर एक ऐसी पल्स उत्पन्न करने में सक्षम है जिसकी चौड़ाई को R तथा C के मान द्वारा कन्ट्रोल कर सकते हैं।

"When the trigger input is slightly less than $+V_{CC}/3$, the lower comparator has a high output and resets the flip-flop. This cuts off the transistor, allowing the capacitor to charge. When the capacitor voltage is slightly greater than $+2V_{CC}/3$, the upper comparator has a high output, which sets the flip-flop. As soon as Q goes high, it turns on the transistor; this quickly discharges the capacitor.

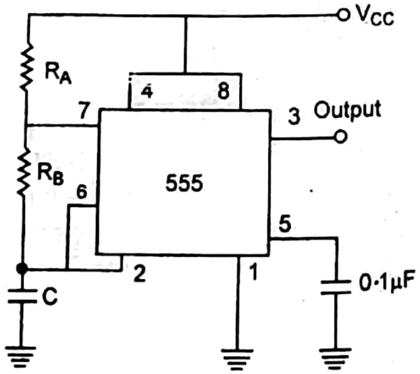
Figure 9.7 (b) shows typical waveforms. The trigger input is a narrow pulse with a quiescent value of $+V_{CC}$. The pulse must drop below $+V_{CC}/3$ to reset the flip-flop and allow the capacitor to charge. When the threshold voltage slightly exceeds $+2V_{CC}/3$, the flip-flop sets; this saturates the transistor and discharges the capacitor. As a result, we get one rectangular output pulse.

The capacitor C has to charge through resistance R. The larger the RC time constant, the longer it takes for the capacitor voltage to reach $+2V_{CC}/3$. In other words, the RC time constant controls the widht of the ouptut pulse."

§ 9.3. एस्टेबल मल्टीवाइब्रेटर या आयताकार तरंग जनरेटर (Astable Multivibrator or Rectangular Waveform Generator) :

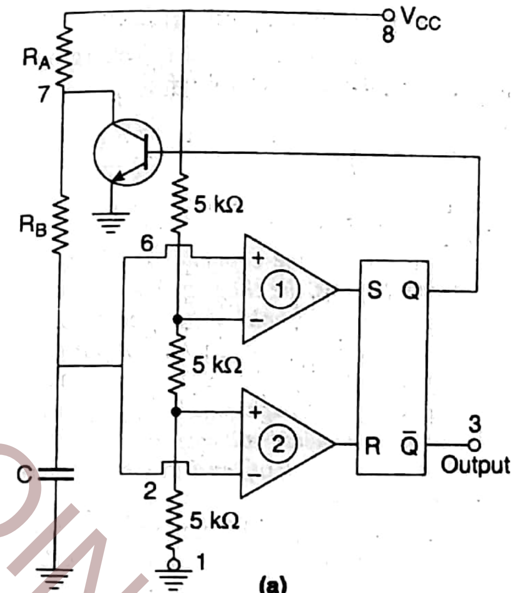
इस परिपथ में दो अस्थाई अवस्थाएँ होती हैं तथा यह स्वयं ही अपनी दोनों अस्थाई अवस्थाओं में वाइब्रेट करता है। अर्थात् इसकी अवस्थायें बिना ट्रिगर पल्स दिये ही कुछ निश्चित समय बाद स्वयं बदलती रहती हैं। यह निश्चित समय R तथा C के मान पर निर्भर करता है।

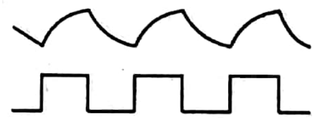
555 IC एस्टेबल मल्टीवाइब्रेटर के रूप में (Use of 555 IC as astable multivibrator)—इसका परिपथ चित्र 9.8 में दिखाया गया है।



चित्र 9.8—एस्टेबल मल्टीवाइब्रेटर (पिन कनैक्शन)

यदि Q का मान निम्न है ($Q = 0$)—चित्र 9.9 (a) का ध्यान से अध्ययन करें। Q का मान निम्न होने पर ट्रांजिस्टर की बेस वोल्टेज निम्न होगी। इससे ट्रांजिस्टर कट ऑफ क्षेत्र में होगा। संधारित्र C, प्रतिरोध R_A तथा R_B के माध्यम से चार्ज होने लगेगा (चित्र (9.9 (b))। संधारित्र को पिन 6 (Threshold voltage) से जोड़ा गया है। यह पिन ऊपर वाले कम्पेरेटर के + टर्मिनल से जुड़ी है। इस कम्पेरेटर के इनवर्टिंग (–) टर्मिनल पर वोल्टेज का मान $\frac{2V_{CC}}{3}$ है।





चित्र 9.9—एस्टेबल मल्टीवाइब्रेटर (सम्पूर्ण चित्र)

जैसे ही संधारित्र वोल्टेज का मान $\frac{2V_{CC}}{3}$ से अधिक होगा, वैसे ही कम्पेरेटर का आउटपुट उच्च (high) आउटपुट दे देगा। यह आउटपुट फ्लिप फ्लाप के S इनपुट से जुड़े होने के कारण फ्लिप फ्लाप सेट हो जायेगा अर्थात् $Q = 1$ हो जायेगा। इस प्रकार Q का मान उच्च हो जायेगा।

चार्जिंग समय नियतांक $= (R_A + R_B)\, C$

Q का मान उच्च हो जाने पर ($Q = 1$)—Q का मान उच्च हो जाने पर ट्रांजिस्टर की बेस को भी उच्च वोल्टेज मिलने लगेगी। इस प्रकार ट्रांजिस्टर संतृप्त क्षेत्र में पहुँच जायेगा।

संधारित्र C प्रतिरोध R_B के माध्यम से अनावेशित होने लगेगा तथा उसके एक्रौस वोल्टेज का मान घटने लगेगा।

निचले कम्पेरेटर का + टर्मिनल पर वेल्टेज का मान $\frac{V_{CC}}{3}$ है। इसके – ve टर्मिनल (अर्थात् पिन 2) से संधारित्र को जोड़ा गया है। संधारित्र के एक्रौस वोल्टेज का मान (जो कि संधारित्र के अनावेशित होने के कारण घट रहा है) जैसे ही $\frac{V_{CC}}{3}$ से कम होगा, निचला कम्पेरेटर उच्च (high)

Scanned with CamScanner

आउटपुट देकर फ्लिप फ्लाप को रिसेट कर देगा। अर्थात् $Q = 0$ तथा $\overline{Q} = 1$ हो जायेगा। अर्थात् Q का मान निम्न हो जायेगा।

अनावेशन का समय नियतांक $= R_BC$

निष्कर्ष—इस प्रकार हम देखते हैं कि यदि Q का मान निम्न है तो कुछ समय बाद वह स्वयं उच्च हो जायेगा तथा फिर स्वयं निम्न हो जायेगा। इस प्रकार एस्टेबल मल्टीवाइब्रेटर के आउटपुट की अवस्था निश्चित समय बाद स्वयं बदलती रहती है तथा आउटपुट पर एक आयताकार तरंग (rectangular wave) प्राप्त होती है।

क्योंकि आवेशन समय (Charging time) का मान अनावेशन समय (discharging time) से अधिक होता है, इसलिये आउटपुट सममित (symmetrical) नहीं होती।

आउटपुट का समय काल (Time period)—

$$T = 0 \cdot 693\,(R_A + 2R_B)\,C$$

अर्थात्
$$f = \frac{1}{T} = \frac{1 \cdot 44}{(R_A + 2R_B)\,C}$$

"When Q is low, the transistor is cut off and the capacitor is charging through a total resistance of $R_A + R_B$. Because of this, the chaging time constant is $(R_A + R_B)$ C. As the capacitor charges, the threshold voltage increases. Eventually, the threshold voltage exceeds $+ 2V_{CC}/3$; then the upper comparator has a high output, and this sets the flip-flop. With Q high, the transistor saturates and grounds pin 7. Now the capacitor dicharges through R_B. Therefore, the discharging time constant is R_BC. When the capacitor voltage drops slightly below $+ V_{CC}/3$, the lower comparator has a high output, and this resets the flip-flop.

The timing capacitor has an exponentially rising and falling voltage. The output is a rectangular wave. Since the charging time constant is longer than the discharging time constant, the output is not symmetrical; the high output state lasts longer than the low output state."

प्रश्नावली–9

1. IC 555 का ब्लॉक डायग्राम बनाइये तथा समझाइये।
2. IC 555 को मोनोस्टेबल मल्टीवाइब्रेटर के रूप में प्रयोग करने हेतु परिपथ बनाकर उसकी कार्य-प्रणाली समझाइये।
3. IC 555 को बाइस्टेबल मल्टीवाइब्रेटर के रूप में प्रयोग करने हेतु परिपथ बनाकर उसकी कार्य-प्रणाली समझाइये।
4. मोनोस्टेबल मल्टीवोइब्रेटर द्वारा 10 ms की पल्स उत्पन्न करने हेतु परिपथ डिजाइन कीजिये।
5. 555 टाइमर का खण्ड आरेख बनाइये और उसका कार्य समझइये। *(UPBTE 99, 2001, 2002)*
6. स्वचलित बहुकम्पित्र के रूप में 555 काल नियामक का उपयोग समझाइये। *(UPBTE 2004)*
7. IC टाइमर पर संक्षिप्त टिप्पणी लिखिये। *(UPBTE 2005)*
8. IC 555 का पिन चित्र खींचिये तथा प्रत्येक पिन का उपयोग दर्शाइये। *(UPBTE 2006)*

10 रैगुलेटेड पॉवर सप्लाई (REGULATED POWER SUPPLY)

§ 10.1. परिचय (Introduction) :

सामान्यत:, इलैक्ट्रॉनिक परिपथों को डी० सी० पॉवर की आवश्यकता होती है। इलैक्ट्रॉनिक परिपथों में लगे ट्रांजिस्टरों की डी० सी० बायसिंग आवश्यक होती है। इसके लिये a.c. को रैक्टीफायर फिल्टर सिस्टम द्वारा d.c. में कनवर्ट किया जाता है। यह सिस्टम d.c. पॉवर सप्लाई कहलाता है।

इस प्रकार के रैक्टीफायर-फिल्टर सिस्टम द्वारा उत्पन्न डी०सी० का मान mains वोल्टेज या लोड के मान में चेंज होने से चेंज हो जाता है। किन्तु कई इलैक्ट्रॉनिक अनुप्रयोगों में यह आवश्यक होता है कि a.c. mains या लोड में परिवर्तन होने पर भी d.c. वोल्टेज नियत रहे। इन स्थितियों में d.c. पॉवर सप्लाई के साथ वोल्टेज रेगुलेटिंग युक्तियाँ लगाई जाती हैं जिससे डी० सी० नियत हो जाती है। ऐसे सिस्टम को रेगुलेटेड डी० सी० पॉवर सप्लाई कहा जाता है।

"In general, electronic circuits require a source of d.c. power. For example, the emitter and collector bias in a transistor must be direct current. Batteries are rarely used for the purpose as they are costly and require frequent replacement. In practice, d.c. power for electronic circuits is most conveniently obtained from commercial a.c. lines by using rectifier-filter system, called a d.c. power supply.

The rectifier-filter combianation constitutes an ordinary d.c. power supply. The d.c. voltage from an ordinary power supply remains constant so long as a.c. mains voltage or load is unaltered. However, in many electronic applications, it is desired that d.c. voltage should remain constant irrespective of changes in a.c. mains or load. Under such situations, voltage regulating devices are used with ordinary power supply. This constitutes regulated d.c. power supply and keeps the d.c. voltage at fairly constant value."

§ 10.2. रेगुलेटेड पॉवर सप्लाई (Regulated Power Supply) :

पॉवर सप्लाई वह युक्ति है जिसके द्वारा ए० सी० इनपुट वोल्टेज से आउटपुट डी० सी० वोल्टेज प्राप्त की जा सकती है।

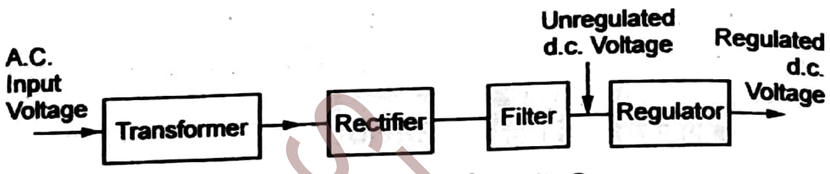
रैगुलेटेड पॉवर सप्लाई वह होती है जिसकी आउटपुट वोल्टेज a.c. mains में fluctuations या लोड़ में variations होने पर भी नियत रहती है।

"A d.c. regulated power supply which maintains the output voltage constant irrespective of a.c. mains fluctuations or load variations is known as regulated d.c. power supply."

रैगुलेटेड डी० सी० पॉवर सप्लाई वह होती है, जिसका टर्मिनल वोल्टेज लगभग नियत रहता है, चाहे उससे कितनी भी धारा ली जाती हो। रैगुलेटेड डी०सी० पॉवर सप्लाई का ब्लॉक डायग्राम चित्र 10.1 में दिया गया है।

AK TECHNICAL CLASSES

Scanned with CamScanner



चित्र 10.1—रैगुलेटेड पॉवर सप्लाई का ब्लॉक चित्र

रैगुलेटेड डी० सी० सप्लाई के मुख्य घटक निम्न हैं—

1. **ट्रांसफॉर्मर**—यह इनपुट ए० सी० को स्टैप डाउन करता है यह सप्लाई लाइन से विद्युत रोधन (isolation) भी प्रदान करता है।

2. **दिष्टकारी**—यह ए० सी० को डी० सी० में परिवर्तित करता है।

3. **फिल्टर**—दिष्टकारी से प्राप्त डी० सी० में स्पन्दन (रिपिल) होते हैं, जो फिल्टर परिपथ द्वारा दूर कर दिये जाते हैं।

4. **रैगुलेटर**—यह अनियन्त्रित डी०सी० को नियन्त्रित डी० सी० में परिवर्तित करता है।

§ 10.3. रैगुलेटेड और अनरैगुलेटेड पॉवर सप्लाई में अन्तर (Difference Between Regulated and Unregulated Power Supply) :

अनरैगुलेटेड (Unregulated) पॉवर सप्लाई	रैगुलेटेड पॉवर सप्लाई
1. अनरैगुलेटेड (unregulated) पॉवर सप्लाई का d.c. टर्मिनल वोल्टेज उसके साथ जुड़े लोड के मान पर निर्भर करता है। लोड के मान को परिवर्तित (change) करने पर डी० सी० टर्मिनल वोल्टेज भी परिवर्तित हो जाता है।	1. रेगुलेटेड पॉवर सप्लाई का डी० सी० टर्मिनल वोल्टेज उसके साथ जुड़े लोड के मान पर निर्भर नहीं करता तथा लोड के मान को परिवर्तित (change) करने पर भी, डी० सी० टर्मिनल वोल्टेज स्थिर (fix) रहता है।
2. ए० सी० इनपुट के परिवर्तित होने पर अनरैगुलेटेड (unregulated) पॉवर सप्लाई का डी० सी० आउटपुट वोल्टेज परिवर्तित हो जाता है।	2. रैगुलेटेड पॉवर सप्लाई का डी० सी० टर्मिनल वोल्टेज ए० सी० इनपुट के परिवर्तित होने पर भी परिवर्तित नहीं होता।
3. ताप बदलने पर आउटपुट वोल्टेज परिवर्तित हो जाती है।	3. आउटपुट वोल्टेज पर ताप का प्रभाव नहीं पड़ता।

§ 10.4. वोल्टेज रैगुलेशन (Voltage Regulation) :

विभिन्न पॉवर सप्लाई की तुलना उनके वोल्टेज रैगुलेशन से की जाती है सामान्यतः, द्रो प्रकार के वोल्टेज रैगुलेशन परिभाषित किये गये हैं—

(i) लोड रैगुलेशन (Load regulation)—पॉवर सप्लाई के आउटपुट टर्मिनलों पर प्राप्त डी० सी० वोल्टेज लोड धारा पर निर्भर करती है। लोड प्रतिरोध के घटने पर लोड धारा बढ़ती है, जिससे पॉवर सप्लाई में अधिक ड्राप होता है, अतः, आउटपुट डी०सी० वोल्टेज का मान कम हो जाता है। लोड प्रतिरोध के बढ़ने पर उल्टा होता है।

लोड धारा को शून्य भार (no load) से पूर्ण भार (full load) पर परिवर्तित करने पर (या दूसरे शब्दों में, लोड धारा को शून्य से अधिकतम रेटेड मान पर करने पर) रैगुलेटेड आउटपुट वोल्टेज के मान में आये परिवर्तन को लोड रैगुलेशन कहते हैं।

$$\text{लोड रैगुलेशन} = V_{NL} - V_{FL}$$

$V_{NL} \Rightarrow$ शून्य भार धारा (no load current) पर लोड वोल्टेज

$V_{FL} \Rightarrow$ पूर्ण भार धारा (full load current) पर लोड वोल्टेज

उदाहरण के तौर पर यदि कोई पॉवर सप्लाई शून्य लोड पर 10 V प्रदान करती हो और पूर्ण लोड धारा पर 9·9 V प्रदान करती हो तो उसका लोड रैगुलेशन होगा—

$$\text{लोड रैगुलेशन} = 10\text{ V} - 9{\cdot}9\text{ V} = 0{\cdot}1\text{ V}$$

एक अच्छी पॉवर सप्लाई में फुल लोड वोल्टेज का मान जो लोड वोल्टेज से केवल slightly less होता है, अर्थात् लोड रैगुलेशन O को approach करता है।

प्रतिशत लोड रैगुलेशन (percentage load regulation)—लोड रैगुलेशन को शून्य लोड वोल्टेज (V_{NL}) से भाग देकर प्रतिशत लोड रैगुलेशन प्राप्त किया जा सकता है।

$$\%\ \text{भार रैगुलेशन (load regulation)} = \frac{V_{NL} - V_{FL}}{V_{NL}} \times 100\ \%$$

लाइन रैगुलेशन (Line regulation)—लाइन वोल्टेज की एक निश्चित रेंज में रैगुलेटेड आउटपुट वोल्टेज में आये परिवर्तन को लाइन रैगुलेशन या स्रोत (source) रैगुलेशन कहते हैं।

उदाहरण : यदि लाइन वोल्टेज का मान 230 ± 10 % है तो इसका अर्थ है कि लाइन वोल्टेज 207 V से 253 वोल्टेज तक परिवर्तित हो सकती है। यदि लाइन वोल्टेज के 253 V से 207 V पर परिवर्तित (change) होने पर आउटपुट वोल्टेज 10·1 V से 9·8 V हो जाती है तो लाइन रैगुलेशन (line regulation)—

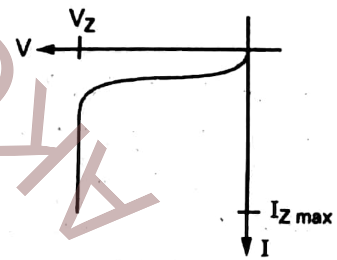
$$\text{लाइन रैगुलेशन} = 10{\cdot}1\text{ V} - 9{\cdot}8\text{ V} = 0{\cdot}3\text{ V}$$

"The d.c. voltage available across the output terminals of a given power supply depends upon load current. If the load current $I_{d.c.}$ is increased by decreasing R_L there is greater voltage drop in the power supply and hence smaller d.c. output voltage will be available. Reverse will happen if the load current decreases. The variation of output voltage w.r.t. the amount of load current drawn from the power supply is known as voltage regulation."

विचार प्रश्न : एक आदर्श पॉवर सप्लाई का वोल्टेज रैगुलेशन कितना होगा ?

§ 10.5. ज़ीनर डायोड का प्रयोग करके रैगुलेटर परिपथ प्राप्त करना (To Obtain Regulator Circuit with the Help of Zener Diode) :

किसी सामान्य डायोड के एक्रॉस रिवर्स वोल्टेज को बढ़ाने पर उसमें ब्रेकडाउन हो जाता है। जो डायोड ब्रेकडाउन क्षेत्र में कार्य करने के लिये विशेष तौर पर डिजाइन किये जाते हैं, उन्हें ज़ीनर डायोड कहते हैं।



चित्र 10.2—ज़ीनर डायोड अभिलक्षण

एक सामान्य डायोड कभी ब्रेकडाउन क्षेत्र में कार्य नहीं करता किन्तु एक ज़ीनर डायोड सबसे अच्छा कार्य ब्रेकडाउन क्षेत्र में ही करता है। इस प्रकार वोल्टेज नियमन में प्रयोग किया जाने वाले सभी

AK TECHNICAL CLASSES

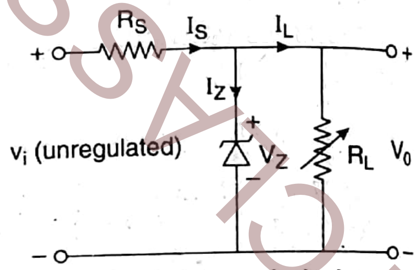
Scanned with CamScanner

परिपथों में ज़ीनर डायोड एक प्रकार से रीढ़ की हड्डी होता है, तथा लोड प्रतिरोध या लाइन वोल्टेज का मान परिवर्तित (change) होने पर भी टर्मिनल वोल्टेज का मान स्थिर (fix) कर देता है।

चित्र (10.2) से पता चलता है कि ब्रेकडाउन क्षेत्र में आ जाने के पश्चात् डायोड के एक्रौस वोल्टेज नियत हो जाता है। डायोड की डोपिंग में परिवर्तन करके ब्रेकडाउन वोल्टेज का मान 2 V से 200 V तक परिवर्तित किया जा सकता है।

जीनर डायोड रैगुलेटर (Zener diode regulator)—

प्रचालन—इस परिपथ में जीनर डायोड अपने ब्रेकडाउन क्षेत्र में प्रचालित होगा तथा उसके एक्रौस वोल्टेज उसके ब्रेकडाउन वोल्टेज V_Z के बराबर होगा। इस प्रकार आउटपुट वोल्टेज नियत रहेगी। यदि इनपुट वोल्टेज (Input voltage) का मान बदलता है या भार (load) का मान बदलता है तो भी आउटपुट वोल्टेज पर कोई प्रभाव नहीं पड़ेगा तथा आउटपुट वोल्टेज नियत ही प्राप्त होगी।



चित्र 10.3—जीनर डायोड रेगुलेटर

चित्र (10.3) से $V_O = V_z$

चूँकि V_2 नियत है अतः V_0 भी नियत रहेगा।

(i) यदि लोड R_L का मान परिवर्तित किया जाये—चित्र 10.3 से पता चलता है कि, चूँकि V_z नियत है इसलिये V_O भी नियत रहेगा।

$$V_O = I_L R_L.$$

चूँकि $V_O = V_z$, इसलिये V_z के नियत रहने के कारण V_O भी नियत रहेगा।

यदि लोड प्रतिरोध R_L को कम कर दिया जाये तो लोड धारा I_2 बढ़ जायेगी।

चूँकि $I_z = I_s - I_L$, इसलिये जीनर धारा कम हो जायेगी।

यदि लोड प्रतिरोध R_L को बढ़ा दिया जाये तो लोड धारा कम हो जायेगी तथा इससे जीनर धारा बढ़ जायेगी।

इस प्रकार हम देखते हैं कि लोड का मान परिवर्तित करने पर लोड धारा परिवर्तित हो जाती है, तथा जीनर धारा भी परिवर्तित हो जाती है पर आउटपुट वोल्टेज परिवर्तित नहीं होती।

उदाहरण : यदि $V_Z = 10$ V, $V_i = 15$ V, $R_S = 1$ kΩ

तो $$I_s = \frac{V_i - V_z}{R_S} = \frac{15-10}{1\text{ k}\Omega} = 5\text{ mA}$$

यदि $$R_L = 5\text{ k}\Omega$$

तो $$I_L = \frac{V_O}{R_L} = \frac{V_z}{R_L} = \frac{10}{5} = 2\text{ mA}$$

अतः $$I_z = I_s - I_L = 3\text{ mA}$$

यदि $$R_L = 10\text{ k}\Omega$$

तो $$I_L = \frac{10}{10} = 1\text{ mA}$$

अतः $$I_z = 5 - 1 = 4\text{ mA}$$

अतः R_L का मान बदलने पर लोड धारा तथा जीनर धारा तो बदलेगी, किन्तु आउटपुट वोल्टेज $V_O = V_z = 10$ V पर स्थिर रहेगी।

(ii) यदि इनपुट वोल्टेज के मान में परिवर्तन हो जाये—इनपुट वोल्टेज के मान में परिवर्तन होने पर लोड धारा के मान में कोई परिवर्तन नहीं होगा क्योंकि आउटपुट की टर्मिनल वोल्टेज V_O का मान जीनर वोल्टेज V_z पर स्थिर रहेगा। श्रेणी धारा (series current) I_s का मान बदलेगा तथा इससे जीनर धारा I_z का मान बदल जायेगा।

माना $V_z = 10$ V $R_L = 10$ kΩ $R_S = 1$ kΩ

$$I_L = \frac{V_O}{R_L} = \frac{V_z}{R_L} = \frac{10\text{ V}}{10\text{ k}\Omega} = 1\text{ mA}$$

यदि इनपुट वोल्टेज (input voltage) $V_i = 15$ V

तो $$I_s = \frac{V_i - V_z}{R} = \frac{15-10}{1} = 5\text{ mA}$$

$$I_z = 5\text{ mA} - 1\text{ mA} = 4\text{ mA}$$

यदि इनपुट वोल्टेज (input voltage) बढ़कर 20 V हो जाये तो

तो $$I_s = \frac{20-10}{1} = 10\text{ mA}$$

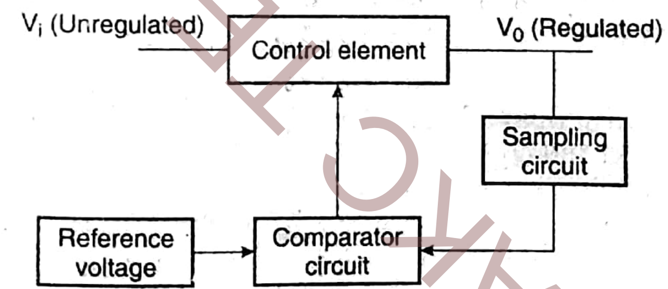
$$I_z = 10\text{ mA} - 1\text{ mA} = 9\text{ mA}$$

इस प्रकार हम देखते हैं कि इनपुट वोल्टेज या लोड प्रतिरोध के बदलने पर जीनर धारा का मान समंजित (adjust) हो जाता है, पर जीनर वोल्टेज नियत (zener voltage constant) होने के कारण आउटपुट वोल्टेज नियत (output voltage constant) रहता है।

अभ्यास प्रश्न : **चित्र 10.3 में इनपुट व आउटपुट के मध्य ग्राफ बनाइये (a) यदि परिपथ में जीनर डायोड न लगा हो (b) यदि परिपथ में $V_z = 15$ V का जीनर डायोड लगा हो।**

§ 10.6. श्रेणी नियमक (Series Regulator) :

श्रेणी रैगुलेटर सर्किट का ब्लॉक डायग्राम चित्र 10.4 में दिखाया गया है।



चित्र 10.4—श्रेणी रेगुलेटर का ब्लॉक डायग्राम

इसमें सैम्पलिंग परिपथ (sampling circuit), आउटपुट वोल्टेज को तुलनाकारी (comparator) को पुनः निविष्ट (feedback) करता है। तुलनाकारी (comparator) का कार्य

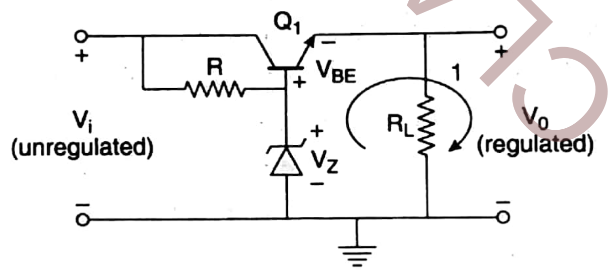
Scanned with CamScanner

इस पुनः निविष्ट (feedback) की गई वोल्टेज को निर्दिष्ट वोल्टेज (reference voltage) से तुलना करने का होता है। नियंत्रण अवयव (control element) यह निश्चित करता है कि इनपुट में से कितनी वोल्टेज आउटपुट को देनी है।

1. यदि आउटपुट वोल्टेज अपनी निश्चित वोल्टेज से बढ़ने लगती है तो तुलनाकारी सर्किट नियंत्रण अवयव को आउटपुट कम करने का निर्देश देता है।
2. यदि आउटपुट वोल्टेज कम होने लगती है तो तुलनाकारी सर्किट नियंत्रण अवयव को आउटपुट अधिक करने का निर्देश देता है।

इस परिपथ में नियंत्रण अवयव (control element) श्रेणीक्रम में लगा है, अतः, इसे श्रेणी रैगुलेटर (series regulator) कहते हैं।

श्रेणी रैगुलेटर परिपथ (Series regulator circuit)—चित्र 10.5 में श्रेणी रैगुलेटर का व्यवहारिक परिपथ दिखाया गया है। इसमें ट्रांजिस्टर Q_1 सिरीज़ कन्ट्रोल अवयव (element) है



चित्र 10.5—श्रेणी रेगुलेटर परिपथ

तथा ज़ीनर डायोड निर्दिष्ट वोल्टेज (reference voltage) प्रदान करता है। Loop 1 में किरचॉफ वोल्टेज नियम लगाने पर—

$$V_0 = V_Z - V_{BE}$$

V_Z का मान V_{BE} की तुलना में काफी अधिक होने के कारण,

$$V_0 = V_Z \quad (\because V_Z >> V_{BE})$$

V_Z के स्थिर होने के कारण, V_0 भी स्थिर रहेगा।

प्रचालन—इसके प्रचालन को हम निम्न प्रकार से समझा सकते हैं।

समी० (i) से—

$$V_0 = V_Z - V_{BE}$$

या

$$V_{BE} = V_Z - V_0 \quad \text{...(ii)}$$

(i) यदि V_0 का मान घटता है तो V_{BE} का मान बढ़ने लगता है [समीकरण (ii) के द्वारा]। इससे Q_1 अधिक चालन करता है तथा आउटपुट वोल्टेज बढ़ जाती है तथा अपने नियत मान पर आ जाती है।

(ii) यदि आउटपुट वोल्टेज बढ़ने लगता है तो बेस एमीटर वोल्टेज V_{BE} के कम होने के कारण Q_1 का चालन कम हो जाता है, तथा आउटपुट धारा कम हो जाती है, जिससे आउटपुट वोल्टेज वापस अपने नियत मान पर आ जाती है।

अतः, हम देखते हैं कि आउटपुट वोल्टेज का मान V_Z पर स्थिर रहता है। यदि इनपुट mains में या लोड में variations होते हैं, तो भी फीडबैक के कारण आउटपुट स्थिर रहती है।

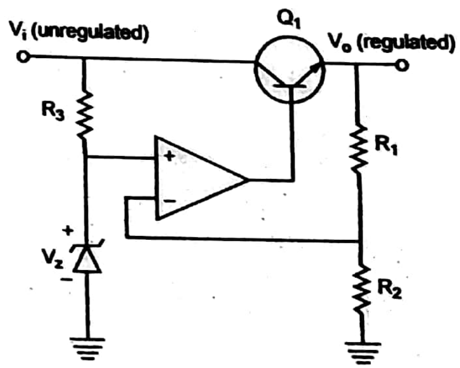
"Fig. 10.5 shows a simple series voltage regulator using a transistor and zener diode. The circuit is called a series voltage regulator because the load current passes through the series transistor Q_1. The unregulated d.c. supply is fed to the input terminals and the regulated output is obtained across the load. The zener diode provides the reference voltage.

***Operation.** The base voltage of transistor Q_1 is held to relatively constant voltage across the zener diode. For example, if 10 V zener (i.e., $V_Z = 10\,V$) is used, the base voltage of Q_1 will remain approximately 10 V.*

(i) If the output voltage decreases, the increased base-emitter voltage causes transistor Q_1 to conductor more, thereby raising the output voltage. As a result, the output voltage is maintained at a constant level.

(ii) If the output voltage increases, the decreased base-emitter voltage causes transistor Q_1 to conduct less, thereby reducing the output voltage. Consequently, the output voltage is maintained at a constant level."

ऑपरेशनल प्रवर्धक श्रेणी रैगुलेटर—चित्र 10.6 में ऑपरेशनल प्रवर्धक का प्रयोग करके श्रेणी रैगुलेटर सर्किट दिखाया गया है। ऑपरेशनल प्रवर्धक R_1 तथा R_2 द्वारा बनाये गये पुनः निविष्ट परिपथ से प्राप्त होने वाली वोल्टेज तथा ज़ीनर डायोड से प्राप्त होने वाली निर्दिष्ट वोल्टेज की तुलना करता है। यदि आउटपुट में कोई परिवर्तन आता है तो ट्रांजिस्टर Q_1 के चालन को कन्ट्रोल करके आउटपुट वोल्टेज को कन्ट्रोल किया जाता है।



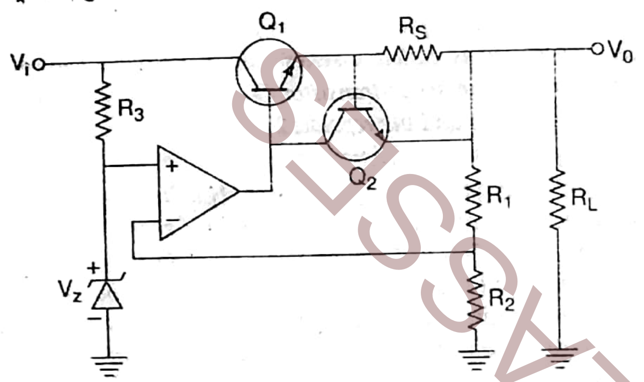
चित्र 10.6—op-amp श्रेणी रेगुलेटर

आउटपुट वोल्टेज, $V_0 = \left(1 + \frac{R_1}{R_2}\right) V_Z$

धारा सीमन परिपथ (current limiting circuit)—सिरीज़ रैगुलेटर को शॉर्ट सर्किट या ओवरलोड से बचाने हेतु धारा सीमन (current limiting) का प्रयोग किया जाता है, जिसे चित्र 10.7 में प्रदर्शित किया गया है।

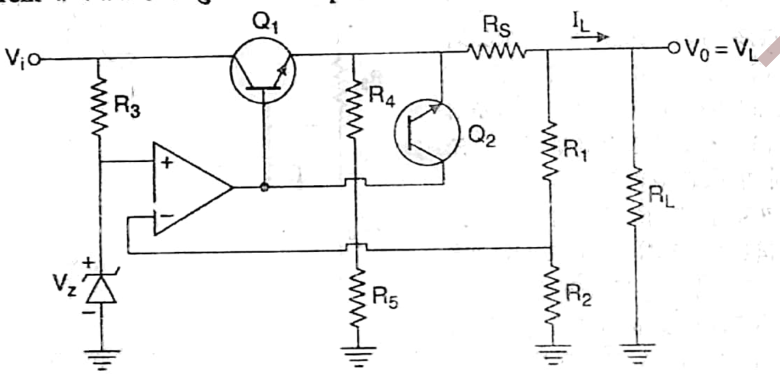
जैसे-जैसे लोड धारा बढ़ती है, शार्ट सर्किट सैन्सिग प्रतिरोध R_{sc} (short circuit sensing resistor) पर वोल्टेज ड्राप बढ़ता है। यदि R_{sc} पर वोल्टेज ड्रॉप बहुत अधिक हो जाता है, तो वह Q_2 को ON कर देता है जिससे Q_1 की बेस धारा divert हो जाती है, जिससे लोड R_L पर उससे अधिक धारा वृद्धि नहो होने पाती। अतः, R_{sc} व Q_2 के कारण अधिकतम लोड धारा सीमित हो जाती है।

Scanned with CamScanner



चित्र 10.7—करंट लिमिटिंग वोल्टेज रैगुलेटर

फोल्डबैक लिमिटिंग (Foldback Limiting) – चित्र 10.8 में फोल्डबैक लिमिटिंग प्रदर्शित है। यह आउटपुट धारा व आउटपुट वोल्टेज के मान को सीमित करती है तथा लोड को over current से बचाती है व रैगुलेटर को भी protect करती है।

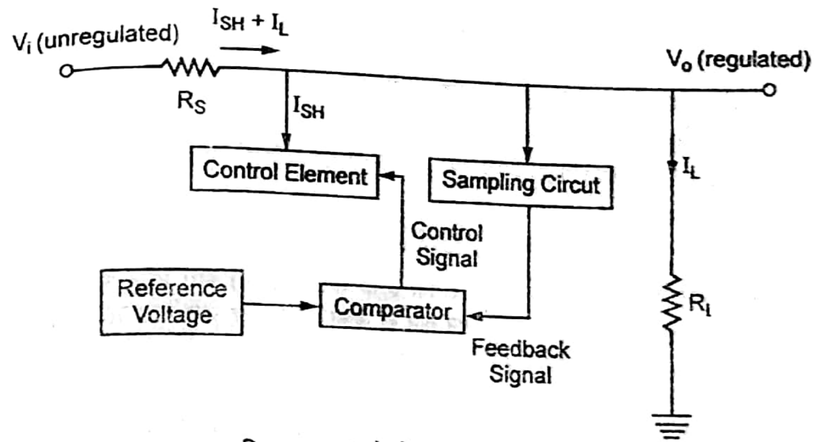


चित्र 10.8—फोल्डबैक लिमिटिंग श्रेणी रैगलेटर परिपथ

फोल्टबैक लिमिटिंग वोल्टेज डिवाइडर R_4 व R_5 द्वारा प्रदान की जाती है। यह डिवाइडर परिपथ Q_1 की एमीटर वोल्टेज को sense करता है। यदि I_L का मान अधिकतम मान तक बढ़ जाता है, तो R_{sc} पर वोल्टेज ड्राप बढ़ने से Q_2 ON हो जाता है तथा current limiting प्रदान करता है। यदि लोड प्रतिरोध को कम कर दिया जाये, तो Q_2 को ON करने वाली वोल्टेज कम हो जाती है जिससे V_L के कम होने से I_L भी कम हो जाती है, इस action को foldback limiting जाता है। जब लोड प्रतिरोध का मान अपनी रेटेड value पर वापस पहुँच जाता है, तो परिपथ पुनः वोल्टेज रैगुलेशन प्रारम्भ कर देता है।

§ 10.6. शंट नियमन (Shunt Regulation) :

शंट रैगुलेटर परिपथों में धारा को लोड से शंट करके नियन्त्रण प्राप्त किया जाता है। इसका ब्लॉक डायग्राम चित्र (10.9) में दिखाया गया है।



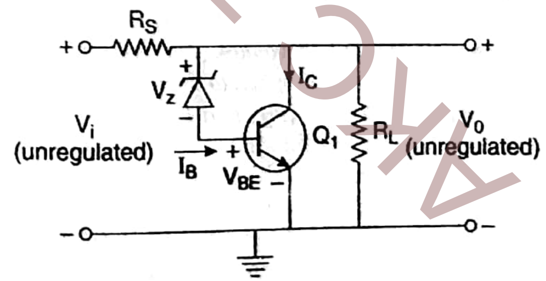
चित्र 10.9—शंट रैगुलेटर का ब्लॉक डायग्राम

यदि इनपुट वोल्टेज अनरैगुलेटेड (input unregulated) हो, तो आउटपुट वोल्टेज को रैगुलेट के लिये धारा का कुछ भाग नियंत्रक अवयव (control element) द्वारा खींच लिया जाता है। यदि लोड के मान में परिवर्तन होने पर लोड वोल्टेज परिवर्तित होने लगती है तो सैम्पलिंग (sampling) परिपथ द्वारा तुलनाकारी (comparator) को पुनः निविष्ट सिगनल (feedback signal) दिया जाता है। इसके पश्चात् तुलनाकारी नियंत्रक अवयव करने (control element) को नियंत्रण सिगनल (control signal) प्रदान करता है तथा इससे नियंत्रक अवयव (control element) द्वारा शंट (shunt) की जाने वाली धारा को परिवर्तित करके आउटपुट वोल्टेज को नियत रखा जाता है।

(1) यदि आउटपुट वोल्टेज बढ़ने लगती है तो कम्पेरेटर सर्किट कन्ट्रोल एलीमेंट को अधिक धारा शंट करने का निर्देश देता है जिससे आउटपुट धारा कम हो जाती है तथा आउटपुट वोल्टेज अपने नियत मान पर वापस आ जाती है।

(2) यदि आउटपुट वोल्टेज घटने लगती है तो कम्पेरेटर सर्किट कन्ट्रोल एलीमैंट को कम धारा शंट करने का निर्देश देता है जिससे आउटपुट धारा बढ़ जाती है तथा आउटपुट वोल्टेज अपने नियत मान पर वापस आ जाती है।

ट्रांजिस्टर शंट रैगुलेटर (Transistor shunt regulator)—चित्र 10.10 में ट्रांजिस्टर शंट रैगुलेटर दिखाया गया है। इसमें कन्ट्रोल अवयव (ट्रांजिस्टर Q_1) समानान्तर में लगा है इसलिये इसे शंट रैगुलेटर कहते हैं। ज़ीनर डायोड निर्दिष्ट वोल्टेज (reference voltage) प्रदान करता है।



चित्र 10.10—ट्रांजिस्टर शंट रैगुलेटर

Scanned with CamScanner

चित्र (10.10) में किरचॉफ वोल्टेज नियम लगाने पर—

$$V_0 = V_Z + V_{BE} \quad ...(i)$$

V_{BE} का मान V_Z की तुलना में नगण्य मानने पर $V_0 = V_Z$
V_Z के नियत होने के कारण V_0 भी नियत रहेगा

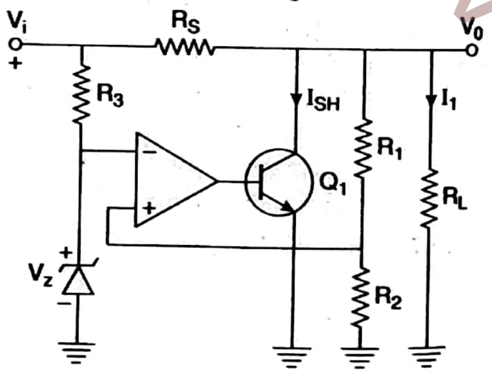
प्रचालन—इसके प्रचालन को निम्न प्रकार से समझा सकते हैं—

समीकरण (i) से, $V_0 = V_Z + V_{BE}$

या $V_{BE} = V_0 - V_Z \quad ...(ii)$

1. यदि आउटपुट का मान घटने लगता है तो समीकरण (ii) द्वारा V_{BE} का मान घटने लगता है जिससे Q_1 का चालन कम हो जाता है तथा वह कम धारा शंट (current shunt) करने लगता है। इससे आउटपुट धारा के मान में वृद्धि होती है तथा आउटपुट वोल्टेज अपने नियत मान पर वापस आ जाती है।
2. यदि आउटपुट का मान बढ़ने लगता है तो समीकरण (ii) द्वारा V_{BE} भी बढ़ जाती है, तथा Q_1 का चालन बढ़ जाता है तथा वह अधिक धारा शंट करने लगता है। इससे आउटपुट धारा में कमी आ जाती है तथा आउटपुट वोल्टेज कम होकर अपने नियत मान पर वापस आ जाती है।

ऑपरेशनल प्रवर्धक शंट वोल्टेज रैगुलेटर (Operational amplifier shunt voltage regulator)—चित्र 10.11 में ऑपरेशनल प्रवर्धक का प्रयोग करके शंट रैगुलेटर दिखाया गया है। तुलनाकारी (comparator) का कार्य R_1 तथा R_2 द्वारा प्राप्त पुनः निविष्ट वोल्टेज (feedback voltage) तथा ज़ीनर डायोड द्वारा प्राप्त निर्दिष्ट वोल्टेज (reference voltage) की तुलना करने का होता है। तुलनाकारी (Op-amp) ट्रांजिस्टर Q_1 को कन्ट्रोल सिगनल (control signal) प्रदान करता है जिससे ट्रांजिस्टर (transistor) द्वारा शंट की जाने वाली धारा कम या अधिक होती है। इस प्रकार आउटपुट को एक निश्चित मान पर स्थिर रखा जा सकता है।



चित्र 10.11—Op-amp शंट रैगुलेटर

"A shunt voltage regulator provides regulation by shunting current away from the load to regulate the output voltage. The voltage drop across series resistance depends upon the current supplied to the load R_L. The output voltage is equal to the sum of zener voltage (V_Z) and transistor base-emitter voltage, (V_{BE}).

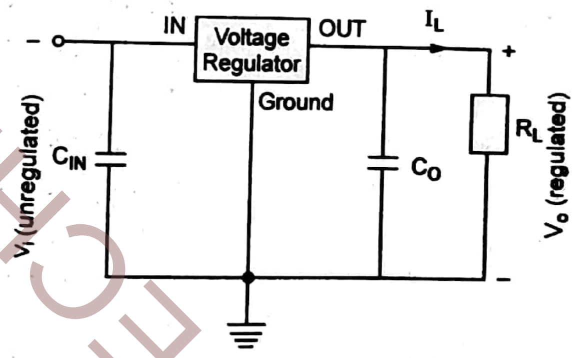
If the load resistance decrease, the current through base of transistor decreases. As a result, less collector current is shunted. Therefore, the load current becomes larger, thereby maintaining the regulated voltage across the load. Reverse happens should the load resistance increase."

§ 10.7. आई० सी० वोल्टेज रैगुलेटर (I.C. Voltage Regulator) :

1960 के पश्चात् आई० सी० (I.C.) निर्माताओं ने वोल्टेज रैगुलेटर्स को आई० सी० चिप (I.C. chip) पर बनाना प्रारम्भ किया। आजकल उपलब्ध आई० सी० वोल्टेज रैगुलेटर (I.C. voltage regulators) में केवल तीन पिन होती हैं। एक अनरैगुलेटेड इनपुट (unregulated input) के लिये, एक रैगुलेटेड आउटपुट (regulated output) के लिये तथा एक भूसम्पर्कन (ground) के लिये। यह आई० सी० रेगुलेटर (I.C. Regulator) 100 mA से कई एम्पियर तक लोड धारा प्रदान कर सकते हैं। यह सस्ते तथा प्रयोग में आसान होने के कारण अधिक प्रचलित (popular) होते जा रहे हैं। दो बाईपास संधारित्र के अलावा इन रैगुलेटरों में कोई बाहरी अवयव लगाने की आवश्यकता नहीं होती।

इस प्रकार के रैगुलेटर सर्किट में एक निर्दिष्ट स्रोत, तुलनाकारी, कन्ट्रोल एलीमैंट अत्याधिक भार सुरक्षा सभी एक आई० सी० चीप (I.C. chip) में बना होता है। यह आई० सी० एक नियत धनात्मक वोल्टेज या एक नियत ऋणात्मक वोल्टेज प्रदान कर सकते हैं। परिवर्तनीय वोल्टेज प्रदान करने वाले I.C. भी बाजार में उपलब्ध हैं।

तीन टर्मिनल वाले I.C. रैगुलेटर—जैसा कि बताया जा चुका है कि वोल्टेज रैगुलेटर I.C. में तीन टर्मिनल होते हैं। इस रैगुलेटर को लोड से चित्र 10.12 के अनुसार जोड़ा जाता है। एक टर्मिनल पर अनियन्त्रित डी० सी० प्रयुक्त (apply) की जाती है तथा दूसरे टर्मिनल पर रैगुलेटेड डी० सी० प्राप्त की जाती है। तीसरे टर्मिनल को भू-सम्पर्कित कर दिया जाता है।



चित्र 10.12—तीन टर्मिनल वाला IC रैगुलेटर

नियत धनात्मक वोल्टेज रैगुलेटर (Fixed positive voltage regulator)—नियत धनात्मक वोल्टेज रैगुलेटर 78XX श्रेणी से प्राप्त किये जा सकते हैं। यह रैगुलेटर 5 वोल्ट से 24 V तक रैगुलेटेड वोल्टेज प्रदान करते हैं। XX द्वारा आउटपुट वोल्टेज ज्ञात की जा सकती है, जैसे 7805 का अर्थ है कि आउटपुट 5 V प्राप्त होगी। इसी प्रकार 7812 से 12 वोल्ट आउटपुट प्राप्त होगी। धनात्मक रैगुलेटरों की तालिका 10.1 में दर्शायी गई है।

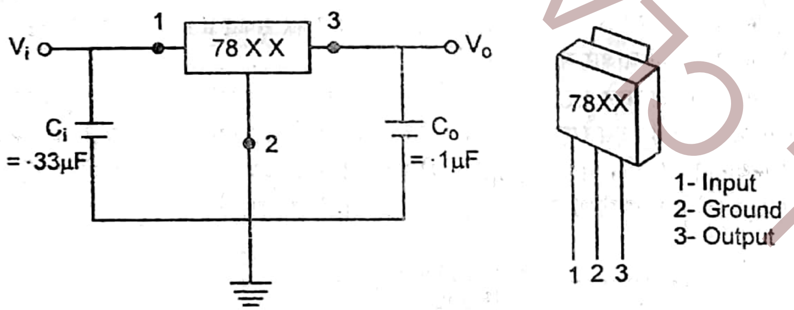
इस तालिका से पता चलता है कि नियत आउटपुट (fix output) प्राप्त करने के लिये न्यूनतम इनपुट वोल्टेज, आउटपुट वोल्टेज से अधिक होती है। जैसे 7805 से +5 V रैगुलेटेड आउटपुट प्राप्त करने के लिये इनपुट पर कम से कम 7·3 V देना आवश्यक है। चित्र 10.13 देखें।

AK TECHNICAL CLASSES

Scanned with CamScanner

तालिका 10.1 : 78 सिरीज के IC रैगुलेटर्स का विवरण

I.C. Number	Output Voltage (V)	Minimum V_i (V)
7805	+ 5	7·3
7806	+ 6	8·3
7808	+ 8	10·5
7810	+ 10	12·5
7812	+ 12	14·6
7815	+ 15	17·7
7818	+ 18	21·0
7824	+ 24	27·1



चित्र 10.13—IC वोल्टेज रैगुलेटर

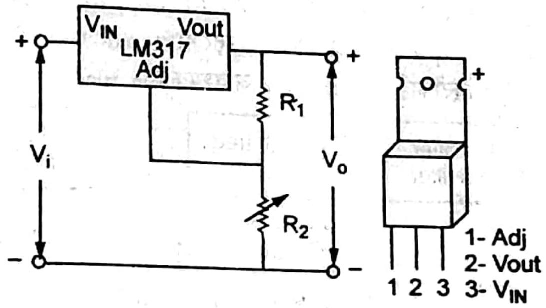
नियत ऋणात्मक वोल्टेज रैगुलेटर (Fixed negative voltage regulator)—79XX आई० सी० श्रेणी (I.C. series) ऋणात्मक वोल्टेज रैगुलेटर की सिरीज है। 78 सिरीज से समान ही ऋणात्मक रैगुलेटर (negative regulator) भी एक नियत वोल्टेज (fix voltage), आउटपुट पर तभी प्रदान कर पाते हैं जब उनके इनपुट पर न्यूनतम इनपुट वोल्टेज लगा हो। उदाहरणत: 7905 I.C. के आउटपुट पर –5 V तभी प्राप्त हो सकेगी जब उसके इनपुट पर कम से कम – 7·3 V प्रदान (apply) की जाये।

79 की सिरीज की तालिका अगले पृष्ठ पर दर्शायी गई है (तालिका 10.2)।

तालिका 10.2 : 79 की सिरीज की तालिका

I.C. Number	Output Volatage (V)	Minimum V_i (V)
7905	–5	– 7·3
7906	– 6	– 8·4
7908	– 8	– 10·5
7909	– 9	– 11·5
7912	– 12	– 14·6
7915	– 15	– 17·7
7918	– 18	– 20·8
7924	–24	– 27·1

परिवर्ती वोल्टेज रैगुलेटर (Variable voltage regulator)—इन रैगुलेटरों द्वारा हम नियन्त्रित आउटपुट वोल्टेज को अपनी इच्छानुसार किसी मान पर सेट (set) कर सकते हैं। उदाहरणत: LM 317 (चित्र 10.14) I.C. को 1·2 V से 37 V तक, किसी भी मान की नियन्त्रित आउटपुट वोल्टेज प्राप्त करने के लिये सेट (set) किया जा सकता है। इसके लिये परिपथ चित्र 10.14 में दिखाया गया है।



चित्र 10.14—परिवर्ती वोल्टेज रैगुलेटर

R_1 तथा R_2 के मान परिवर्तित करके आउटपुट को 1·2 से 37 V तक सेट कर सकते हैं आउटपुट मान की निम्न समीकरण द्वारा गणना की जा सकती है—

$$V_0 = V_{ref}\left(1 + \frac{R_2}{R_1}\right)$$

LM 317 के लिये $V_{Ref} = 1{\cdot}25$

यदि $R_2 = 10\ k\Omega$ तथा

$$R_1 = 1\ k\Omega$$

तो
$$V_0 = 1{\cdot}25\left(1 + \frac{10}{1}\right) = 13{\cdot}75\ V$$

§ 10.8. 723 IC रैगुलेटर्स (723 IC Regulators) :

अब तक आपने जो रैगुलेटर्स पढ़े, वह लीनियर रैगुलेटर्स की श्रेणी में आते हैं, अर्थात् इनके एक्टिव element की प्रतिबाधा को continuously vary करके लोड को आवश्यक धारा सप्लाई की जाती है। इसके विपरित स्विचिंग रैगुलेटर्स periodic pulses के रूप में लोड को धारा प्रदान करता है। मोटोरोला (Motorola) का IC MC1723 एक general purpose regulator है, जो कई प्रकार से प्रयोग किया जा सकता है जैसे fixed पाजिटिव अथवा निगेटिव आउटपुट वोल्टेज रैगुलेटर, परिवर्ती रैगुलेटर अथवा स्विचिंग रैगुलेटर। हालांकि इसको 150 mA लोड धारा प्रदान करने हेतु डिजाइन किया गया है, परन्तु इस बाहरी pass transistors की सहायता से इसकी धारा क्षमता को कई amperes तक बढ़ाया जा सकता है।

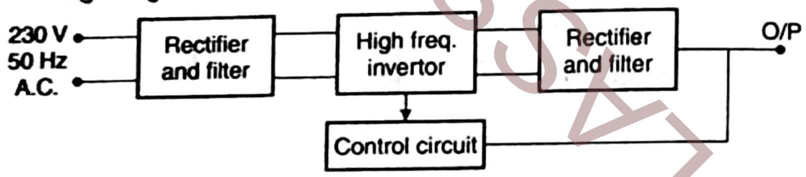
§ 10.9. स्विच्ड मोड पॉवर सप्लाई (Switched Mode Power Supply or SMPS) :

लीनियर वोल्टेज रैगुलेटर्स की कमियों को दूर करने हेतु आधुनिक डिजिटल उपकरणों (जैसे टेलीफोन एक्सचेंज, PCs, रोबोटिक्स इत्यादि) में switch mode power supply को use किया

Scanned with CamScanner

जाता है। इन सिस्टमों को compact, light weight व highly energy efficient सप्लाई की आवश्यकता होती है, जो कि SMPS द्वारा पूर्ण की जाती है।

SMPS का ब्लॉक डायग्राम चित्र 10.15 में प्रदर्शित है। इसमें 50 Hz इनपुट लाइन वोल्टेज को रैक्टीफाई तथा फिल्टर किया जाता है। इस फिल्टर की गई डी० सी० वोल्टेज को उच्च आवृत्ति पर chopper switch द्वारा chop किया जाता है। इस chopped voltage को ट्रांसफॉर्मर की primary पर apply किया जाता है तथा आवश्यक स्तर पर step down किया जाता है। ट्रांसफॉर्मर की आउटपुट को पुनः रैक्टीफाई व फिल्टर करके आवश्यक डी० सी० वोल्टेज प्राप्त की जाती है।



चित्र 10.15—SMPS का ब्लॉक डायग्राम

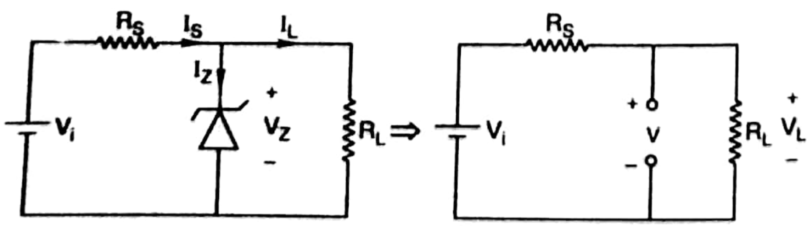
आउटपुट वोल्टेज को एक कन्ट्रोल परिपथ द्वारा sense किया जाता है। ड्राइवर परिपथ को correction signal प्रदान करता है जिससे स्विच का ON/OFF टाइम vary होता है तथा आउटपुट में यदि कोई चेंज होती है, तो वह compensate हो जाती है। SMPS में पॉवर स्विचिंग युक्ति switched mode में operate होती है। दूसरे शब्दों में, इसको कट-ऑफ तथा संतृप्त मोड में प्रचालित किया जाता है। अतः यह लीनियर सप्लाई से अधिक efficient होती है।

संख्यात्मक प्रश्न (Numerical Questions)

नोट : इन प्रश्नों को हल करते समय निम्न बातों का ध्यान रखें—

(i) ध्यान रखें कि यदि ज़ीनर डायोड पर लगने वाली रिवर्स वोल्टेज V का मान उसके ज़ीनर वोल्टेज V_Z से अधिक है, तो ज़ीनर डायोड ऑन रहेगा अर्थात् उस पर वोल्टेज का मान V_Z रहेगा। यदि उसकी रिवर्स वोल्टेज V का मान V_Z से कम है तो डायोड ऑफ अर्थात् खुला परिपथ रहेगा।

(ii) चैक करें कि ज़ीनर डायोड ब्रेकडाउन क्षेत्र में है या नहीं अर्थात उस पर लगने वाली रिवर्स वोल्टेज का मान उसकी ब्रेकडाउन वोल्टेज से अधिक है या नहीं। इसके लिये ज़ीनर डायोड को परिपथ से हटा कर (अर्थात open circuit करके) उस open circuit के एक्रोस वोल्टेज की गणना करें (चित्र 10.16)।



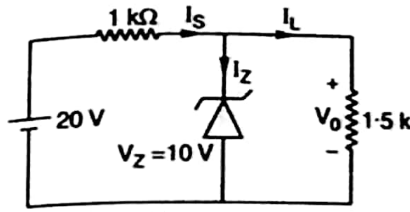
चित्र 10.16

वोल्टेज डिवाइडर नियम के अनुसार—

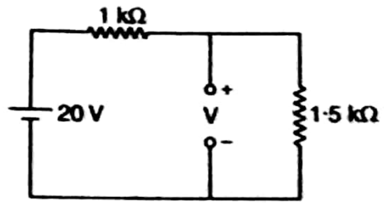
$$V = V_L = \frac{R_L}{R_S + R_L} V_i$$

यदि $V \geq V_Z$, तो डायोड ब्रेकडाउन क्षेत्र में होगा तथा उस पर वोल्टेज V_Z नियत रहेगी और यदि $V < V_Z$ तो डायोड ऑफ रहेगा।

प्रश्न 1 : चित्र 10.17 में प्रदर्शित परिपथ में I_L, I_Z, I_S तथा V_0 का मान ज्ञात करें।



चित्र 10.17



चित्र 10.18

हल : चैक करें कि डायोड ब्रेकडाउन क्षेत्र में है या नहीं (चित्र 10.18)

$$V = \frac{1 \cdot 5}{1 + 1 \cdot 5} \times 20 = \frac{1 \cdot 5}{2 \cdot 5} \times 20 = 12 \text{ V}$$

अतः, $V = 12$ V

तथा $V_Z = 10$ V (प्रश्न के अनुसार)

चूंकि $V > V_Z$, अतः डायोड ब्रेकडाउन क्षेत्र में है।

अतः $V_0 = V_Z = 10$ V.

लोड धारा $I_R = \frac{V_Z}{R_L} = \frac{10 \text{ V}}{1 \cdot 5 \text{ k}\Omega} = 6 \cdot 66$ mA

श्रेणी प्रतिरोध धारा $I_S = \frac{V_i - V_Z}{R_L} = \frac{(20 - 10) \text{ V}}{1 \text{ k}\Omega} = \frac{10 \text{ V}}{1 \text{ k}\Omega}$

अतः $I_S = 10$ mA

ज़ीनर धारा $I_Z = I_S - I_R = (10 - 6 \cdot 66)$ mA

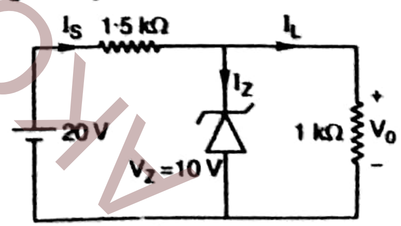
$= 3 \cdot 34$ mA

प्रश्न 2 : चित्र 10.19 में प्रदर्शित परिपथ में I_L, I_Z, I_S तथा V_0 के मान ज्ञात कीजिये।

हल : चैक करें कि डायोड ब्रेकडाउन क्षेत्र में है या नहीं। ज़ीनर डायोड को खुला परिपथ करने पर खुला परिपथ के एक्रोस वोल्टेज—

$$V = \frac{1}{1 + 1 \cdot 5} \times 20$$
$$= 8 \text{ V}$$

अतः, $V = 8$ V



चित्र 10.19

Scanned with CamScanner

तथा $V_Z = 10\text{ V}$ (प्रश्न के अनुसार)

चूँकि $V < V_Z$, डायोड ऑफ रहेगा, तथा खुला परिपथ रहेगा (चित्र 10.20)

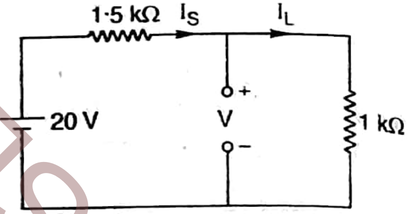
अतः, $V_0 = V = 8\text{ V}$

$$I_L = \frac{V_0}{R_L} = \frac{8\text{ V}}{1\text{ k}\Omega} = 8\text{ mA}$$

$I_Z = 0\text{ mA}$

(ज़ीनर डायोड ऑफ है)

$I_S = I_L - I_Z = 8\text{ mA}$



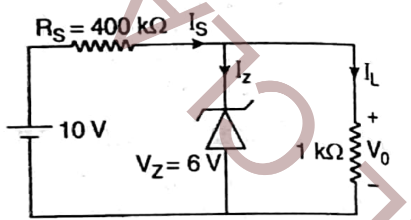
चित्र 10.20

प्रश्न 3 : चित्र 10.21 में प्रदर्शित परिपथ में I_L, I_Z, I_S तथा V_0 का मान ज्ञात करें।

हल : चैक करें कि ज़ीनर डायोड ब्रेकडाउन क्षेत्र में है या नहीं। ज़ीनर डायोड को खुला परिपथ करने पर खुला परिपथ के एक्रौस वोल्टेज

$$V = \frac{1\text{ k}\Omega}{1\text{ k}\Omega + 0{\cdot}4\text{ k}\Omega} \times 10\text{ V}$$

$= 8{\cdot}1\text{ V}$



चित्र 10.21

चूँकि $V > V_Z$ ज़ीनर डायोड ब्रेकडाउन अवस्था में रहेगा।

अतः, $V_0 = V_Z = 6\text{ V}$

लोड धारा $I_L = \dfrac{V_0}{R_L} = \dfrac{6\text{ V}}{1\text{ k}\Omega} = 6\text{ mA}$

श्रेणी प्रतिरोध धारा $I_S = \dfrac{V_i - V_0}{R_S}$.

$$= \frac{(10-6)\text{ V}}{0{\cdot}4\text{ k}\Omega} = 10\text{ mA}$$

ज़ीनर धारा $I_Z = I_S - I_L = 10 - 6 = 4\text{ mA}$

नोट : *श्रेणी प्रतिरोध के न्यूनत मान की गणना करना (Calculation of Minimum Series Resistance Required) :*

समीकरण 5.22 के अनुसार— $V_0 = V_i - I_S R_S$

समीकरण 5.21 के अनुसार— $I_S = I_Z + I_L$

समीकरण 5.22 में समीकरण 5.21 का मान रखने पर

$$V_0 = V_i - (I_Z + I_L) R_S$$

अतः $R_S = \dfrac{V_i - V_0}{I_Z + I_L}$

ज़ीनर डायोड का मान अधिकतम ($I_{Z\max}$) तब होगा, जब लोड धारा I_L शून्य होगी। अतः, श्रेणी प्रतिरोध का न्यूनतम मान—

$$R_S = \frac{V_i - V_0}{I_{Z\max}} \quad ...(5.24)$$

प्रश्न 4 : एक 20 V, 500 mW ज़ीनर डायोड को 20 V की regulated power supply बनाने हेतु प्रयोग किया जाना है।

(i) यदि इनपुट वोल्टेज 30 V है तो श्रेणी प्रतिरोध R_S का मान ज्ञात कीजिये।

(ii) यदि 1 kΩ का लोड प्रतिरोध लगाया जाये तो ज़ीनर धारा कितनी होगी।

हल : प्रश्न के अनुसार—

ज़ीनर वोल्टेज $V_Z = 20\text{ V}$

अधिकतम पॉवर रेटिंग $P_{Z\max} = 500\text{ mW}$

अधिकतम धारा रेटिंग $I_{Z\max} = \dfrac{P_{Z\max}}{V_z} = \dfrac{500\text{ mW}}{20\text{ V}} = 25\text{ mA}$

श्रेणी प्रतिरोध $R_S = \dfrac{V_i - V_0}{I_{Z\max}}$

चूँकि $V_i = 30\text{ V}$

$V_0 = V_Z = 20\text{ V}$

अतः $R_S = \dfrac{(30-20)\text{ V}}{25\text{ mA}} = 0{\cdot}4\text{ k}\Omega$

(ii) यदि 1 kΩ का लोड प्रतिरोध लगाया जाये, अर्थात

$R_L = 1\text{ k}\Omega$

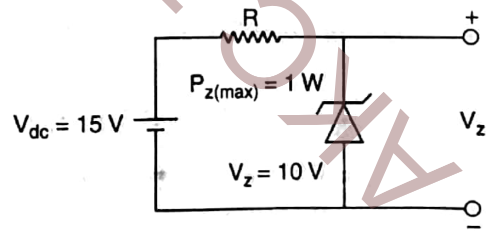
$$I_L = \frac{V_0}{R_L} = \frac{20\text{ V}}{1\text{ k}\Omega} = 20\text{ mA}$$

$$I_S = \frac{V_i - V_0}{R_S} = \frac{(30-20)\text{V}}{0{\cdot}4\text{ k}\Omega} = 25\text{ mA}$$

$I_Z = I_S - I_L$

$= 25 - 20 = 5\text{ mA}$

प्रश्न 5 : दिये गये परिपथ (चित्र 10.22) में *R* का सुरक्षित मान निकालिये।



चित्र 10.22

Scanned with CamScanner

हल :

$$P_{Z\,max} = 1\ W$$

$$V_Z = 10\ V$$

अतः:

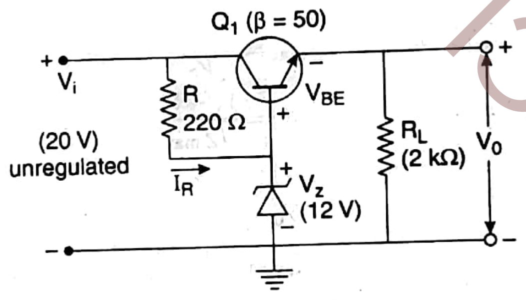
$$I_{Z\,max} = \frac{1\ W}{10\ V} = 0{\cdot}1\ A$$

श्रेणी प्रतिरोध का मान

$$R_S = \frac{V_i - V_0}{I_{Zmax}}$$

$$= \frac{(15-10)\ V}{(0{\cdot}1)\ A} = 50\ \Omega$$

प्रश्न 6 : चित्र 10.23 में प्रदर्शित रैगुलेटर परिपथ में आउटपुट वोल्टेज व ज़ीनर धारा का मान ज्ञात करें (माना $R_L = 2\ k\Omega$) ।



चित्र 10.23

हल :

$$V_0 = V_Z - V_{BE}$$

$$= 12 - 0{\cdot}7 = 11{\cdot}3\ V$$

$$I_R = \frac{(20-12)\ V}{220\ \Omega} = 36{\cdot}4\ mA$$

यदि $R_L = 2\ k\Omega$

$$I_L = \frac{V_0}{R_L} = \frac{11{\cdot}3\ V}{2\ k\Omega} = 5{\cdot}65\ mA$$

$$I_B = \frac{I_C}{\beta} = \frac{I_L}{\beta} = \frac{5{\cdot}65\ mA}{50} = 113\ \mu A$$

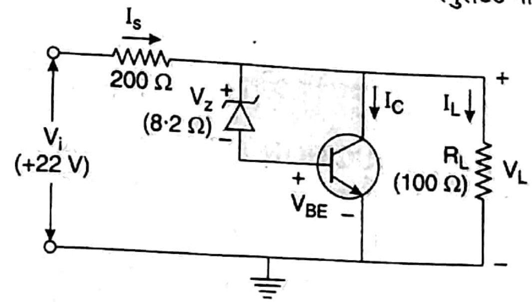
$$I_Z = I_R - I_B = 36{\cdot}4\ mA - 113\ \mu A$$

$$\simeq 36{\cdot}3\ mA$$

प्रश्न 7 : चित्र 10.24 में प्रदर्शित रैगुलेटर परिपथ में लोड वोल्टेज व लोड धारा का मान बतायें।

हल : लोड वोल्टेज $V_L = 8{\cdot}2\ V + 0{\cdot}7\ V = 8{\cdot}9\ V$

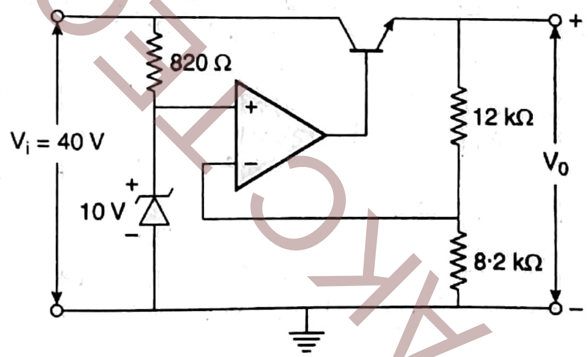
$$I_L = \frac{V_L}{R_L} = \frac{8{\cdot}9\ V}{100\ \Omega} = 89\ mA$$



चित्र 10.24

प्रश्नावली–10

1. रैगुलेशन का अर्थ स्पष्ट कीजिये।
2. जीनर डायोड रैगुलेटर की कार्यप्रणाली समझाइये।
3. सिरीज़ रैगुलैटर परिपथ का विस्तृत विवरण दीजिये।
4. शंट रैगुलेटर को विस्तारपूर्वक समझाइये।
5. तीन टर्मिनल वाले वोल्टेज रैगुलेटर पर टिप्पणी लिखिये।
6. SMPS पर टिप्पणी लिखिये।
7. नियमन से क्या तात्पर्य है? नियामक परिपथ का ब्लॉक डायग्राम खींचिये। ***(UPBTE 2000)***
8. नियमन (regulation) क्या है? ज़ीनर डायोड (Zener diode) का उपयोग किये हुये एक मूलभूत नियामक परिपथ (basic regulator circuit) को समझाइये।
9. सिरीज़ रैगुलेटर पर टिप्पणी लिखिये। ***(UPBTE 2002, 03)***
10. नियमन क्या है? ज़ेनर डायोड नियामक का कार्य समझाइये। ***(UPBTE 2004)***
11. शन्ट नियामक पर टिप्पणी लिखिये। ***(UPBTE 2005)***
12. श्रेणी क्रम एवं समानान्तर क्रम नियामक परिपथ के कार्य संपादन की तुलना कीजिये। ***(UPBTE 2006)***
13. चित्र 10.25 में रैगुलेटेड आउटपुट वोल्टेज का मान ज्ञात करें।



चित्र 10.25

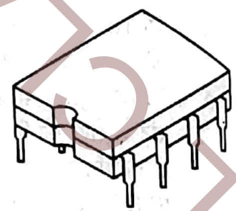
AKC TECHNICAL CLASSES

Scanned with CamScanner

11 माइक्रोइलैक्ट्रॉनिक्स से परिचय (INTRODUCTION OF MICROELECTRONICS)

§ 11.1. परिचय (Introduction) :

आपने इंटीग्रेटेड सर्किट (integrated circuit) या IC तो अवश्य देखे होगें। चित्र 11.1 में एक IC प्रदर्शित किया गया है। विभिन्न इलैक्ट्रॉनिक परिपथों में यही IC प्रयुक्त होते हैं। जैसे—टी० वी०, टेपरिकार्डर, कम्प्यूटर इत्यादि में आप इन IC को देख सकते हैं। क्या आप जानते हैं, कि इन IC में सैकड़ों इलेक्ट्रॉनिक घटकों को निर्माण एक छोटी-सी अर्द्धचालक की परत पर किया जा सकता है? यह किस प्रकार सम्भव होता है? क्या आप जानते हैं कि इन IC के निर्माण इतनी जटिल व महंगी प्रक्रियाओं द्वारा होने के बावजूद यह इतने सस्ते क्यों होते हैं? इन सभी इन सभी प्रश्नों के उत्तर आपको इस अध्याय को ध्यानपूर्वक पढ़ने के पश्चात् मिल जायेंगे। आपसे मेरा अनुरोध है कि इस पाठ को पढ़ने से पूर्व आपकी इलैक्ट्रानिक्स लैब में उपलब्ध विभिन्न IC को देखें, उनके पिन नम्बर ज्ञात करने की विधि समझे व उनके प्रयोग की संक्षिप्त जानकारी भी लेने का प्रयास करें।



चित्र 11.1—IC

§ 11.2. आधुनिक इलैक्ट्रानिक्स में IC का महत्त्व (Importance of ICs in Modern Electronics) :

"एक इंटीग्रेटेड सर्किट पर सम्पूर्ण इलैक्ट्रॉनिक परिपथ होता है जिसमें सक्रिय एवं निष्क्रिय घटकों (active and passive components) **को एक ही सिलिकॉन क्रिस्टल की चिप** (single silicon crystal chip) **पर बनाया जाता है।"**

"An intergrated circuit (IC) is an electronic circuit in which all the active and passive components are fabricated on a single crystal chip."

सिलिकॉन चिप का क्षेत्रफल लगभग 50 × 50 mils* होता है।

आधुनिक इलैक्ट्रॉनिक्स में IC के निम्न लाभ हैं—

(i) I.C. सस्ते होते हैं (Low cost)—IC को बनाने में बैच प्रौसेसिंग (batch processing) का प्रयोग किया जाता है अर्थात् एक ही प्रकार की IC भारी संख्या (लाखों) में एक साथ बनाये जाते हैं। इससे लाभ यह होता है कि महंगे उपकरणों व महंगी विधियों के प्रयोग के बावजूद प्रति IC मूल्य बहुत कम रहता है।

(ii) छोटा आकार (Small size)—यदि हम इलैक्ट्रॉनिक परिपथ बनाने हेतु इलैक्ट्रोनिक घटकों को पृथक-पृथक लेकर सोल्डरिंग द्वारा जोड़ें तो सर्किट का आकार बड़ा हो जाता है। किन्तु IC टेक्नोलोजी की सहायता से बहुत बड़े परिपथों को भी छोटी-सी सिलिकॉन चिप पर बनाना सम्भव हो गया है।

* 1 mil = 25 μm = 25×10^{-6} m.

(iii) उच्च विश्वसनीयता (High reliability)—चूँकि IC में सभी घटक एक साथ बनाये जाते हैं तथा सोल्डरिंग (joints) नहीं होते, अतः इन परिपथों की विश्वसनीयता बहुत उच्च होती है।

(iv) बेहतर निष्पादन (Improved performance)—IC टेक्नोलोजी में लगातार सुधार तथा नयी विधियों को खोज होने से ICs के निष्पादन (performance) में सुधार होता रहता है।

(v) कम विद्युत् ऊर्जा का व्यय (Less power consumption)—पुराने कम्प्यूटरों के बड़े आकार एवं स्विचिंग के कारण उनमें अत्यधिक ऊर्जा व्यय होती थी। किन्तु IC छोटे होते हैं तथा उनमें पैरासिटिक धारिता (parasitic capacitance) भी कम होती है। अतः इनमें कम ऊर्जा व्यय होती है।

(vi) उच्च स्पीड (High speed)—IC के छोटे आकार व कम पैरासिटिक धारिता के कारण सिस्टम की स्पीड में काफी सुधार आया है।

(vii) अधिक ताप परास पर कार्य करने की क्षमता (Better temperature range)

(viii) सुविधाजनक प्रतिस्थापन (Convenient replacement)

(ix) घटकों की सही मैचिंग (Better matching of components)

अत उक्त विशेषताओं के कारण IC आज के इलैक्ट्रॉनिक बाजार में छा गये हैं। विभिन्न जटिल इलैक्ट्रानिक परिपथों को IC द्वारा ही बनाना सम्भव हो पाया है तथा आज के युग में बिना IC के इलैक्ट्रॉनिक परिपथों की कल्पना भी नहीं की जा सकती। IC छोटे होने के कारण इनकी सहायता से मोबाइल फोन, पर्सनल कम्प्यूटर (personal computer), माइक्रोकम्प्यूटर पर आधारित प्रिन्टर, इन्डस्ट्रियल रोबॉट, आटोमोबाइल्स, कपड़े सिलने की मशीनें, इलैक्ट्रानिक्स सिस्टम, वीडियो गेम्स, खिलौने, कैमरे, इलैक्ट्रॉनिक घड़ियाँ, इलैक्ट्रॉनिक ताले इत्यादि बनाये जा रहे हैं।

§ 11.3. IC के प्रकार (Types of IC) :

IC का वर्गीकरण कई प्रकार से किया जा सकता हैं—

(a) IC को बनाने में प्रयोग में लाई गई विधियों के आधार पर (Based on methods of fabrication)—

(i) मोनोलिथिक IC (Monolithic IC)—Monolithic शब्द ग्रीक भाषा से लिया गया है, Mono का अर्थ है एक तथा lithic का अर्थ है stone (पत्थर)। यहाँ पर monolithic से अभिप्राय यह है कि monolithic IC में केवल एक सिलिकॉन का वेफर (wafer) अर्थात् पतली परत लेकर उसपर पूरा परिपथ निर्मित किया जाता है।

(i) थिन फिल्म IC (Thin film IC)—इसमें बहुत ही पतला सब्स्ट्रेट लेकर (मोटाई = 0·001 इंच) उस पर प्रतिरोधक व संधारित्र हेतु उपयुक्त पदार्थ की सतह बनाई जाती है। इसमें ट्रांजिस्टर नहीं बनाये जाते, अतः इसका उपयोग बहुत कम किया जाता है।

(ii) थिक फिल्म IC (Thick film IC)—यह भी थिन फिल्म IC की भाँति बनाये जाते हैं किन्तु फिल्म (film) की मोटाई थिन फिल्म की अपेक्षा अधिक होती है। इसका उपयोग भी बहुत कम किया जाता है।

(iii) हाइब्रिड IC (Hybrid IC)—(हाइब्रिड अर्थात् मिला जुला) इसमें मोनोलिथिक व थिन फिल्म प्रणालियों का सम्मिश्रण होता है।

(b) कार्य करने की प्रणाली के आधार पर (Based on Mode of Operation)—

(i) रेखीय IC (Linear IC)—इनका आउटपुट इनके इनपुट के समानुपाती (proportional) होता है। इनपुट वोल्टेज का स्तर (input voltage level) परिवर्तन होने पर

AKC TECHNICAL CLASSES

Scanned with CamScanner

आउटपुट वोल्टेज का स्तर (output voltage level) भी उसी के अनुसार (proportionally) परिवर्तित हो जाता है।

रेखीय IC के प्रमुख अनुप्रयोग निम्न हैं—

(i) आडियो आवृत्ति व रेडियो आवृत्ति प्रवर्धकों में।
(ii) डी० सी० प्रवर्धकों में।
(iii) वीडियो प्रवर्धकों में।
(iv) मॉडुलेटर में।
(v) वोल्टेज रेगुलेटरों में।

(ii) **अरेखीय या डिजिटल IC** (Non linear or digital IC)—डिजिटल IC में इनपुट तथा आउटपुट के केवल दो अवस्थाएँ होती हैं—High तथा low

इनके मुख्य अनुप्रयोग निम्न हैं—

(i) लॉजिक परिपथ (ii) कम्प्यूटर
(iii) मेमोरी (iv) कैलकुलेटर इत्यादि।

There are several ways of categorizing ICs as their use and method of fabrication. The most common categories based on fabrication are (i) Monolithic (ii) Hybrid ICs. The categories of ICs based on application are (i) Analog ICs and (ii) Digital ICs.

Monoithic Circuits : *Integrated circuits which are included entirely in a single chip of semi conductor (usually Si) are called monolithic circuit. The word monolithic literally means "one stone" and implies that the entire circuit is contained in a single piece of semiconductor.*

Hybrid Circuits : *Hybrid circuit may contain one or more monolithic circuits or individual transistors bonded to an insulating substrate with resistors, capacitors or other circuit elements with appropriate inter-connections. When resistors and capacitors are made external to the monolithic silicon chip, basically two types of technology are used, the passive elements are fabricated and interconnected by thick-film or thin-film process. The dividing line between thin and thick films is not precise. In thick-film type hybrid circuits, the resistors and interconnection patterns are 'printed' on a ceramic substrate. Thin film interconnection patterns and resistors can be deposited by vacuum evaporation technique on a glass or glazed ceramic substrate.*

Monolithic ICs offer the advantage that all components are contained in a single rigid structure which can be batch fabricated, i.e., hundreds of identical circuits can be built simultaneously on a silicon wafer. On the other hand, hybrid circuits offer excellent isolation between components and allow the use of more precise resistors and capacitors. Further, hybrid circuit are often less expensive to build in small numbers.

Analog IC : *An Analog IC is one which performs amplification or other essentially linear operations on signals. Hence it is also known as linear IC. An analog IC deals with continuously varying quantities such as temperature, pressure. Examples of analog circuits are simple amplifiers, operational amplifiers etc.*

Digital IC : *Digital IC performs the circuit function by dealing with discrete quantities, i.e., integer or fractional numbers. In digital IC, information is represented by binary digits, bits. A bit may assume either one of two values : 0 or 1. It is based on a mathematical system that uses only two digits and is called a binary system.*

Digital ICs involve logic and memory, for applications in computers, calculators, microprocessors and digital systems. By far the greatest volume of ICs has been in the digital field, since large numbers of such circuits are required. Since digital circuits generally require only "on-off" operation of transistors, the design requirements for digital ICs are often less stringent than for analog circuits.

ADVANTAGES OF ICs OVER DISCRETE COMPONENTS

Size and Weight : *IC technology offers reduction in size, i.e., miniaturization and weight of the circuit. This is obvious because a circuit made of large number of discrete components can be deposited on a chip which is housed in a package similar to that used for the encapsulation of discrete transistor. Thus, due to miniaturization many circuit functions can be packed into small space. This enables complex electronic equipments development. Such equipments can be suitably employed in many applications where weight and space are critical, such as aircraft or space vehicles and medical electronics.*

Increase of Reliability : *Unlike discrete component circuits where individual transistors and other components wired together or placed on a circuit board, IC allows many "extra" components to be included economically. This redundancy and "back up" circuitry can be included in the product, making it more reliable. Such extra addition of component does not raise greatly the cost of the product.*

Reduction in Circuit Cost : *Since hundreds of identical circuits can be build simultaneously on a single silicon wafer (batch fabrication) the circuit cost is reduced. The total cost, i.e., assembly plus component cost, decreases as the scale of integration increases. Although the processing steps for the wafer may be involved and expensive, the larger number of resulting circuits makes the ultimate cost of each fairly. Furthermore, the processing steps are essentially the same for a circuit containing 1000 transistors as for a simple 100 transistor circuit. This means that the number of components in each circuit is relatively unimportant in terms of the ultimate cost of the system.*

Reduction in Power Consumption : *It is somtimes difficult to fully appreciate the revolutionary changes that were made possible through the development of ICs. For example, the largest early computers occupied a volume of hundreds of cubic meters and required many kilowatts of electrical power and a sizable air-conditioning plant to allow hthis amount of energy to be dissipated without raising the room temperature to undesirable values. The same type of computer is obtained today in a desk size or even smaller. However this*

Scanned with CamScanner

drastic reduction in power consumption is not only due to IC technology but also due to on-off switching operation.

Improvement in Speed—*The signal propagation time (propagation delay) is longer on connections made on printed circuit board than on connections inside the chip. Also, by making the physical size of the entire digital system small, the speed is improved.*

§ 11.4. ICs के फैब्रीकेशन के विभिन्न स्टेज (Different stages of Fabrication of ICs) :

मोनोलिथिक IC (monolithic IC) वह होता है जिसमें सभी सर्किट कम्पोनैन्ट्स को एक सिलिकॉन वेफर (wafer) पर बनाया जाता है। इस वेफर को chip कहा जाता है। विभिन्न कम्पोनैन्ट्स के मध्य इन्टरकनैक्शन metallization द्वारा किया जाता है। अतः, इन परिपथों से individual components को separate नहीं किया जा सकता।

विभिन्न सिलिकॉन युक्तियों (डायोड्स, ट्रांजिस्टर, इंटीग्रेटेड परिपथ इत्यादि) फैब्रीकेट करने हेतु निम्न steps का प्रयोग किया जाता है—

(i) *Diffusion (or Ion implantation)*
(ii) *Oxidation*
(iii) *Photolithography*
(iv) *Chemical vapour deposition (including epitaxy)*
(v) *Metallization*

डिफ्यूज़न (Diffusion)—*p-n* जंक्शन बनाने हेतु डिफ्यूज़न का प्रयोग किया जाता है। इसमें उच्च ताप पर सिलिकॉन में उपयुक्त dopant impurities diffuse करके उसे *n*-टाइप या *p*-टाइप बनाया जाता है। एक furnace में सिलिकॉन wafer पर अशुद्धि के atoms को introduce किया जाता है। यह अशुद्धियाँ silicon wafer में diffuse कर जाती हैं क्योंकि इनमें high से low concentration region की ओर बढ़ने की tendency होती है। diffusion उच्च ताप पर (900°C से 1100°C) किया जाता है।

आयन इम्प्लानटेशन (Ion Implantation)—आयन इम्प्लानटेशन तकनीक को डिफ्यूज़न के विकल्प (alternative) के रूप में प्रयोग किया जा सकता है। इस तकनीक में एक अशुद्धि ions की beam को उच्च गतिज ऊर्जा देकर (accelerated to kinetic energy in the range of several tens of kilovolts) उसे सिलिकॉन की सतह पर direct किया जाता है। यह अशुद्धि atoms सिलिकॉन क्रिस्टल में enter होकर अपनी energy lattice को दे देते हैं तथा कुछ माइक्रोमीटर penerate होकर rest अवस्था में आ जाते हैं।

ऑक्सीडेशन (Oxidation)—सिलिकॉन वेफर के सतह को oxidize करके उस पर सिलिकॉन डायऑक्साइड (SiO_2) परत जमाने की प्रक्रिया oxidation कहलाती है। इस SiO_2 परत के कई functions होते हैं। SiO_2 पर IC तकनीक में अत्यन्त महत्वपूर्ण है क्योंकि ऐसा कोई दूसरा अर्द्धचालक पदार्थ नहीं है जिसकी oxide में SiO_2 वाले सभी गुण विद्यमान हों। IC तकनीक में SiO_2 के निम्न महत्व हैं—

(i) यह diffusion mask का कार्य करती है जिससे wafer में window etch करके selective diffusion किया जा सकता है।

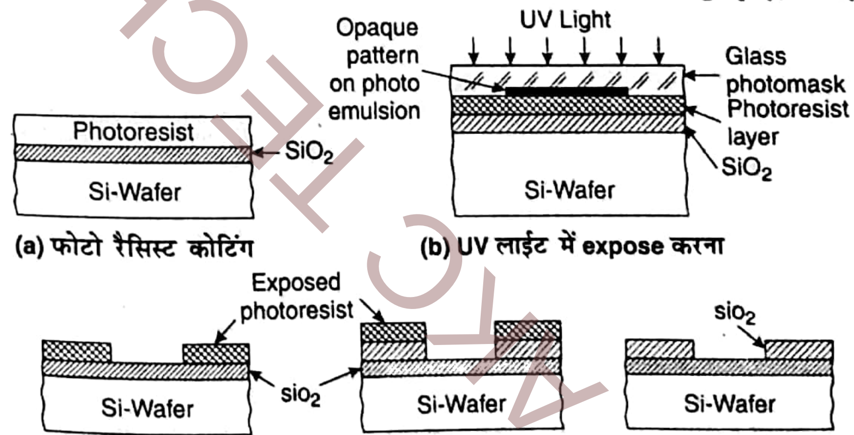
(ii) इसको surface passivation हेतु अर्थात् जंक्शन को moisture से बचाने हेतु प्रयोग किया जाता है।
(iii) MOS devices में यह GATE electrode का कार्य करती है।
(iv) विभिन्न devices को isolate करती है।

SiO_2 के उक्त गुणों के कारण सिलिकॉन तकनीक जरमेनियम IC तकनीक की अपेक्षा अधिक प्रचलन में है।

फोटोलिथोग्राफी (Photolithography)—सिलिकॉन पर ऑक्साइड की परत बनने के पश्चात् यह ऑक्साइड परत impurities के diffusion में बैरियर का कार्य करती है। अतः, इस ऑक्साइड परत के कारण अब impurities सिलिकॉन में diffuse नहीं कर पातीं। अतः, *p-n* जंक्शन बनाने हेतु इस silicon वेफर की selected region से oxide को हटाकर वहाँ diffusion किया जाता है। ऑक्साइड को selectively remove करने हेतु photolithography तकनीक का प्रयोग किया जाता है। जिन स्थानों से oxide हट जाती है, वहाँ windows बन जाती हैं। अतः वहाँ diffusion हो जाता है। फोटोलिथोग्राफी प्रक्रिया चित्र 11.2 में प्रदर्शित है। सबसे पहले एक light sensitive liquid जिसको photoresist कहा जाता है, SiO_2 परत दर apply किया जाता है तथा इसको oven में (80°C) रखा जाता है। अब इस coated wafer पर photomask पर रखा जाता है। photomask एक glass plate होती है, जिसके एक ओर clear तथा opaque areas वाला pattern होता है। अब इस पर अल्ट्रा वायलट किरणें डाली जाती हैं। अतः, wafer के वह हिस्से जहाँ photomask opaque नहीं है, UV किरणों से expose हो जाते हैं। इसके पश्चात् इसको developer में डाला जाता है।

जिससे photomask pattern के समान pattern प्राप्त हो जाता है। इसके पश्चात् etching प्रक्रिया द्वारा oxide हटाकर windows खोली जाती है।

फाइन लाइन लिथोग्राफी (Fine line lithography)—VLSI तकनीक में Si chip पर उच्च पैकिंग डैन्सिटी प्राप्त करने हेतु device की dimension कम करना आवश्यक है। फोटोलिथोग्राफी के स्थान पर कुछ अन्य तकनीकें जैसे electron-beam lithography, X-ray



(a) फोटो रैसिस्ट कोटिंग (b) UV लाइट में expose करना (c) डैवेलपमैंट (d) इचिंग (e) स्ट्रिपिंग

चित्र 11.2

Scanned with CamScanner
AKC TECHNICAL CLASSES

Lithography इत्यादि द्वारा wafer के size को reduce किया जा सकता है। यह तकनीकें fine line lithography कहलाती हैं।

इचिंग (Etching)—इचिंग प्रक्रिया वह होती है जिसकी सहायता से उन स्थानों पर से oxide remove (etched) की जाती है, जो स्थान lithographic patterns द्वारा masked नहीं होते। फ्रैब्रीकेशन में मुख्यतः reactive plasma etching प्रक्रिया प्रयोग में लायी जाती है।

कैमिकल वेफर डिपोसिशन (Chemical vapour deposition)—कैमिकल वेफर डिपोसिशन द्वारा heated substrate पर solid material deposit किया जाता है। इसमें substrate के ऊपर एक गैस प्रवाहित की जाती है। इस गैस के compounds के decomposition या chemical reaction द्वारा substrate पर solid material जमा (deposit) हो जाता है। यदि deposited layer एक single crystal form में हो तो इसको epitaxy या epitaxial layer deposition कहा जाता है। उदाहरणतः, silicon की epitaxial growth हेतु सिलिकॉन टेट्राक्लोराइड की सहायता से निम्न chemical reaction द्वारा silicon को grow कराया जा सकता है—

$$SiCl_4\,(gas) + 2H_2\,(gas) \longrightarrow Si\,(solid) + 4HCl\,(gas)$$

मैटेलाइजेशन (Metallization)—मैटेलाइज़ेशन प्रक्रिया द्वारा IC घटकों को aluminium द्वारा interconnect किया जाता है। इस प्रौसेस द्वारा मैटल की एक पतली परत बनायी जाती है जिसकी सहायता से विभिन्न कम्पोनैन्ट्स में आवश्यकतानुसार कनैक्शन बनाये जाते हैं।

"The monolithic IC is one in which all circuit components are fabricated into or top of a block of silicon which is referred to as chip. Interconnections between the components within the chip are made by means of metallization patterns, and the individual components are not separable from the circuit.

The processing steps used to fabricate various silicon devices, such as diodes, transistors, and intergrated circuits are as follows :

(i) Diffusion (and ion implantation)
(ii) Oxidation
(iii) Photolithography
(iv) Chemical vapour deposition (including epitaxy)
(v) Metallization

The fabrication of devices starts with single-crystal silicon wafers. Then the processes listed above can be used to produce discrete devices (i.e., individual diodes and transistors) and ICs. These devices of ICs will be in wafer form with tens, hundreds, or even thousands of discrete devices or ICs on the same silicon wafer. The wafer is then divided up to obtain the individual chips. These chips are then encapsulated or packaged, with a wide variety of packages and packaging methods being possible. The packaging

- *provides encapsulation of the chip for protection of the environmental effects, and*
- *provides easy access to the various parts of the chip by means of a lead or pin structure such that the device may be conveniently plugged into or attached to the rest of the system.*

- *The process steps for wafer fabrication are generally applied a number of times in succession, especially in the case of ICs, where as many as 10 repetitions of the photolithography, oxidation, and diffusion steps may be used.*

Diffusion : *The process of junction formation, i.e., transition from p to n type or vice versa, is typically accomplished by the process of diffusing the appropriate dopant impurities in a high temperature furnace. Impurity atoms are introduced onto the surface of a silicon wafer and diffuse into the lattice because of their tendency to move from regions of high to low concentration. Diffusion of impurity atoms into silicon crystal takes place only at elevated temperature, typically 900 to 1100°C.*

Although these are rather high temperatures, they are still well below the melting point of silicon, which is at 1420°C. The rate at which the various impurities diffuse into silicon will be of the order of 1 μm/hr at a temperature range stated above, and the penetration depth that are involved in most diffusion processs will be of the order of 0.3 to 30 μm. At room temperature the diffusion process will be so extremely slow such that the impurities can be considered to be essentially "frozen" in place.

Ion Implantation : *Ion implanation is an alternative to a deposition diffusion and is used to produce a shallow surface region of dopant atoms deposited into a silicon wafer. This technology has made significant in roads into diffusion technology in several areas. In this process a beam of impurity ions is accelerated to kinetic energies in the range of several tens of kV and is directed to the surface of the silicon. As the impurity atoms enter the crystal, they give up their energy to the lattice in collisions and finally come to rest at some average penetration depth, called the projected range expressed in μm. Depending on the impurity and its implanation energy, the range in a given semiconductor may vary from a few hundred angstroms to about 1 μm. By, performing several implantations at different energies, it is possible to synthesize a desired impurity distribution, for example an uniformly doped region.*

Oxidation : *The function of a layer of silicon dioxide (SiO_2) on a chip is multipurpose. SiO_2 plays an important role IC technology because no other semiconductor material has a native oxide which is able to achieve all the properties of SiO_2. The role of SiO_2 in IC fabrication is as below :*

(i) It acts as a diffusion mask permitting selective diffusions into silicon wafer through the to two oxide.
(ii) It is used for surface passivation which is nothing but creating protective SiO_2 layer on the wafer which protects the junction from moisture and other atmospheric contaminants.
(iii) SiO_2 acts as the active gate electrode, in MOS device structre.
(iv) It is used to isolate one device from another (dielectric isolation as opposed to junction isolation).

It is fortunate that silicon has an easily formed protective oxide, for otherwise we should have to depend upon deposited insulators for surface

Scanned with CamScanner

protection. Since SiO_2 produces a stable layer, this has held back germanium IC technology.

Photolithography : *When a sample of crystalline silicon is covered with silicon dioxide, the oxide layer acts as a barrier to the diffusion of impurities, so that impurities separated from the surface of the sillicon by a layer of oxide do not diffuse into the silicon during high-temperature processing. A p-n junction can thus be formed in a selected location on the sample by first covering the sample with a layer of oxide (oxidation step), removing the oxide in the selected region, and then performing a predeposition and diffusion step. The selective removal of the oxide in the desired area is performed with photolithography. Thus, the areas over which diffusions are effective are defined by the oxide layer (which inhibits diffusion) with 'windows' cut in it, through which diffusion can take place. The windows are produced by the photolithographic process.*

PHOTOLITHOGRAPHIC PROCESS STEPS

(A) Photoresist Application : *A drop of light-sensitive liquid called photoresist is applied to the centre of the oxidized silicon wafer that is held down by a vacuum chuck. The wafer is then accelerated rapidly to a rotational velocity in the range 4000 to 7000 RPM for some 40 to 60 seconds. This action spreads the solution in a thin, nearly uniform coat and spins off the excess liquid. The thickness of the coat so obtained in the range 6000 to 10000 Å.*

(B) Prebake : *The silicon wafers coated with photoresist are now put into an oven at about 80°C for about 30 to 60 min to drive off solvents in the photoresist and to harden it into a semisolid film.*

(C) Alignment and Exposure : *The coated wafer, is now placing in an apparatus called a mask aligner in very close proximity (about 50 to 125 μm) to a photomask. The relative positions of the wafer and the photomasks are adjusted such that the photomask is correctly lined up with reference marks or a pre-existing pattern on the wafer.*

The photomask is a glass plate, typically about 150 mm square and about 2 mm thick. The photomask has a photographic emulsion or thin film metal (generally chromium) pattern on one side. The pattern has clear and opaque areas.

A highly collimated ultraviolet (UV) light is then turned on and the areas of the silicon wafer that are not covered by the opaque areas of the photomask are exposed to ultraviolet radiation. The exposure time is generally in the range 5 to 10 sec.

(D) Development : *Two types of photoresist exist : negative photoresist and positive photoresist. In the present description negative photoresist is used in which the areas of the photoresist that are exposed to the ultraviolet radiation become polymerized. The polymerization process increases the length of the organic chain molecules the make up the photoresist. This makes the resist tougher and makes it essentially insoluble in the developer solution. The resisting photoresist pattern after the development process will therefore be a replication of the photomask pattern, with the clear areas on the photomask corresponding to the areas where the photoresist remains on the wafers.*

An opposite type of process occurs with positive photoresist. Exposure to UV radiation results in depolymerization of the photoresist. This makes these exposed areas of the photoresist readily soluble in the developer solution, whereas the unexposed areas are essentially insoluble. The developer solution will thus remove the exposed or depolymerized regions of the photoresist, whereas the unexposed areas will remain on the wafer. Thus again there is a replication of the photomask pattern, but this time the clear areas of the photomask produce the areas on the wafer from which the photoresist has been removed.

(E) Postbake : *After development and rinsing the wafers are usually given a postbake in an oven at a temperature of about 170°C for about 40 to 50 min to toughen further the remaining resist on the wafer. This is to make it adhere better to the wafer and to make it more resistant to the hydrofluoric acid (HF) solution used for etching of the silicon dioxide.*

(F) Oxide Etching : *The remaining resist is hardened and acts as a convenient mask through which the oxide layer can be etched away to expose areas of semiconductor underneath. These exposed areas are ready for impurity diffusion.*

CHEMICAL VAPOUR DEPOSITION (CVD)

Chemical vapour deposition (CVD) is the deposition of a solid material onto a heated substrate via decomposition or chemical reaction of compounds contained in the gas passing over the substrate. Many materials such as, silicon nitride, silicon dioxide, polycrystalline silicon, and single crystal silicon, can be deposited via CVD.

A special case of CVD is called epitaxy or epitaxial layer deposition in which case the deposited layer is in single crystal form. This process will occur only for certain combinations of substrate and layer materials and under certain deposition conditions.

In CVD process the materials to be deposited enter a reaction chamber in the gaseous or vapour phase and react on or near the surface of the substrates, which are at some elevated temperature. The chemical reaction that occurs produces the atoms or molecules that are deposited on the substrate surface. A number of different materials can be deposited by the CVD process.

(i) Silicon epitaxial layer on a single crystal silicon substrate.
(ii) Silicon epitaxial layer deposition on a sapphire.
(iii) Silicon dioxide deposition.
(iv) Silicon nitride deposition.

§ 11.5. ट्रांजिस्टर का संविरचन (Fabrication of Transistor) :

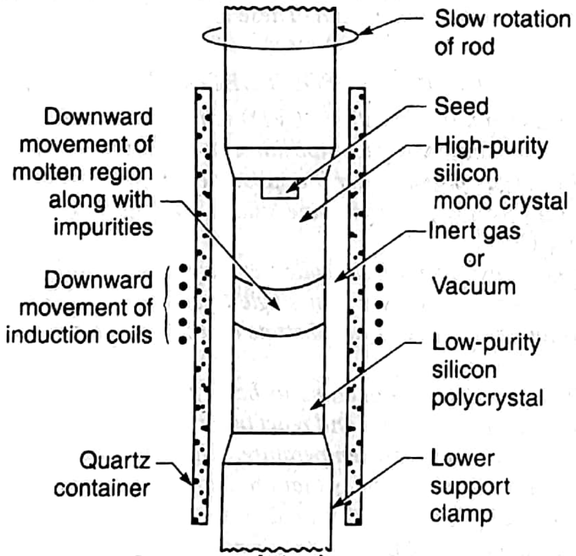
क्या आप जानते हैं कि ट्रांजिस्टर को I.C. पर कैसे बनाया जाता है ? किसी भी I.C. में सक्रिय तथा निष्क्रिय घटक (प्रेरक को छोडकर) बनाये जा सकते हैं। एक ही सिलिकॉन की परत पर पूरा इलैक्ट्रॉनिक परिपथ बनाया जाता है तथा इसको मोनोलिथिक I.C. के नाम से जाना जाता है।

Scanned with CamScanner

इस खण्ड में आपको बताया जायेगा कि किस प्रकार से प्लेनर विधि द्वारा ट्रांजिस्टर का संविरचन (fabrication) किया जाता है तथा ट्रांजिस्टर (या कोई भी इलेक्ट्रॉनिक परिपथ) I.C. में फैबरिकेट करने में मुख्य प्रक्रियाएँ कौन-कौन सी होती हैं।

सब्स्ट्रेट का निर्माण—चूँकि सिलिकॉन सब्स्ट्रेट को अत्यन्त शुद्ध होना चाहिये, अतः सर्वप्रथम सिलिकॉन में मुख्य अशुद्धियों जैसे बोरान, कार्बन इत्यादि को रासायनिक विधियों द्वारा समाप्त किया जाता है। अशुद्धियों को और कम करने हेतु तथा एकल क्रिस्टल संरचना (monocrystalline structure) प्राप्त करने हेतु फ्लोटिंग ज़ोन (floating zone) नामक तकनीक का प्रयोग किया जाता है।

फ्लोटिंग ज़ोन तकनीक चित्र 11.3 में प्रदर्शित है। इसमें एक monocrystal सिलिकॉन (अत्यधिक शुद्ध) को बीज (seed) के रूप में प्रयोग किया जाता है तथा कम शुद्धता वाली polycrstalline rod को क्लैम्प की सहायता से नीचे hold किया जाता है। इन सबको Quartz Cylinder में रखा जाता है। Quartz cylinder के चारों ओर प्रेरण कुण्डलियाँ (Induction coils) होती हैं जिनको रेडियो आवृत्ति द्वारा excite किया जाता है। कुण्डली में प्रवाहित *RF* धाराओं द्वारा उत्पन्न चुम्बकीय क्षेत्रों के कारण अर्द्धचालक में भी circulating धारायें प्रवाहित होती हैं तथा ऊष्मा से सेमीकन्डक्टर melt हो जाता है।



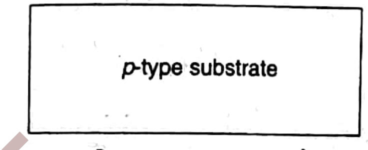
चित्र 11.3—फ्लोटिंग ज़ोन तकनीक

रॉड के slow motion के कारण सेमीकन्डक्टर के परमाणु monocrystalline seed के परमाणु की दिशा में ही allign हो जाते हैं। जैसे-जैसे कुण्डली नीचे की ओर move करती है, molten क्षेत्र भी नीचे की ओर चलता है तथा ऊपर seed पर monocrystalline structure grow होता चला जाता है क्योंकि अशुद्धियाँ molten क्षेत्र के साथ चली जाती हैं। इस प्रकार जब Induction coil नीचे पहुँचती हैं तो Impurities को collect किया जा सकता है तथा उतना भाग cut करके प्राप्त rod को फिर से इस प्रक्रिया से गुजार कर और शुद्ध कर सकते हैं। अतः, यह

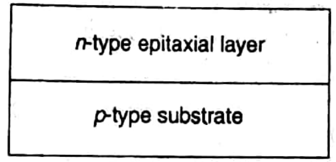
प्रक्रिया तब तक दोहरायी जा सकती है, जब तक वाँछित शुद्धता का सेमीकन्डक्टर प्राप्त न हो। इस प्रकार से प्राप्त EGS (Electronic Grade Silicon) को क्रिस्टल संरचना दी जाती है तथा उसमें विभिन्न डिफैक्ट (defects) समाप्त किये जाते हैं। इस प्रकार से प्राप्त क्रिस्टल की स्लाइसिंग (slicing), पॉलिशिंग (polishing) तथा क्लीनिंग करके अत्यंत शुद्ध क्रिस्टल प्राप्त किया जाता है, जिसे I.C. बनाने में वेफर के रूप में प्रयुक्त करते हैं।

प्लेनर विधि—सर्वप्रथम यह स्पष्ट कर लें कि चूँकि I.C. बनाते समय हम केवल एक सतह (plane) पर कार्य करते हैं, इसीलिये इस विधि को प्लेनर विधि कहते हैं अर्थात् फैब्रिकेशन एक प्लेन वेफर (plane wafer) की सतह पर किया जाता है। इस वेफर (जिसको substrate भी कहा जाता है) को विभिन्न प्रक्रियाओं द्वारा तैयार किया जाता है। प्लेनर विधि से ट्रांजिस्टर फैब्रिकेट करने की निम्न मुख्य प्रक्रियाएँ हैं—

(i) एपिटेक्सियल ग्रोथ (Epitaxial growth)—एक *p*-type substrate (चित्र 11.4 लेकर उस पर *n*-type epitaxial layer की पतली परत (लगभग 25–μm मोटाई) बनायी जाती है (चित्र 11.5)। इस पतली परत को epitaxial परत या epitaxy कहते हैं। Substrate की प्रतिरोधकता लगभग 10 Ω cm तथा epitaxial परत की प्रतिरोधकता 0·1 Ω cm से 0·5 Ω cm तक होती है।

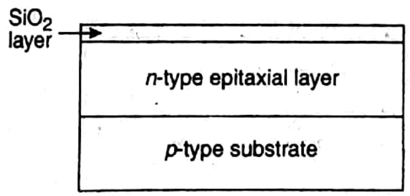


चित्र 11.4—*P*-टाइप सब्स्ट्रेट



चित्र 11.5—*P*-टाइप सब्स्ट्रेट एपीटैक्सियल परत का जमाया जाना

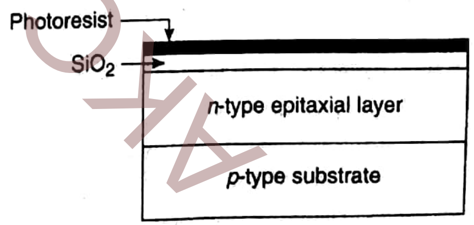
अब epitaxial परत की पॉलिश तथा सफाई करके उस पर SiO_2 (सिलिकॉन डाई-ऑक्साइड) की पतली परत (मोटाई लगभग 0·5 μm = 5000 Å) बनाई जाती है (चित्र 11.6)। SiO_2 की परत बनाने हेतु epitaxial परत को ऑक्सीजन के वातावरण (oxygen atmosphere) में लगभग 1000°C तक गर्म किया जाता है।



चित्र 11.6—SiO_2 परत का बनाया जाना

सिलिकॉन डाइ-ऑक्साइड (SiO_2) का महत्त्वपूर्ण गुण यह है कि इसमें से अशुद्धियों का विसरण नहीं हो पाता।

(ii) आइसोलेशन डिफ्यूजन (Isolation diffusion)—इस प्रक्रिया में (acceptor) अशुद्धि को विसरण (diffusion) द्वारा *n*-टाइप Epitaxial परत को भेदकर *p*-टाइप सब्स्ट्रेट तक पहुँचाया जाता है।



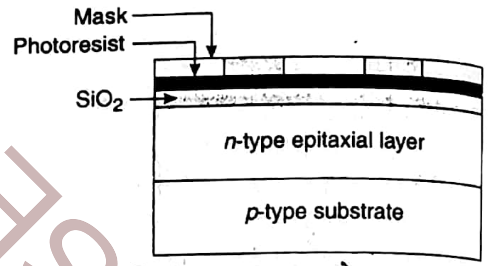
चित्र 11.7—फोटो रैसिस्ट परत का जमाया जाना

इसके लिये सर्वप्रथम फोटोलिथोग्रैफिक एचिंग (photolithographic etching) द्वारा कुछ स्थानों से SiO_2 को हटाया जाता है। इसके लिये wafer पर photosensitive emulsion (photoresist) की कोटिंग की जाती है (चित्र 11.7)। अब हमे जैसा नमूना (pattern) चाहिये, वैसा ही black and white layout बनाकर उसे मास्क (mask) के रूप में प्रयोग किया जाता है (चित्र 11.8) इस mask को photoresist के ऊपर रखकर उस पर पराबैंगनी प्रकाश (ultra violet light) डाला जाता है (चित्र 11.9)। अब mask को हटाकर wafer को रसायनों (जैसे trichloro ethane) से develope करते हैं (चित्र 11.10)।

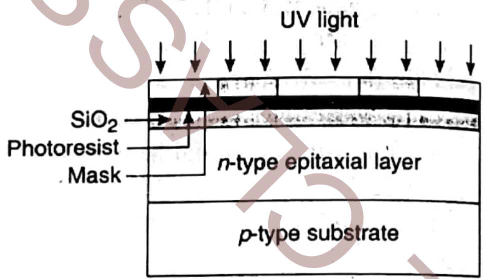
जहाँ-जहाँ photoresist पर प्रकाश नहीं पड़ा होता, वहाँ की फोटोरैसिस्ट फिल्म (photoresist film) रसायन में dissolve जाती है।

जहाँ पर phoresist film रह जाती है, उन पर एचिंग (etching) (अगली प्रक्रिया) का प्रभाव नहीं पड़ेगा।

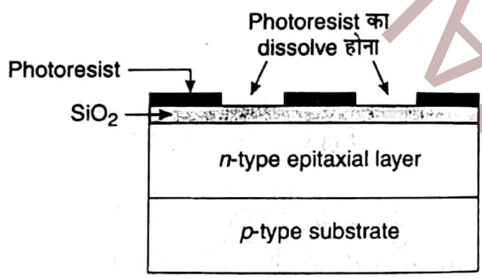
एचिंग (Etching)—अब wafer को हाइड्रोफ्लोरिक एसिड (Hydro fluoric acid) में डाला जाता है जो कि SiO_2 को उन स्थानों से हटा देता है जहाँ पर डोपिंग की जाती है। जहाँ पर phoresist लगा होता है, वहाँ पर acid का कोई प्रभाव नहीं पड़ता (चित्र 11.11)। SiO_2 को हटाने की प्रक्रिया ही एचिंग (etching) कहलाती है। इस प्रकार SiO_2 परत में खिड़कियाँ (windows) खुल जाती हैं, जिसमें डोपिंग की जा सकती है।



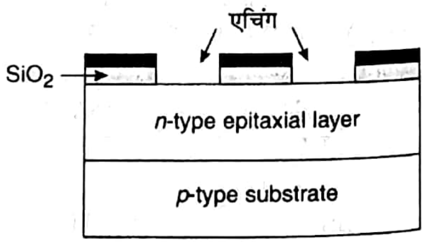
चित्र 11.8—मास्क का प्रयोग



चित्र 11.9—पराबैंगनी किरणों का प्रयोग

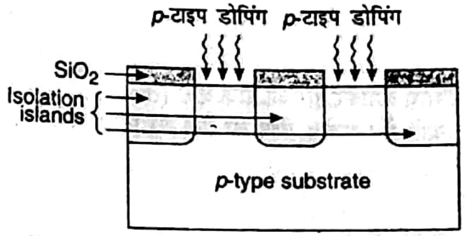


चित्र 11.10—ट्राइक्लोरोइथेन द्वारा डेवेलपमेंट



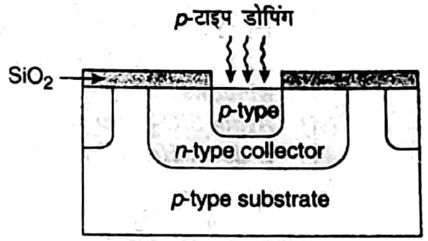
चित्र 11.11—एचिंग प्रक्रिया

Photo lithographic etching के पश्चात् p-स्वीकारक टाइप अशुद्धि का विसरण इस प्रकार किया जाता है जिससे यह अशुद्धियाँ epitaxial परत पार करके सब्स्ट्रेट तक पहुँच जाते हैं। इस प्रकार से Isolation diffusion द्वारा n-type के अलग-अलग क्षेत्र बन जाते हैं, जिनको टापू (islands) कहते हैं (चित्र 11.12)। ध्यान रखें कि I.C. के विभिन्न घटक इन isolation islands में ही फैब्रिकेट किये जाते हैं। P-टाइप सब्स्ट्रेट को निगेटिव पोटैशियल पर रखा जाता है। जिससे p-n जंक्शन रिवर्स बायस रहते हैं तथा सभी isolated islands विद्युतीय रूप से सब्स्ट्रेट से अलग (electrically isolated) रहते हैं।



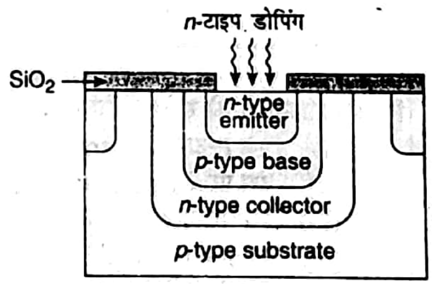
चित्र 11.12—डोपिंग करके isolation island बनाना

(iii) बेस डिफ्यूज़न (Base diffusion)—Isolation island से बना n- क्षेत्र ट्रांजिस्टर के कलक्टर की भाँति कार्य करेगा। अब अगली प्रक्रिया बेस डिफ्यूज़न होती है। बेस डिफ्यूज़न (base diffusion) के लिये पहले पूरे वेफर पर फिर से SiO_2 परत बना दी जाती है। अब जिस isolation island पर ट्रांजिस्टर बनाना है, उसके मध्य फिर से खिड़की (window) खोली जाती है। Window खोलने हेतु फोटोलिथोग्रैफिक एचिंग (photolithographic etching) की प्रक्रिया फिर से दोहराई (repeat) जाती है। अब इस खिड़की (window) में स्वीकारक (acceptor) अशुद्धियों की डोपिंग करके p-टाइप बेस बनाई जाती है (चित्र 11.13)।



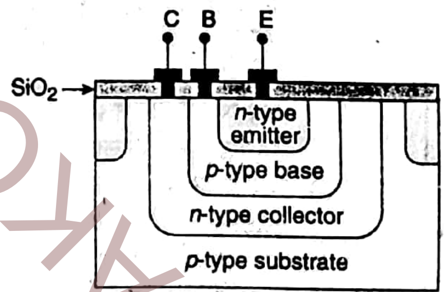
चित्र 11.13—बेस डिफ्यूज़न

(iv) एमिटर डिफ्यूज़न (Emitter diffusion)—अब फिर से पूरे वेफर पर SiO_2 की परत बनाई जाती है तथा बेस के मध्य में फोटोलिथोग्रैफिक एचिंग द्वारा खिड़की (window) खोली जाती है। इस window में n-टाइप डोपिंग करके एमिटर बनाया जाता है (चित्र 11.14)।



चित्र 11.14—एमीटर डिफ्यूज़न

(v) एल्यूमिनियम मैटलाइजेशन (Aluminium metallization)—एमीटर, बेस तथा कलक्टर बनाने के पश्चात् इनके संयोजन (connection) लेने हेतु फिर से खिड़की (window) उन स्थानों पर खोली जाती है जहाँ कनैक्शन लेना होता है। इसके लिये पहले तो पूरे wafer पर एल्यूमिनियम की परत बना दी जाती है, फिर जहाँ-जहाँ से इस परत को हटाना होता है, वहाँ से एचिंग (etching) द्वारा परत को हटा सकते हैं (चित्र 11.15)।



चित्र 11.15—एल्यूमीनियम मैटलाइज़ेशन

AKC TECHNICAL CLASSES

Scanned with CamScanner

इन प्रक्रियाओं द्वारा न केवल ट्रांजिस्टर बल्कि अन्य घटक जैसे डायोड, प्रतिरोध, संधारित्र भी बनाये जा सकते हैं तथा उनका कनेक्शन करके परिपथ भी बनाये जाते हैं। ऐसे सैकड़ों परिपथ एक साथ बनाकर हीरे की नोक वाले (diamond tipped) औजारों (tools) से अलग-अलग कर दिये जाते हैं। प्रत्येक चिप को पैक कर दिया जाता है तथा कनेक्शन हेतु सिरे IC की पिनों के रूप में बाहर निकले रहते हैं।

"The following steps take place during the fabrication of a planar transistor :

(i) A p-type substrate of high purity silicon is prepared.
(ii) n-type epitaxial layer is grown on it.
(iii) An SiO_2 layer is deposited using oxidation process.
(iv) Windows are opened in SiO_2 using photolithography.
(v) p-type doping in done through these windows that the impurities reach the substrate and isolation islands are formed. The impurities do not penetrate through the SiO_2 layer and can pass only through windows.
(vi) Again SiO_2 layer is deposited and windows are opened and doping is done. Hence base is formed.
(vii) Again the same process is repeated and emitter is formed.
(viii) Again, SiO_2 is deposited, windows opened and then proper connection is obtained from each layer by depositing. A layer of Almuminium and then unwanted part of almumininium is etched.
(ix) The circuits are separated and packed."

प्लैनर ट्रांजिस्टर फैब्रिकेशन हेतु (या IC में कोई भी इलेक्ट्रॉनिक परिपथ फैब्रिकेशन हेतु) विभिन्न प्रक्रियाओं को संक्षेप में निम्न प्रकार से वर्णित किया जा सकता है—

(i) एक *P*-टाइप substrate लिया जाता है।
(ii) उस पर *n*-type epitaxial परत जमाई जाती है।
(iii) इस पर SiO_2 की परत जमाई जाती है।
(iv) Photolithographic etching की प्रक्रिया द्वारा SiO_2 की परत में windows खोली जाती है।
(v) इन window में *p*-type डोपिंग करके अशुद्धियों को epitaxial परत से विसरण कराकर सब्स्ट्रेट तक पहुँचाया जाता है, जिससे विभिन्न isolation island बन जाते हैं।
(vi) अब फिर से सम्पूर्ण wafer पर SiO_2 की परत जमायी जाती है। फिर बेस विसरण हेतु खिड़कियाँ खोलकर *p*-type डोपिंग की जाती है।
(vii) फिर से सम्पूर्ण wafer पर SiO_2 जमाते हैं। एमीटर विसरण हेतु खिड़कियाँ खोलकर *n*-type डोपिंग की जाती है।
(viii) अब सम्पूर्ण परत पर SiO_2 जमाया जाता है। विभिन्न टर्मिनलों से कनैक्शन हेतु एल्यूमिनियम परत जमाई जाती है। जहाँ से इस परत को हटाना होता है, वहाँ etching द्वारा हटा दी जाती है।

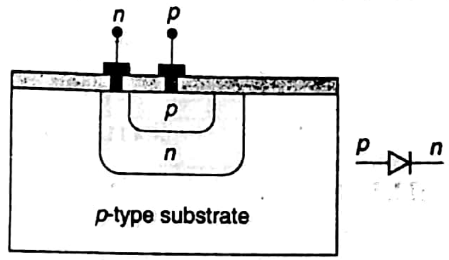
(ix) विभिन्न परिपथों को अलग करके पैक कर दिया जाता है तथा बाहरी कनैक्शन हेतु टर्मिनल पैक के बाहर निकाल लिये जाते हैं।

§ 11.6. I.C. पर विभिन्न इलैक्ट्रॉनिक घटक बनाना (Fabrication of Different Electronic Components on IC) :

प्लैनर डायोड (Planar diode)—अर्द्धचालक डायोड सामान्यतः चार प्रकार के होते हैं—Grown junction, alloy, diffusion तथा epitaxial growth।

मुख्यतः यहाँ हम एपिटैक्सियल epitaxial डायोड के बारे में वर्णन करेंगे।

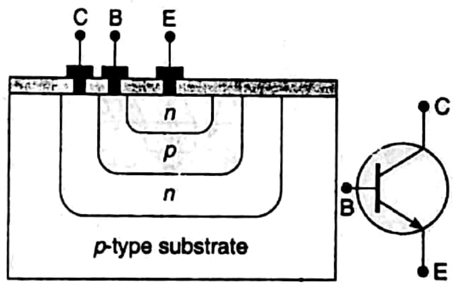
एक सब्स्ट्रेट (substrate) पर SiO_2 परत बनाकर तथा फोटोलिथोग्राफी (photolithography) द्वारा खिड़कियाँ (windows) खोलकर डोपिंग की जाती है जिससे चित्र 10.16 के अनुरूप epitaxial (या प्लैनर) डायोड प्राप्त होता है।



चित्र 11.16—प्लैनर डायोड

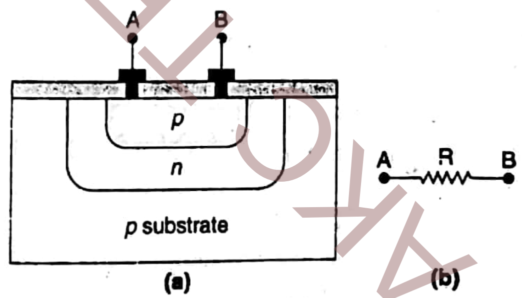
प्लैनर ट्रांजिस्टर (Planar transistor)—ट्रांजिस्टर बनाने की कई विधियाँ प्रचलित है जैसे alloy junction, grown junction या प्लैनर विधि।

एक प्लैनर ट्रांजिस्टर चित्र 11.16 में प्रदर्शित है। इस ट्रांजिस्टर की flat surface होने के कारण ही इसे प्लैनर कहा जाता है।



चित्र 11.17—प्लैनर ट्रांजिस्टर

प्रतिरोध (Resistor)—I.C. प्रतिरोधों में डोपिंग युक्त सिलिकॉन की प्रतिरोधकता का प्रयोग किया जाता है। डोपिंग अशुद्धि की सान्द्रता (concentration) तथा विसरण की गहराई (depth of diffusion) को नियन्त्रित करके प्रतिरोध का मान बदला जा सकता है। चित्र 11.18 के अनुसार बेस क्षेत्र का ही प्रतिरोधक के रूप में प्रयोग किया

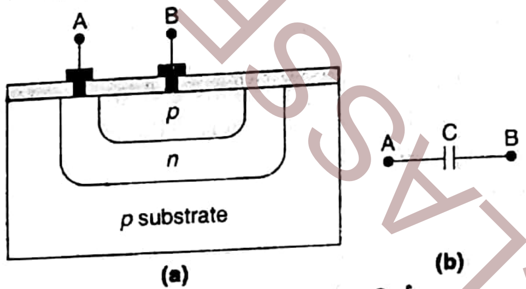


चित्र 11.18—IC पर प्रतिरोधक प्राप्त करना

Scanned with CamScanner

जाता है क्योंकि इस क्षेत्र की प्रतिरोधकता उच्च होती है। निम्न मान के प्रतिरोधकों के लिये एमीटर क्षेत्र का प्रयोग किया जाता है।

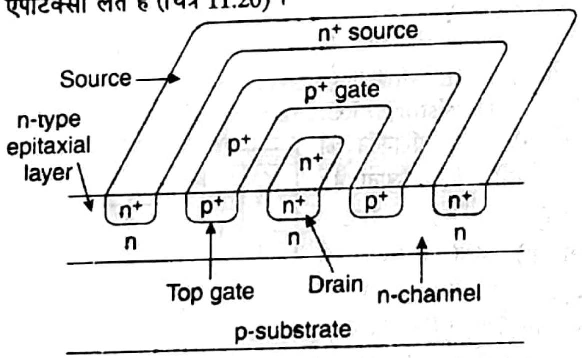
धारित्र (Capacitor)—IC धारित्र का निर्माण उत्क्रम बायस p-n जंक्शन की धारिता का उपयोग करके किया जाता है (चित्र 11.19)।



चित्र 11.19—IC पर संधारित्र का निर्माण

JFET फैब्रीकेशन (JFET fabrication) :

(i) एपीटैक्सी लेते हैं (चित्र 11.20)।



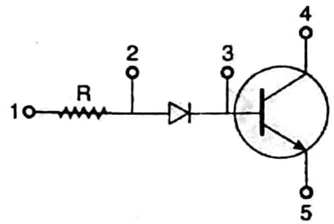
चित्र 11.20—n-चैनल JFET एपिटैक्सियल संरचना

(ii) थरमल oxidation करते हैं।
(iii) पहली photolithography द्वारा windows खोलकर top p^+ gate diffusion किया जाता है।
(iv) p-टाइप डिफ्यूज़न किया जाता है।
(v) दूसरी photolithography द्वारा n^+ सोर्स व ड्रेन डिफ्यूज़न हेतु window खोली जाती है।
(vi) n-टाइप डिफ्यूज़न किया जाता है।
(vii) तीसरी photolithography द्वारा contact windows खोली जाती हैं।
(viii) Metallization किया जाता है।

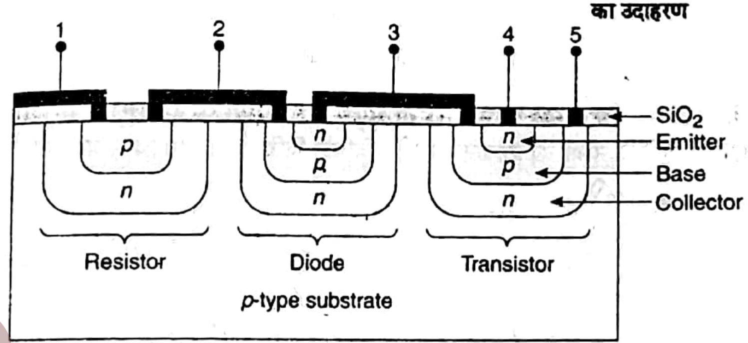
प्रेरक (Inductors)—IC में प्रेरकों का निर्माण नहीं किया जाता।

§ 11.7. एक सम्पूर्ण इलैक्ट्रॉनिक परिपथ को IC पर बनाना (Fabrication of Complete Electronic Circuit on IC) :

प्लैनर ट्रांजिस्टर को बनाने के लिये जिन विधियों का वर्णन किया गया था, उन्हीं विधियों द्वारा (अर्थात् फोटोलिथिक तकनीक इत्यादि) इलैक्ट्रॉनिक परिपथों को I.C. पर बनाया जाता है। उदाहरण हेतु एक इलैक्ट्रॉनिक परिपथ (चित्र 11.21) को IC पर बना हुआ (चित्र 11.22) में प्रदर्शित किया गया है।



चित्र 11.21—एक इलैक्ट्रॉनिक परिपथ का उदाहरण



चित्र 11.22—चित्र 11.21 के परिपथ को IC पर बनाना

§ 11.8. इंटीग्रेशन का स्केल (Scale of Integration) :

डिजिटल IC लॉजिक गेटों की संख्या के आधार पर IC को निम्न श्रेणियों में विभाजित किया जा सकता है—

(i) निम्न स्केल इंटीग्रेशन (Small scale integration or SSI)—इस वर्ग के IC में 10 से कम लॉजिक गेट होते हैं।

(ii) माध्यमिक स्केल इंटीग्रेशन (Medium scale integration or MSI)—इस वर्ग के I.C. में 10 से 100 तक लॉजिक गेट होते हैं।

(iii) उच्च स्केल इंटीगेशन (Large scale integration or LSI)—इस वर्ग के IC में 100 से 10,000 लॉजिक गेट होते हैं।

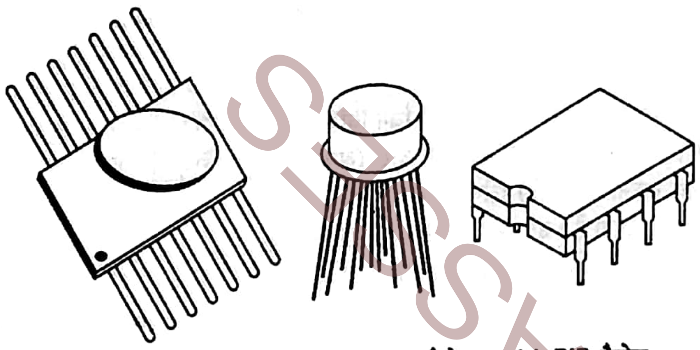
(iv) बहुत उच्च स्केल इंटीग्रेशन (Very large scale integration or VLSI)—इस वर्ग के IC में 10,000 से भी अधिक लॉजिक गेट होते हैं।

§ 11.9. IC के पैकेज (IC Packages) :

IC विभिन्न प्रकार के पैकेज में आते हैं जैसे DIP (Dual in line package), फ्लैट पैकेज इत्यादि। Dual in line अर्थात इन IC's की पिनें दो लाइनों में arranged होती है। विभिन्न प्रकार के IC पैकेज चित्र 11.23 में प्रदर्शित है।

AKG TECHNICAL CLASSES

Scanned with CamScanner

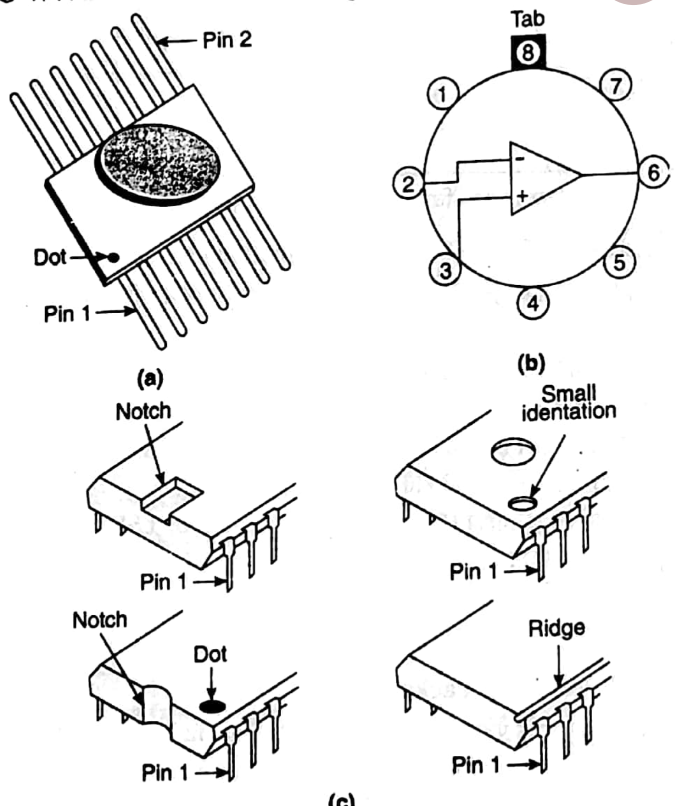


(a) फ्लैट पैकेज (b) TOS स्टाइल पैकेज (c) DIP पैकेज

चित्र 11.23—विभिन्न प्रकार के IC पैकेज

§ 11.10. IC की पिनों की पहचान (Pin Identification of ICs) :

IC की पिनों के नम्बर की पहचान करने हेतु विभिन्न विधियाँ चित्र 10.24 में प्रदर्शित है।



चित्र 11.24—IC के पिनों की पहचान (a) फ्लैट पैक (b) मैटल कैन (c) DIP

प्रश्नावली-11

1. IC के फैब्रिकेशन पर टिप्पणी लिखिये।
2. ट्रांजिस्टर को बनाने की प्लैनर प्रक्रिया पर टिप्पणी लिखिये।
3. IC के निर्माण पर टिप्पणी लिखिये।
4. अधुनातन इलैक्ट्रॉनिक्स में IC का महत्त्व अंकित कीजिये।
5. LSI व VLSI की तुलना कीजिये।
6. (a) IC के बनाने की विधियाँ लिखिये।
   (b) IC को बनाने में प्रयुक्त होने वाले सब्सट्रेट को बनाने की विधि का वर्णन कीजिये।
7. निम्नलिखित पर टिप्पणी लिखिये—
   (a) ट्रांजिस्टर बनाने के लिये प्रयुक्त प्लैनर तकनीक
   (b) 741 IC की संरचना
8. VLSI, MSI, LSI व SSI में अन्तर बताइये।
9. (a) NE555 चिप की कार्य प्रणाली समझाइये। द्रो एक रिले चलाने में कैसे प्रयोग कर सकते हैं।
   (b) Op-amp 741 को (i) एक समाकलक (ii) एक बफर के रूप में कैसे प्रयोग करेंगे।
10. निम्न पर संक्षिप्त टिप्पणी लिखिये—
    (a) IC's की 74 श्रेणी
    (b) LSI तथा VLSI
11. ICs के फैब्रीकेशन हेतु विभिन्न steps का विस्तारपूर्वक वर्णन कीजिये।

AKC TECHNICAL CLASSES

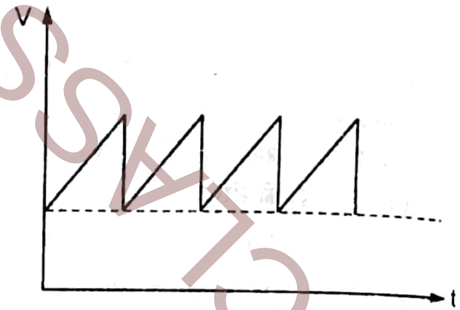
Scanned with CamScanner

12 टाइम बेस परिपथ (TIME BASE CIRCUITS)

§ 12.1. टाइम बेस सिगनल (Time Base Signal) :

टाइम बेस सिगनल वह होते हैं, जिनका मान समय के साथ रेखीय रूप से बढ़ता है तथा अपने अधिकतम मान पर पहुँचने के पश्चात् तुरन्त अपने प्रारम्भिक मान पर वापस आ जाता है। चित्र 12.1 में एक टाइप बेस सिगनल प्रदर्शित किया गया है। इस सिगनल को Sawtooth waveform के नाम से भी जाना जाता है।

टाइम बेस सिगनल को उत्पन्न करने के लिये टाइम बेस परिपथ का प्रयोग किया जाता है।



चित्र 12.1—टाइम बेस सिगनल

§ 12.2. टाइम बेस तरंगों की आवश्यकता (Need of Time Base Waveforms) :

1. कैथोड रे ऑसिलोस्कोप (Cathode Ray Oscilloscope (CRO)) **में**—C.R.O. एक इलैक्ट्रॉनिक्स यन्त्र होता है। जिस पर किसी भी तरंग का तरंगाकार (wave-shape) देखा जा सकता है। इसमें दो विचलन प्लेटें (deflecting plates) होती हैं। क्षैतिज (horizontal) तथा ऊर्ध्वाधर (vertical)। इन प्लेटों (plates) पर वोल्टता आरोपित (voltage apply) करके एक इलेक्ट्रॉन बीम (electron beam) को विचलित (deflect) किया जाता है। यह इलेक्ट्रॉन-बीम (electron beam) CRO के पर्दे (Screen) से टकराती है तथा तरंग की तरंगाकार (shape) दिखायी देती है।

CRO की ऊर्ध्वाधर प्लेट (Vertical Plate) पर इनपुट सिगनल प्रदान (Input Signal apply) करते हैं। क्षैतिज प्लेट (Horizontal plate) पर एक ऐसा Signal Apply करने की आवश्यकता होती है जिसका मान समय के साथ रेखीय रूप से बढ़ता रहे ताकि CRO की *x*-axis को समय अक्ष (time axis) बनाया जा सके। इसलिये CRO की क्षैतिज (Horizontal) प्लेट पर टाइम बेस संकेत (Time Base Signal या Sweep Signal) आरोपित (apply) किया जाता है।

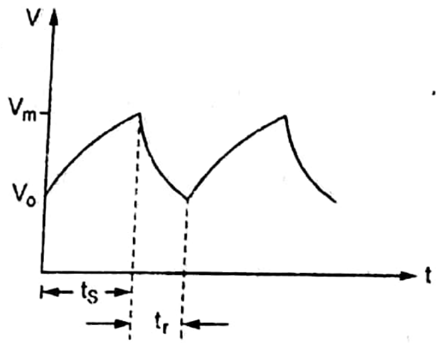
2. टेलीविजन में—किसी भी पिक्चर (Picture) में लाइट की तीव्रता (Light Intensity) तथा रंग (colour) के परिवर्तन (Variation) होते हैं जो पिक्चर (Picture) की लम्बाई (length) और चौड़ाई (Breadth) (अर्थात् space) में फैले होते हैं। किन्तु इन्हें एक स्थान से दूसरे स्थान पर संचारित (Transmit) करने के लिये ऐसे विद्युतीय सिगनल (electrical signal) में परिवर्तित (convert) करने की आवश्यकता होती है जो समय (time) के साथ परिवर्तित (vary) नहीं होते। इसके लिये स्केनिंग (Scanning) का प्रयोग किया जता है। इसमें चित्र (Picture) को बिन्दु दर बिन्दु स्कैन (Point by Point explore) किया जाता है। स्कैनिंग (Scanning) पिक्चर के बायें (left) से प्रारम्भ (start) होती है तथा दायें (right) में अन्तिम अवयव (element) पर पहुँचती है तथा तेजी से बायें (left) की ओर लौट आती है। यह कैमरा ट्यूब क्षैतिज (Horizontal) तथा ऊर्ध्वाधर (Vertical) प्लेट प्रक्रिया पर स्वीप तरंग प्रयुक्त (apply) करने से ही सम्भव हो पाती है।

इसी प्रकार टी० वी० रिसीवर (T. V. Receiver) पर विद्युत सिगनल (electrical signal) प्राप्त होता है जो समय के साथ परिवर्तित (vary) होता है। इसको स्पेस (Space) में परिवर्तित (vary) करने वाले लाइट संकेत (light signal) में परिवर्तन (change) करने के लिये फिर से स्वीप (sweep) तरंग का प्रयोग करना पड़ता है।

3. आवृत्ति काउण्टरों (Frequency Counters) **में**—आवृत्ति काउण्टरों (Frequency Counters) में इनपुट आवृत्ति को एक निश्चित समय के लिये काउण्टर (counter) में गेट (gate) किया जाता है। अतः टाइम बेस परिपथ द्वारा टाइमिंग सिगनल प्रदान किये जाते हैं। इन टाइमिंग सिगनल द्वारा गेट (Gate) को खुला (Open) करने, Gate को close करने तथा आवृत्ति को स्टोर करने के लिये टाइमिंग प्रदान की जाती है। अतः आवृत्ति काउण्टर (frequency counter) की सूक्ष्मता (accuracy) टाइम बेस सिगनल की सूक्ष्मता (accuracy) पर निर्भर करती है।

§ 12.3. टाइम बेस सिगनल की विशेषतायें (Special Features of Time Base Signal) :

एक व्यावहारिक टाइम बेस सिगनल (time base signal) संधारित्र के आवेशन (charging) और अनावेशन (discharging) से उत्पन्न (produce) किया जाता है। संधारित्र (capacitor) का आवेशन (charging) तथा अनावेशन (discharging) रेखीय न होकर, चरघातांकी (exponential) होती है। एक व्यवहारिक टाइम बेस सिगनल (चित्र 12.2) में दिखाया गया है। जैसा कि पहले बताया जा चुका है, कि टाइम बेस सिगनल का मान V_0 से V_m तक बढ़ता है तथा फिर तुरंत V_0 तक पहुँच जाता है।



t_s = Sweep time
t_r = Flyback या Retrace time

चित्र 12.2—टाइम बेस सिगनल

§ 12.4. टाइम बेस सिगनल से सम्बन्धित परिभाषायें (Definitions Relating Time base Signals) :

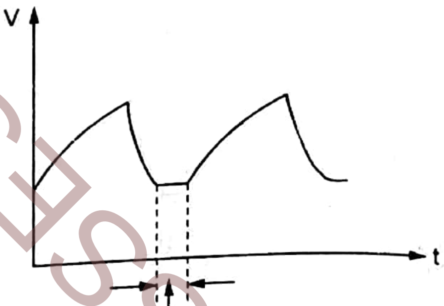
1. स्वीप टाइम 't_s' (Sweep time)—वह समय, जिसमें तरंग अपने प्रारम्भिक मान से अधिकतम मान तक पहुँचती है, स्वीप टाइम (t_s) कहलाता है।

2. फ्लाईबैक या रिटर्न समय t_r (flyback or Retrace time)—हम यह चाहते हैं कि तरंग अपने अधिकतम मान से तुरन्त अपने प्रारम्भिक मान पर पहुँच जाये। किन्तु वास्तव में यह प्रक्रिया होने में कुछ समय लगता है। इसका बहुत कम होना वाँछनीय है।

Scanned with CamScanner

वह समय जिसमें तरंग अपने अधिकतम मान से प्रारम्भिक मान पर पहुँचती है, फ्लाईबैक समय (t_r) कहलाता है।

3. रिसेट टाइम t_{reset} (Reset time)—एक तरंग के समाप्त होने के तुरन्त बाद अगली तरंग शुरु नहीं हो पाती। (चित्र 12.3) देखें। इन दोनों के बीच एक छोटा-सा समय अन्तराल होता है। जिसे रिसेट (Reset) टाइम कहते हैं।



चित्र 12.3—टाइम बेस सिगनल

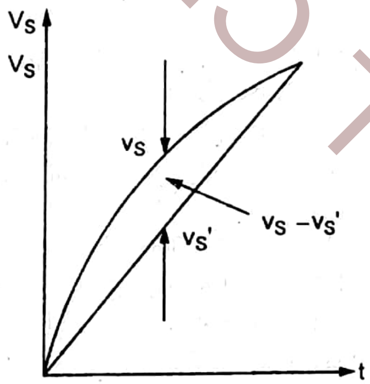
3. स्वीप आयाम (v_s)—यह तरंग के अधिकतम मान v_m तथा प्रारम्भिक मान v_0 के बीच का अन्तर होता है।

स्वीप आयाम, $v_s = v_m - v_0$

4. डिस्प्लेसमेंट त्रुटि, e_d (Displacement Error)—व्यवहारिक रूप में एक स्वीप (Sweep) तरंग रेखीय न होकर चर-घातांकी (exponential) होती है तथा वास्तविक स्वीप वोल्टेज तथा रेखीय स्वीप वोल्टेज के मान में अन्तर होता है। (चित्र 12.4) देखें। डिस्टलेसमेंट त्रुटि (Displacement error) को निम्न प्रकार से परिभाषित करते हैं—

$$e_d = \frac{\text{वास्तविक तथा रेखीय स्वीप में अधिकतम अन्तर}}{\text{स्वीप आयाम}}$$

$$= \frac{(v_s - v_s')_{max}}{v_s}$$



चित्र 12.4—डिस्प्लेसमेंट त्रुटि

स्वीप स्पीड (Sweep Speed) स्वीप (Sweep) वोल्टेज की समय के साथ परिवर्तन की दर को कहते हैं।

आदर्श रैम्प यह नियत होती है, क्योंकि आदर्श रैम्प (Ideal lamp) रेखीय होता है।

6. स्वीप स्पीड त्रुटि (e_{speed} sweep speed error) एक व्यवहारिक स्वीप (sweep) वोल्टेज की स्वीप स्पीड नियम नहीं रहती, बल्कि बदलती रहती है क्योंकि यह रेखीय (linear) नहीं होता।

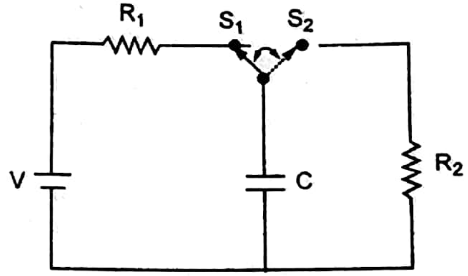
स्वीप स्पीड त्रुटि (Sweep Speed error) को निम्न प्रकार से परिभाषित करते हैं—

$$e_{speed} = \frac{\text{प्रारम्भिक स्वीप स्पीड} - \text{अन्तिम स्वीप स्पीड}}{\text{प्रारम्भिक स्वीप स्पीड}}$$

$$= \frac{\left(\frac{dv_s}{dt}\right)_{t=T_s} - \left(\frac{dv_s}{dt}\right)_{t=0}}{\left(\frac{dv_s}{dt}\right)_{t=0}}$$

§ 12.5. संधारित्र के आवेशन एवं अनावेशन द्वारा स्वीप तरंग उत्पन्न करना (Generation of Sawtooth (sweep) wave by Charging and Discharging of Capacitor) :

संधारित्र की क्रमशः आवेशन (Charging) और अनावेशन (Discharging) करके स्वीप (Sweep) तरंग प्राप्त की जा सकती है। (चित्र 12.5) देखें। इस परिपथ का अध्ययन करने से पहले कृपया पाठ 6 (वेवशेपिंग परिपथ) के RC परिपथ में ट्रांजिस्टर (Transients) भाग का स्मरण करें।

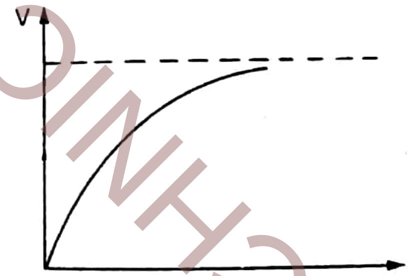


चित्र 12.5

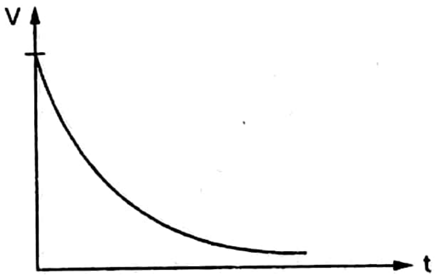
यदि स्विच (Switch) S को स्थिति (Position) 1 पर रखा जाये तो संधारित्र चार्ज (Charge) होने लगता है तथा संधारित्र वोल्टेज (Voltage across capacitor) समय के साथ बढ़ती है। कैपेसिटर के एक्रोस वोल्टेज निम्न समीकरण द्वारा प्रदर्शित की जाती है,

$$V_c = V(1 - e^{-t/R_1C}) \quad \ldots(1)$$

समीकरण (1) को निम्न ग्राफ (चित्र 12.6) द्वारा प्रदर्शित कर सकते हैं—



चित्र 12.6—आवेशन

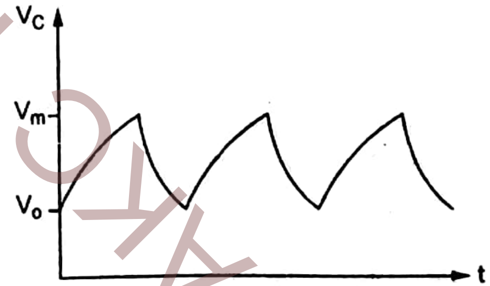


चित्र 12.7—अनावेशन

इसमें R_1C परिपथ का समय नियतांक है तथा यह जितना अधिक होगा, चार्जिंग (Charging) में उतना ही अधिक समय लगेगा। यदि स्विच (Switch) को स्थिति Position 2 पर रखा जाये तो संधारित्र अनोशित होने लगेगा तथा संधारित्र के एक्रौस वोल्टेज कम होने लगती है। (चित्र 12.7)

कैपेसिटर के एक्रौस वोल्टेज निम्न समीकरण द्वारा प्रदर्शित की जाती है—

$$V_c = V_e^{-t/R_2C}$$



चित्र 12.8—स्वीप वोल्टेज

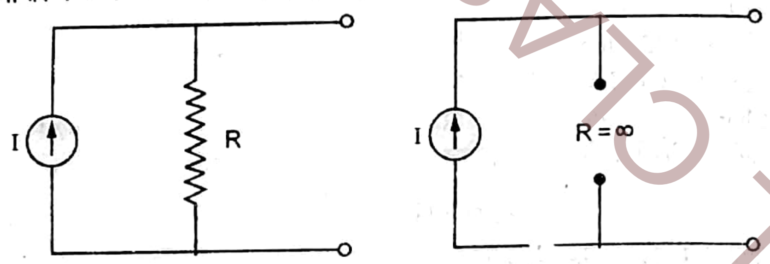
Scanned with CamScanner

जहाँ v_0 प्रारम्भिक वोल्टेज (initial voltage) है।

यदि हम Switch को क्रमशः स्थिति (Position) 1 तथा 2 के बीच रखते रहें तो संधारित्र क्रमशः चार्ज (Charge) व डिस्चार्ज (Discharge) होता रहेगा। यदि हम R_2 के मान को अत्यन्त कम कर दें तो डिस्चार्जिंग (Discharging) बहुत तेज (fast) होगी। इस स्थिति में संधारित्र (capacitor) पर एक sawtooth voltage प्राप्त होगी (चित्र 12.8)।

§ 12.6. नियत धारा स्वीप जैनरेटर (Constant Current Sweep Generator) :

नियत धारा स्रोत—एक व्यवहारिक धारा स्रोत एक धारा प्रदाय (Current Supply) होता है जिसके समानान्तर में उसका आन्तरिक प्रतिरोध प्रदर्शित किया जाता है। (चित्र 12.9a) एक आदर्श धारा स्रोत में प्रतिरोध अनन्त माना जाता है (चित्र 12.9b) किन्तु व्यवहारिक रूप में धारा स्रोत के समानान्तर में उच्च मान का प्रतिरोध अवश्य होता है।



(a) व्यवहारिक धारा स्रोत (b) आदर्श धारा स्रोत

चित्र 12.9

धारा स्रोत नियत धारा सप्लाई करने में सक्षम होता है तथा इसके एक्रौस लोड का मान परिवर्तित करने पर भी इसके द्वारा सप्लाई की जाने वाली धारा नियत रहती है।

धारा स्रोत FET युक्तियों या ट्रांजिस्टर युक्तियों से प्राप्त किये जाते हैं।

नियत धारा स्रोत द्वारा टाइम बेस सिगनल प्राप्त करना :

चित्र 12.10 में धारा स्रोत के एक्रौस संधारित्र को कनेक्ट किया गया है। स्विच S के off रहने पर संधारित्र नियत धारा स्रोत द्वारा चार्ज (charge) होने लगता है।

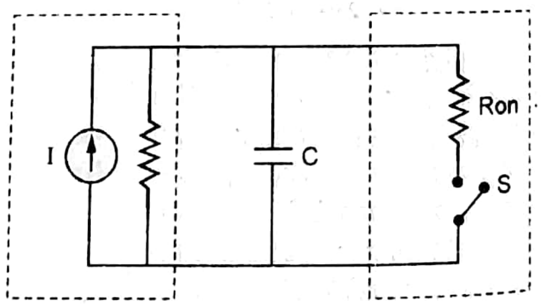
आवेशन धारा $= I$ (नियत)

संधारित्र के एक्रौस वोल्टेज,

$$v_c = \frac{1}{C}\int I\,dt$$

$$= \frac{It}{C}$$

इस समीकरण से पता चलता है कि समय के साथ वोल्टेज V_c का मान रेखीय रूप से बढ़ेगा। समय $t = T$ पर स्विच को बन्द कर दिया जायेगा जिससे कि संधारित्र अनावेशित हो जायेगा।



चित्र 12.10—नियत धारा स्रोत द्वारा टाइम बेस सिगनल प्राप्त करना

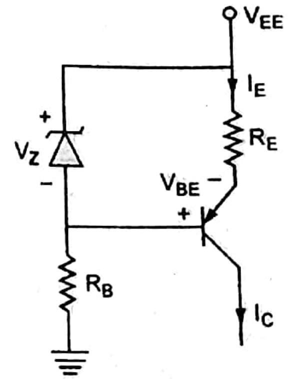
इस प्रकार संधारित्र की आवेशन तथा अनावेशन क्रिया नियमित रूप से चलती रहेगी तथा टाइम बेस सिगनल प्राप्त हो जायेगा।

ट्रांजिस्टर/ज़ीनर धारा स्रोत—चित्र 12.11 में एक व्यावहारिक धारा स्रोत दिखाया गया है। इसमें एक ट्रांजिस्टर तथा एक जीनर डायोड का प्रयोग किया गया है।

किरचॉफ वोल्टेज नियम प्रयोग करके I_E का मान ज्ञात किया जा सकता है।

$$I_E = \frac{V_Z + V_{BE}}{R_E}$$

$$= \frac{V_Z + 0{\cdot}7}{R_E}$$



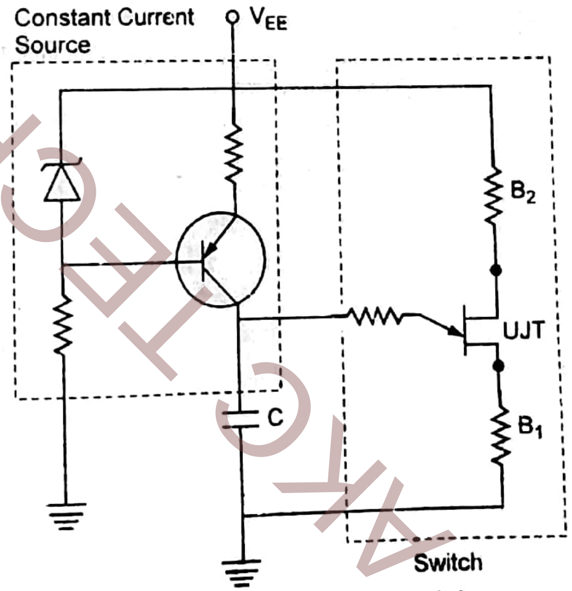
चित्र 12.11—जीनर डायोड का प्रयोग करके नियत धारा स्रोत बनाना

V_Z, तथा R_E का मान नियत होने के कारण I_E का मान V_{EE} के परिवर्तित होने पर भी नियत रहेगा।

चूँकि $I_C \cong I_E$ इसलिये कलक्टर धारा भी नियत रहेगी। इस कारण इस परिपथ को नियत धारा परिपथ के रूप में प्रयोग किया जा सकता है।

§ 12.7. व्यवहारिक स्वीप वोल्टेज जेनरेटर (Practial Sweep Voltage Generator) :

चित्र 12.12 में धारा स्रोत का प्रयोग करके टाइम बेस सिगनल प्राप्त करने हेतु एक व्यवहारिक परिपथ दिखाया गया है। नियत धारा स्रोत द्वारा प्रदान की गयी धारा द्वारा संधारित्र आवेशित होगा



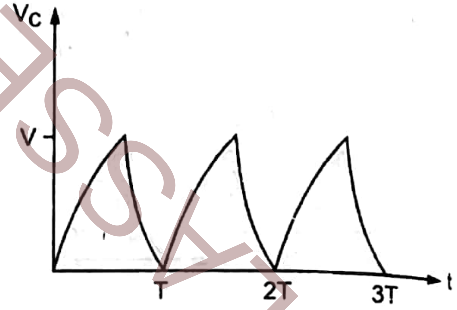
चित्र 12.12 (a)—व्यवहारिक स्वीप वोल्टेज जेनरेटर

AKC TECHNICAL CLASSES
Scanned with CamScanner

जिससे उसके एक्रौस वोल्टेज नियमित रूप से बढ़ने लगेगी, इससे UJT की उत्सर्जक वोल्टेज भी बढ़ने लगेगी।

जैसे ही संधारित्र वोल्टेज V_c का मान UJT की शिखर वोल्टेज, V_P तक पहुँचेगा, UJT चालन अवस्था (Conduction State) में आ जायेगा जिससे संधारित्र अनावेशित (discharge) हो जायेगा। संधारित्र तब तक अनावेशित (discharge) होता रहेगा, जब तक एमीटर (emitter) धारा I_E का मान UJT की शिखर बिन्दु धारा I_P से कम नहीं हो जायेगा। उस अवस्था में UJT ऑफ (OFF) हो जाता है तथा संधारित्र (Charging) फिर से चार्ज होने लगेगा।

इस प्रकार संधारित्र की चार्जिंग (charging) तथा डिस्चार्जिंग (discharging) नियमित रूप से चलती रहती है तथा संधारित्र पर टाइम बेस सिगनल प्राप्त होता है।



चित्र 12.12 (b)

प्रश्नावली–12

1. टाइम बेस तरंगों की आवश्यकता पर प्रकाश डालिये।
2. टाइम बेस तरंगों की विशेषतायें लिखिये।
3. समझाइये कि किस प्रकार संधारित्र का आवेशन/अनावेशन करके आरी दंत (Sawtooth) तरंग प्राप्त की जा सकती है।
4. नियत धारा जनरेटर तथा एक स्विचिंग युक्ति का प्रयोग करते हुये स्वीप वोल्टेज उत्पन्न करने हेतु एक परिपथ बनाइये तथा उसकी कार्यप्रणाली समझाइये।

13 प्रयोगात्मक (PRACTICALS)

§ 13.1. EDC लैब सामग्री सूची (Materials required for EDC Lab) :

- उपकरण — CRO (20 MHz), डिजीटल मल्टीमीटर, एनालॉग मल्टीमीटर, वोल्टमीटर, मिलीएमीटर, माइक्रोएमीटर, आडियो आवृत्ति सिगनल जनरेटर।
- पॉवर सप्लाई — परिवर्ती रेगुलेटेड डी॰ सी॰ पॉवर सप्लाई।
- *IC* — 555, 741, LM340, LM380
- डायोड — 1N4007, OA70, IZ15, LED, IN34A।
- ट्रांजिस्टर — 2N3904, 2N2102, 2N4036, 1N2104, 2N6005, 2N3905, 2N5484, 3N187, BC547।
- प्रतिरोध ($\frac{1}{2}$ W) — 100 Ω, 220 Ω, 650 Ω, 470 Ω, 680 Ω, 1 kΩ 2.2 kΩ, 3·3 kΩ, 4·7 kΩ, 10 kΩ, 15 kΩ, 22 kΩ, 33 kΩ, 47 kΩ, 100 kΩ, 220 kΩ, 470 kΩ, 1 MΩ, 2·2 MΩ.
- संधारित्र (50 V) — 0·01 μF, 0·0047 μF, 0·1 μF, 1 μF, 10 μF, 25 μF, 100 μF.
- ट्रांसफार्मर — 230 V/6 – 0 – 6 V, 230 V/9 – 0 – 9 V, 50 mH कुण्डली
- अन्य — ब्रेडबोर्ड या माइका शीट, सोल्डर आयरन, सोल्डर वायर, सोल्डरिंग फ्लक्स, डी॰ सी॰ सॉकेट, SPST स्विच, सेमीकन्डक्टर डाटा बुक।

§ 13.2. डायोड तथा ट्रांजिस्टर टैस्टिंग (Diode and Transistor Testing) :

इलैक्ट्रॉनिक्स लैब में जो घटक (components) आप प्रयोग करेंगे, उनकी टैस्टिंग करनी आपको आनी चाहिये।

डायोड की टैस्टिंग—डायोड की टैस्टिंग ओम मीटर द्वारा की जा सकती है। मल्टीमीटर की सहायता से डायोड के अग्र तथा रिवर्स बायस प्रतिरोध का मापन करें।

अग्र प्रतिरोध मापने हेतु मल्टीमीटर के पॉजिटिव टर्मिनल को डायोड के एनोड (p) से व मल्टीमीटर के निगेटिव टर्मिनल को डायोड के कैथोड (n) से संयोजित करें।

रिवर्स प्रतिरोध मापने हेतु मल्टीमीटर के पॉजिटिव टर्मिनल को डायोड के कैथोड (n) से व निगेटिव टर्मिनल को डायोड के एनोड (p) से संयोजित करें।

एक अच्छे डायोड में रिवर्स प्रतिरोध तथा अग्र प्रतिरोध का अनुपात 10 : 1 से अधिक होगा।

निम्न बातें ध्यान रखें—

(i) यदि डायोड का रिवर्स प्रतिरोध बहुत कम है तो डायोड लघुपथित है।

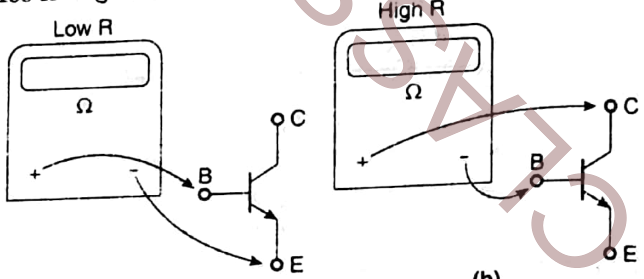
(ii) यदि डायोड का अग्र प्रतिरोध बहुत अधिक है, तो डायोड खुला परिपथ (open circuit) है।

AK TECHNICAL CLASSES

Scanned with CamScanner

ट्रांजिस्टर की टैस्टिंग—ओम मीटर या मल्टीमीटर द्वारा ट्रांजिस्टर की टैस्टिंग की जा सकती है। आपको यदि होगा कि सक्रिय क्षेत्र में एमीटर जंक्शन अग्र बायस तथा कलक्टर जंक्शन रिवर्स बायस होता है। अतः अग्र बायस जंक्शन कम प्रतिरोध तथा रिवर्स बायस जंक्शन उच्च प्रतिरोध प्रदर्शित करेगा।

n-p-n ट्रांजिस्टर के लिये अग्र बायस बेस एमीटर जंक्शन (जो ओम मीटर की आन्तरिक बैटरी द्वारा बायस हो जाता है) को चित्र 13.1(a) के अनुसार टैस्ट किया जा सकता हैं इसकी रीडिंग बहुत कम (100 Ω से कुछ kΩ के भीतर) आनी चाहिये।



(a) (b)

चित्र 13.1—*n-p-n* ट्रांजिस्टर की टैस्टिंग

रिवर्स बायस जंक्शन भी इसी प्रकार चित्र 12.1(b) के अनुसार चैक किया जाता है। इसकी रीडिंग 100 kΩ से अधिक आनी चाहिये।

इसी भाँति *p-n-p* ट्रांजिस्टर भी चैक किया जा सकता है, लेकिन मल्टीमीटर की लीड्स (leads) की ध्रुवता विपरीत (reverse) करनी पड़ेगी।

यदि दोनों जंक्शन ठीक रीडिंग देते हैं, तो ट्रांजिस्टर का टाइप (*n-p-n* या *p-n-p*) भी ज्ञात किया जा सकता है। इसके लिये सिर्फ लीड्स (leads) की ध्रुवता नोट करनी पड़ेगी। यदि +ve लीड बेस से तथा –ve लीड एमीटर से संयोजित करने पर निम्न प्रतिरोध प्राप्त होता है, जो ट्रांजिस्टर *npn* है। उच्च प्रतिरोध प्राप्त होने पर ट्राँजिस्टर *p-n-p* है।

सेमीकन्डक्टर युक्तियों की पहचान (Semiconductor Device Identification) :

जैसे डायोड, ट्रांजिस्टर, थायरिस्टर इत्यादि की पहचान हेतु विनिर्माता इन पर एक नम्बर इंगित करते हैं, जिनके द्वारा इन घटकों की पहचान की जा सकती है। सामान्यतः, 5 संकेतों वाला नम्बर प्रयोग किया जाता है जिसमें प्रथम दो या तीन संकेत alphabets तथा शेष अंक होते हैं उदाहरणतः AC 107, BC 547 इत्यादि।

कोड का पहले अक्षर से सेमीकन्डक्टर पदार्थ के विषय में पता चलता है अर्थात

A = Germanium
B = Silicon
C = Gallium Arsenide
R = Compound material (Cadmium Sulphide)

कोड का दूसरा अक्षर उस घटक का कार्य इंगित करता है अर्थात्

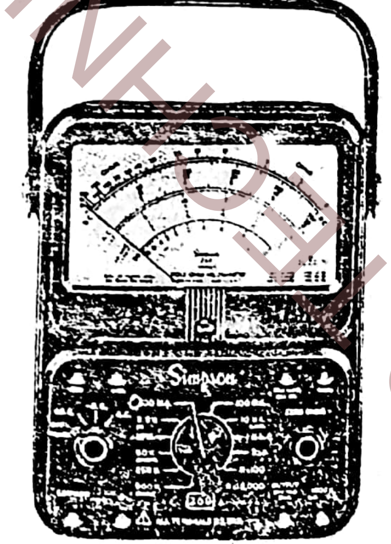
A = diode
B = Variable capacitance diode
C = A.F. low power transistor
D = A.F. Power transistor
E = Tunnel diode
F = H.F. Low power transistor
G = Multiple device
H = Magnetic sensitive diode
K = Hall-effect device
L = H.F. Power transistor
M = Hall effect modulator
P = Radiation sensitive diode
Q = Radiation generating diode
R = Thyristor (SCR or triac)
S = Low power switching transistor
T = Thyristor, power
U = Power switching transistor
X = diode, multiplier
Y = Power device
Z = Zener diode.

§ 13.3. इलैक्ट्रॉनिक प्रयोगशाला के मुख्य उपकरण (Main Equipments of Electronics Lab) :

इलैक्ट्रॉनिक्स लैब में कुछ मुख्य उपकरण अवश्य होते हैं जिनकी सहायता से विभिन्न प्रयोग किये जाते हैं। इन उपकरणों का संक्षिप्त विवरण निम्नवत् दिया गया है—

1. मल्टीमीटर (Multimeter)—इनकी सहायता से आप प्रतिरोध का मान, धारिता का मान, ए० सी० तथा डी० सी० धारा, ए० सी० तथा डी० सी० वोल्टेज, आदि का मापन किया जा सकता है। मल्टीमीटर दो प्रकार के होते हैं—

(i) **एनालॉग मल्टीमीटर** (Analog Multimeter)—यह चित्र 1232(a) में प्रदर्शित है जिसमें एक प्वाइंटर (Pointer) की सहायता से मापी गई राशि (Measurement



(a) एनालॉग मल्टीमीटर

(b) डिजिटल मल्टीमीटर

चित्र 13.2

Scanned with CamScanner

quantity) के मान मीटर के स्केल पर पढ़ा जा सकता है। इस मल्टीमीटर में वोल्टेज, धारा तथा प्रतिरोध की विभिन्न रेन्ज भी अंकित हैं।

(ii) **डिजिटल मल्टीमीटर** (Digital Multimeter)—डिजिटल मल्टीमीटर में मापी गई राशि के मान का डिजिटल डिस्पले (Digital display) प्राप्त होता है (चित्र 13.2(b))।

मल्टीमीटर से विभिन्न प्रतिरोध, वोल्टेज तथा प्रतिरोध मापने का अभ्यास करें।

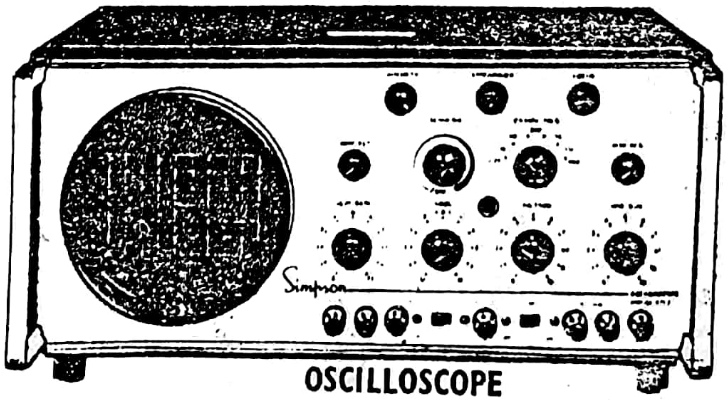
(a) **प्रतिरोध का मापन** (Measurement of resistance)—सर्वप्रथम, मल्टीमीटर में उचित रेन्ज सेट करें। यदि आपको प्रतिरोध का लगभग मान (approximate value) ज्ञात है तो मल्टीमीटर में अंकित विभिन्न रेन्ज में से जो भी रेन्ज उस लगभग मान से थोड़ा अधिक हो, का चुनाव (select) करें।

मल्टीमीटर की एक प्रोब (probe) कॉमन (common) टर्मिनल पर तथा दूसरा Ω (ओम) पर रखें। प्रोब (probes) की दूसरी छोरों (ends) के मध्य प्रतिरोध संयोजित करें। यदि मीटर एनालॉग है तो स्केल पर प्वाइंटर (pointer) की सहायता से उचित स्केल पर रीडिंग पढ़े। डिजिटल मीटर में प्रतिरोध का मान स्क्रीन पर डिस्प्ले हो जायेगा।

(b) **वोल्टेज का मापन** (Measurement of Voltage)—मल्टीमीटर की एक प्रोब (probe) को कॉमन टर्मिनल तथा दूसरी V (वोल्टेज) टर्मिनल पर संयोजित करें। यदि a.c. वोल्टेज है तो a.c. सिलेक्ट (select) करें। यदि d.c. वोल्टेज है, तो d.c. सिलेक्ट करें। रेंज का उचित चुनाव करें। ध्यान रखें कि जिन दो बिन्दुओं के मध्य वोल्टेज ज्ञात करनी है, वोल्टमीटर सदैव उन दो बिन्दुओं के समानान्तर (parallel) में संयोजित (connect) किया जाता है। अतः, probes को दो बिन्दुओं पर रखकर उन दोनों बिन्दुओं के मध्य वोल्टेज ज्ञात की जा सकती है।

(c) **धारा का मापन** (Measurement of current)—मल्टीमीटर को धारा मापन हेतु सदा श्रेणीक्रम में संयोजित करना चाहिये। उचित रेंज तथा प्रकार (A.C. or D.C.) का चुनाव कर लेना चाहिये। Probes को कामन तथा A (एम्पीयर) पर संयोजित करना चाहिये।

2. **कैथोड रे ऑसिलोस्कोप** (Cathode ray Oscilloscope या C.R.O.)—C.R.O. (चित्र 13.3) प्रयोगशाला का एक महत्वपूर्ण यन्त्र है। यह तरंग आकार (wave forms) प्रदर्शित करने के लिये प्रयुक्त किया जाता है। किसी भी प्रकार की तरंग को C.R.O. की स्क्रीन (screen)



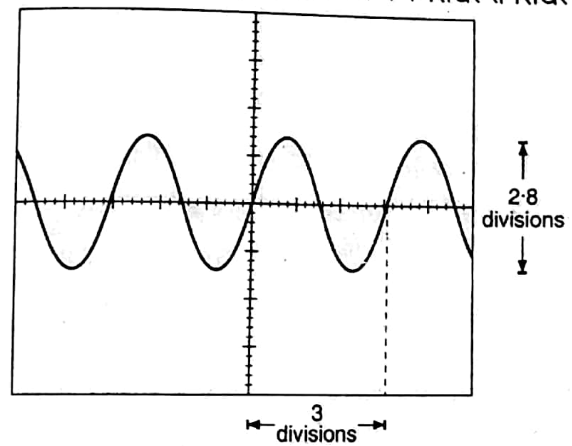
चित्र 13.3—कैथोड रे ऑसिलोस्कोप (C.R.O)

पर देखा जा सकता है। अतः C.R.O. को इलैक्ट्रॉनिक इंजीनियर की आँख (eye of an electronic engineer) कहा जाता है।

C.R.O. में C.R.T. (Cathode Ray Tube) होती है जिसकी स्क्रीन पर तरंग का आकार प्रदर्शित होता है। इस तरंग का समय काल तथा आयाम मापा जा सकता है।

(i) **आयाम का मापन** (Measurement of Amplitude)—एक साइन तरंग (Sine wave) के आयाम की मापन विधि को चित्र 13.4 की सहायता से समझाया जा सकता है।

CRO की स्क्रीन पर ऊर्ध्वाधर (vertical) तथा क्षैतिज (Horizontal) विभाजन रेखायें (Divisions) होती हैं। इन डिवीजन की पाँच छोटी डिविजन (Sub-divisions) होती हैं जिनका मान 0·2 डिवीजन होता है। उदाहरणतः, चित्र 13.4 में तरंग के शिखर से शिखर मान (peak to



चित्र 13.4—C.R.O. पर तरंग के आयाम का मापन

peak value) के मान 2·8 उर्ध्वाधर (vertical) डिवीजन (दो पूर्ण डिवीजन तथा चार छोटी डिविजन) है। अतः तरंग का peak to peak आयाम 2·8 को वोल्टेज प्रति डिवीजन स्केल से गुणा (multiply) करके प्राप्त किया जाता है। माना कि वोल्टेज स्केल 2V पर सेट (set) है तो तरंग की peak to peak value–

$$V_{P-P} = 2\cdot8 \times 2\,V = 5\cdot6\,V$$

(ii) **समय काल का मापन** (Measurement of time period)—समय काल के मापन हेतु क्षैतिज (Horizontal) डिवीजन पर ध्यान दीजिये। एक पूर्ण चक्र (complete cycle) 3 डिवीजन में पूर्ण होती है। अतः 3 को टाइम प्रति डिवीजन स्केल से गुणा करके तरंग का Time period ज्ञात किया जा सकता है। उदाहरणतः यदि टाइम स्केल 1 ms पर सेट है तो Time period–

$$T = 3 \times 1\,\text{ms} = 3\,\text{ms}$$

आवृत्ति की गणना (Calculation of frequency)–

$$\text{आवृत्ति} = \frac{1}{\text{समय काल}} = \frac{1}{T}$$

अतः यदि $T = 3\,\text{ms}, f = \frac{1}{3\,\text{ms}} = 333\cdot3\,\text{Hz}$

Scanned with CamScanner

इसके अतिरिक्त CRO द्वारा कला एवं कला विस्थापन (Phase and phase shift) का मापन, दो विभिन्न आवृत्ति की तुलना (Comparison of two frequencies), इलैक्ट्रॉनिक परिपथों में दोष ज्ञात करना (fault finding in electronic circuits) इत्यादि भी किया जा सकता है।

Dual Channel CRO में दो चैनल होते हैं जिससे दो तरंगे एक साथ देखी जा सकती हैं।

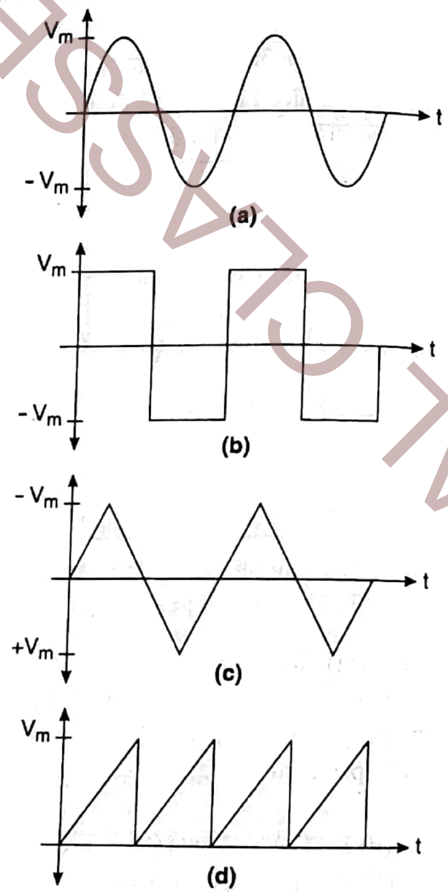
3. **सिगनल जनरेटर** (Signal Generator)—सिगनल जनरेटर वह यन्त्र है जो आडियो अथवा रेडियो आवृत्ति की तरंगे उत्पन्न करता है जैसे साइन तरंग (चित्र 13.5a), वर्गाकार तरंग (चित्र 13.5b) त्रिभुजाकार तरंग (13.5c), सॉटूथ तरंग (13.5d), इत्यादि। इस यन्त्र में दोलित्र (oscillator) परिपथ होता है।

सिगनल जनरेटर द्वारा विभिन्न तरंगे उत्पन्न की जा सकती हैं, तथा इनकी आवृत्ति तथा आयाम भी बदला जा सकता है।

इस यन्त्र का उपयोग प्रवर्धकों के आवृत्ति अनुक्रिया वक्र (frequency responses curve) खींचने में किया जाता है।

4. **रैगुलेटेड परिवर्ती डी० सी० पॉवर सप्लाई** (Regulated variable d.c. power supply)—नियंत्रित डी० सी० पावर सप्लाई द्वारा डी० सी० वोल्टेज प्रदान की जाती है। इस वोल्टेज को ट्रांजिस्टर परिपथों तथा I.C. परिपथों में आवश्यकता अनुसार संयोजित किया जाता है।

विभिन्न इलैक्ट्रॉनिक घटकों के अभिलक्षण खींचने हेतु परिवर्ती डी० सी० वोल्टेज की आवश्यकता होती है। यह परिवर्ती वोल्टेज पॉवर सप्लाई से प्राप्त की जा सकती है।



चित्र 13.5—विभिन्न प्रकार की तरंगे

§ 13.4. बहुचरण प्रवर्धक (Multistage Amplifier) :

कुछ महत्वपूर्ण जानकारी—

1. दो प्रवर्धक कॉस्केड (cascade) में तब होते हैं जब पहले प्रवर्धक का आउटपुट दूसरे प्रवर्धक को इनपुट के रूप में दिया जाता है।
2. प्रवर्धक युग्मन कई प्रकार से किया जा सकता है जैसे R–C युग्मन, ट्रांसफार्मर युग्मन तथा प्रत्यक्ष युग्मन।

3. यदि दो प्रवर्धक युग्मित किये जाते हैं तो दूसरे स्टेज की इनपुट प्रतिबाधा पहले स्टेज की लोड प्रतिबाधा के समानान्तर आ जाती है। इससे प्रथम स्टेज का प्रभावी लोड प्रतिरोध (या a.c. लोड प्रतिरोध) कम हो जाता है तथा प्रथम स्टेज का वोल्टेज लाभ भी कम हो जाता है। इसको लोडिंग एफैक्ट कहते हैं।
4. संयुक्त (Combination) युग्मन भी प्रयोग कर सकते हैं।

उदाहरणतः, दो स्टेजों को R.C. युग्मित करके लोड में ट्रांसफॉर्मर युग्मित कर सकते हैं।

प्रयोग 1

उद्देश्य (Object)—दो स्टेज (two stage) R.C. युग्मित प्रवर्धक का 1 kHz पर कुल वोल्टेज लाभ ज्ञात करना तथा द्वितीय पद का प्रथम पद पर लोडिंग एफेक्ट (Loading effect) का प्रभाव देखना।

सामग्री (Material required)—

उपकरण—Dual trace CRO, डिजिटल मल्टीमीटर, A.F. सिगनल जनरेटर

पॉवर सप्लाई—परिवर्ती रैगुलेटड d.c. स्रोत 0 – 30 V

प्रतिरोध $\left(\frac{1}{2}\text{ W}\right)$ – 100 Ω, 470 Ω, 560 Ω, 1000 Ω, 8·2 kΩ, 10 kΩ, 18 kΩ, 33 kΩ

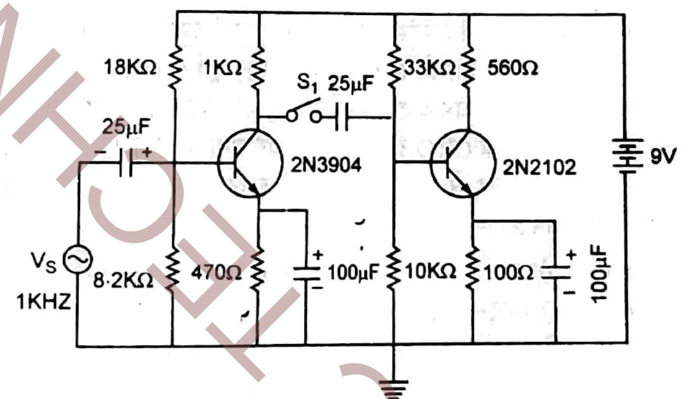
संधारित्र (50 V)– दो 25 μF, दो 100 μF.

अर्द्धचालक—ट्रांजिस्टर 2N3904; 2N2102 (या तुल्य)

अन्य—SPST स्विच, ब्रेडबोर्ड/माइका शीट

विधि (Procedure)—

(i) चित्र 13.6 के अनुसार परिपथ को ब्रेडबोर्ड/माइका शीट पर संयोजित कीजिये।



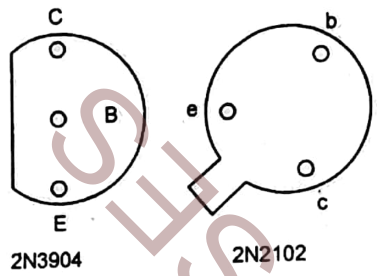
चित्र 13.6—प्रायोगिक R.C. युग्मित प्रवर्धक

(A) *Q*-Point ज्ञात करना—

(ii) पॉवर सप्लाई को ऑन करके प्रथम स्टेज के लिये V_{CC}, V_C तथा V_{CE} का मान डिजिटल मल्टीमीटर द्वारा ज्ञात कीजिये। कलक्टर धारा के मान $\left(I_C = \frac{V_{CC} - V_C}{R_C}\right)$ की गणना कीजिये।

AKC TECHNICAL CLASSES

Scanned with CamScanner



चित्र 13.7—ट्रांजिस्टरों के पिनों की पहचान करना

ठीक इसी प्रकार से द्वितीय स्टेज के Q-point की भी गणना कीजिये।

(B) अधिकतम सिगनल वहन सामर्थ्य (Maximum signal handling capacity)—

(iii) ऑडियो दोलित्र की आवृत्ति 1 kHz पर सेट करके RC युग्मित प्रवर्धक को इनपुट दीजिये। इनपुट तरंग (A तथा B के मध्य) तथा आउटपुट तरंग (P तथा Q के मध्य) का Dual trace CRO पर प्रेक्षण कीजिये। इनपुट का मान तब तक बढ़ाइये, जब तक आउटपुट विरूपित न हो। इस इनपुट का मान नोट कीजिये। यह प्रवर्धक का अधिकतम सिगनल सामर्थ्य है।

(iv) S_1 को ऑफ करके प्रथम स्टेज की आउटपुट तथा इनपुट CRO पर प्रेक्षित कीजिये तथा प्रथम स्टेज का अधिक सिगनल सामर्थ्य ज्ञात कीजिये।

(C) कुल वोल्टेज लाभ—

(v) S_1 को ऑन कीजिये। इनपुट वोल्टेज को अधिकतम सिगनल सामर्थ्य का लगभग 70 % रखिये।

प्रवर्धक को इनपुट दीजिये। प्रथम पद के आउटपुट पर, तथा द्वितीय पद की आउटपुट पर वोल्टेज का मापन CRO द्वारा कीजिये तथा तालिका (13.1) पूर्ण कीजिये।

(D) लोडिंग एफेक्ट का प्रभाव देखना—स्विच S_1 का ऑफ करके प्रथम स्टेज की आउटपुट वोल्टेज तथा इनपुट वोल्टेज का CRO द्वारा मापन कीजिये तथा तालिका 13.2 को पूरा कीजिये।

इस स्थिति में प्रथम पद से प्राप्त आउटपुट की तुलना प्रथम पद की उस स्थिति में प्राप्त आउटपुट से कीजिये, जब S_1 ऑन था।

प्रेक्षण (Observation)—

1. **ट्रांजिस्टर का Q बिन्दु—**

(i) सप्लाई वोल्टेज V_{CC} = ... V

प्रथम पद के लिये—

(i) V_{C1} = ... V (ii) $I_{C1} = \dfrac{V_{CC}-V_{C1}}{R_{C1}\,(k\Omega)}$ = ... mA (iii) V_{CE1} = ... V

द्वितीय पद के लिये—

(i) V_{C2} = ... V (ii) $I_{C2} = \dfrac{V_{CC}-V_{C2}}{R_{C2}\,(k\Omega)}$ = ... mA (iii) V_{CE2} = ... V

2. **अधिकतम सिगनल सामर्थ्य—**

(i) द्विपदीय प्रवर्धक के लिये = ... V

(ii) एकल पद प्रवर्धक के लिये = ... V

3. **स्विच S_1 को ऑन करके द्विस्टेजी प्रवर्धक का वोल्टेज लाभ ज्ञात करना।**

तालिका 13.1

क्र० सं०	इनपुट वोल्टेज (V_{IN})	प्रथम स्टेज का आउटपुट (V_1)	द्वितीय स्टेज का आउटपुट (V_0)	प्रथम स्टेज का लाभ $A_1 = \frac{V_1}{V_{IN}}$	द्वितीय स्टेज का लाभ $A_2 = \frac{V_0}{V_1}$	कुल लाभ $A = A_1 \times A_2 = \frac{V_0}{V_{IN}}$	कुल लाभ dB में $20 \log \left(\frac{V_0}{V_{IN}}\right)$
1.							
2.							
3.							

4. **S_1 को ऑफ करके (अर्थात् द्वितीय पद को अलग करके) प्रथम स्टेज का वोल्टेज लाभ ज्ञात करना।**

तालिका 13.2

क्र० सं०	इनपुट वोल्टेज V_{IN}	प्रथम स्टेज की आउटपुट वोल्टेज V_1	प्रथम स्टेज का वोल्टेज लाभ $A_1' = \frac{V_1}{V_{IN}}$	dB लाभ $20 \log \left(\frac{V_1}{V_{IN}}\right)$

परिणाम (Result)—

1. 1 KHz पर प्रवर्धक का कुल लाभ =......

2. 1 KHz पर प्रथम स्टेज का लाभ—

(i) जब द्वितीय स्टेज संयोजित था =......

(ii) जब द्वितीय स्टेज को अलग कर दिया गया =......

इससे स्पष्ट है कि पद लगाने से वह पहले पद को लोड कर देता है जिससे पहले पद की वोल्टेज लाभ, कम हो जाती है।

"In RC coupled amplifier, the signal developed across the collector resistor R_C of the first stage is coupled to the base of the second stage coupled through the capacitor C_C. The coupling capacitor C_C blocks the d.c. voltage of the first stage from reaching the base of the second stage. In this way the d.c. biasing of

Scanned with CamScanner

the next stage is not interferred with. For this reason, the capacitor C_C is also called a ***blocking capacitor.***

Voltage gain of first stage A_1 is always less than the voltage gain A_2 of second stage. This is because Ra_{c_1} is very much reduced as the input impedence h_{ie} is parallel with R_{c_1} and R_B. This effect is called the loading effect in multistage amplifier.

Example : *(i) frequency fixed at 1 KHz.*

Input voltage $V_{IN} = 25\ mV$

Output voltage of first stage $V_1 = 379\ mV$

Hence gain of Ist stage $(A_1) = \frac{379}{25} = 15 \cdot 16$

Output voltage of second stage

$(V_0) = 5\ V$

Gain of II stage $(A_2) = \frac{5}{0 \cdot 379} = 13 \cdot 2$

Overall gain $(A) = \frac{5\ V}{25\ mV} = 200$

Output voltage of Ist stage without loading $(V_1) = 510\ mV$

Gain of Ist stage without loading $(A_1') = \frac{510}{25} = 20 \cdot 4$

वायवा प्रश्नोत्तर

प्रश्न 1 : दो स्टेज प्रवर्धक से क्या तात्पर्य है ?

उत्तर : यदि हम प्रवर्धक (Amplifiers) के दो स्टेजों को किसी युग्मन युक्ति द्वारा जोड़ दें तो दो स्टेज प्रवर्धक प्राप्त होता है।

प्रश्न 2 : दो स्टेज का प्रयोग करने की क्या आवश्यकता है ?

उत्तर : यदि एक स्टेज द्वारा वांछित लाभ नहीं पायें, तो कई स्टेजों को युग्मित कर देते हैं। इस प्रकार यदि पहले स्टेज का लाभ A_1 तथा दूसरे का A_2 है तो संयुक्त लाभ (Combined gain) $A = A_1 \times A_2$ होगा।

प्रश्न 3 : क्या वास्तव में लाभ $A_1 \times A_2$ के बराबर प्राप्त हुई ?

उत्तर—नहीं, वास्तविक लाभ $A_1 \times A_2$ से थोड़ी कम प्राप्त हुई।

प्रश्न 4. वास्तविक लाभ के कम होने का मुख्य कारण क्या है ?

उत्तर : लोडिंग एफेक्ट।

प्रश्न 5 : लोडिंग एफेक्ट क्या होता है ?

उत्तर : यदि दो ट्रांजिस्टर को जोड़ा जाता है तो दूसरा ट्रांजिस्टर पहले ट्रांजिस्टर के लोड के समान्तर (parallel) में आ जाता है। इसके पहले ट्रांजिस्टर का प्रभावी (effective) लोड प्रतिरोध कम हो जाता है जिससे उसकी प्रभावी लाभ (effective gain) भी घट जाती है। इस प्रकार दूसरा स्टेज पहले स्टेज को लोड कर देता है। इसको लोडिंग एफेक्ट कहते हैं।

प्रश्न 6 : *RC* युग्मन से क्या अर्थ है ?

उत्तर : एक स्टेज के कलक्टर प्रतिरोध पर प्राप्त आउटपुट को दूसरे स्टेज से एक संधारित्र द्वारा युग्मित किया जाता है। इसलिये इसे *RC* युग्मन कहते हैं।

प्रश्न 7 : इसके अतिरिक्त और कौन से युग्मन होते हैं ?

उत्तर : ट्रांसफॉर्मर युग्मन तथा डायरेक्ट युग्मन।

प्रश्न 8 : ट्रांसफॉर्मर युग्मन कहाँ प्रयोग में लाते हैं ?

उत्तर : जहाँ प्रतिबाधा मैच करने की आवश्यकता हो।

प्रश्न 9 : डी. सी. के लिये कौन-सा युग्मन प्रयोग में लाते हैं ?

उत्तर : डायरेक्ट युग्मन।

प्रश्न 10 : *RC* युग्मन प्रवर्धक का प्रयोग किस आवृत्ति रेंज के लिये करते हैं ?

उत्तर : ऑडियो रेंज में अर्थात् 20 Hz से 20 KHz.

प्रश्न 11 : डेसीबल क्या होता है ?

उत्तर : डेसीबल लाभ मापने की इकाई है।

प्रश्न 12 : लाभ को डेसीबल में कैसे व्यक्त करते हैं ?

उत्तर : यदि शक्ति लाभ $\frac{P_2}{P_1}$ है तो डेसीबल में पॉवर लाभ $= 10 \log_{10} \frac{P_2}{P_1}$

प्रश्न 13 : यदि वोल्टेज लाभ या धारा लाभ को डेसीबल में बदलना हो तो कैसे बदलेंगे ?

उत्तर : डेसीबल में वोल्टेज लाभ $= 120 \log_{10} \frac{V_2}{V_1}$

डेसीबल में धारा लाभ $= 20 \log_{10} \frac{I_2}{I_1}$

प्रश्न 14. यदि इनपुट वोल्टेज 1 mV है तथा आउटपुट वोल्टेज 100 mV है तो डेसीबल में वोल्टेज लाभ बताओ ?

उत्तर : $20 \log_{10} \frac{100}{1} = 20 \log_{10} 100 = 20 \times 2 = 40$ dB.

प्रश्न 15 : यदि एक प्रवर्धक की वोल्टेज लाभ 10 है तथा इस प्रकार के तीन प्रवर्धक को जोड़ दिया जाये, तो सम्पूर्ण लाभ कितनी होगी ?

उत्तर : $10 \times 10 \times 10 = 1000$

प्रश्न 16 : यदि एक प्रवर्धक की वोल्टेज लाभ 15 dB है तथा इस प्रकार के तीन प्रवर्धकों को जोड़ दें, तो सम्पूर्ण वोल्टेज लाभ कितनी होगी ?

उत्तर : डेसीबल में लाभ को जोड़ दिया जाता है।

अर्थात् 15 dB + 15 dB + 15 dB = 45 dB

प्रश्न 17 : यदि किसी प्रवर्धक की इनपुट पॉवर 1 mW है तथा आउटपुट पॉवर 100 mW तो डेसीबल में पॉवर लाभ कितनी होगी ?

उत्तर : $10 \log_{10} \frac{100}{1} = 10 \log_{10} 100 = 10 \times 2 = 20$ dB

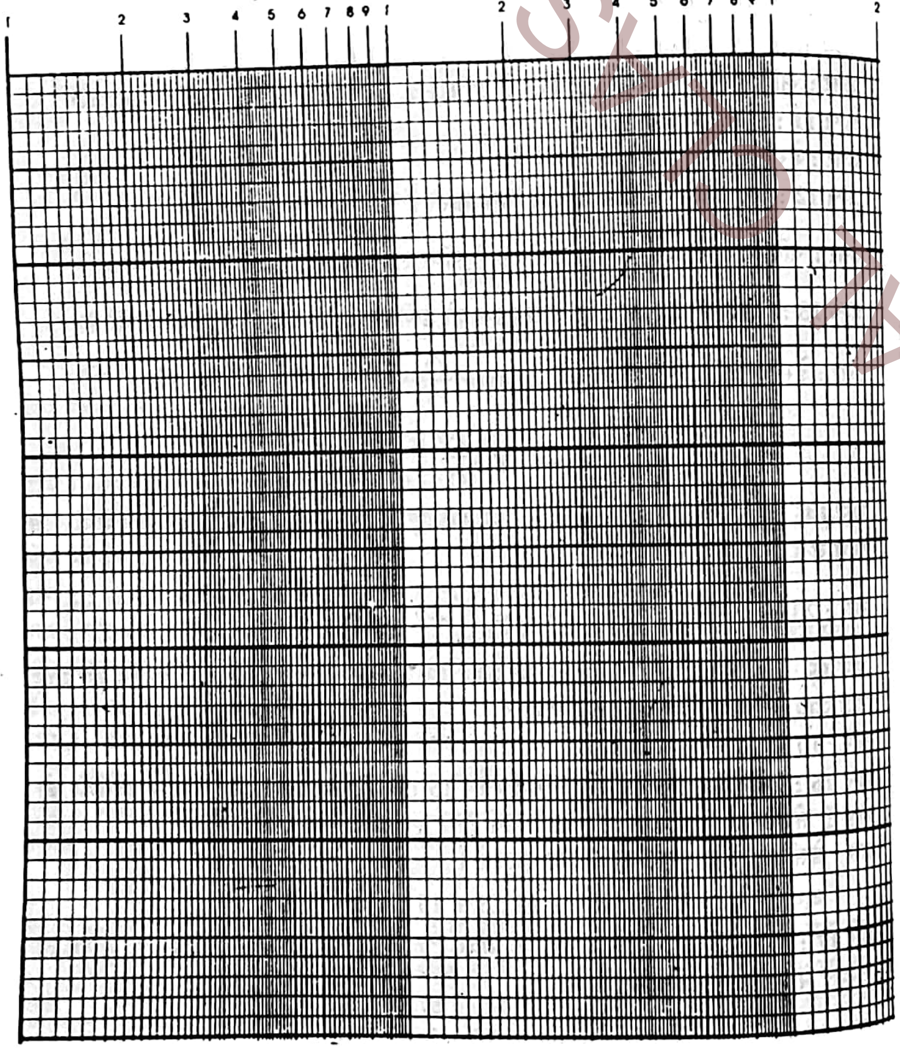
AK TECHNICAL CLASSES

Scanned with CamScanner

आवृत्ति अनुक्रिया वक्र

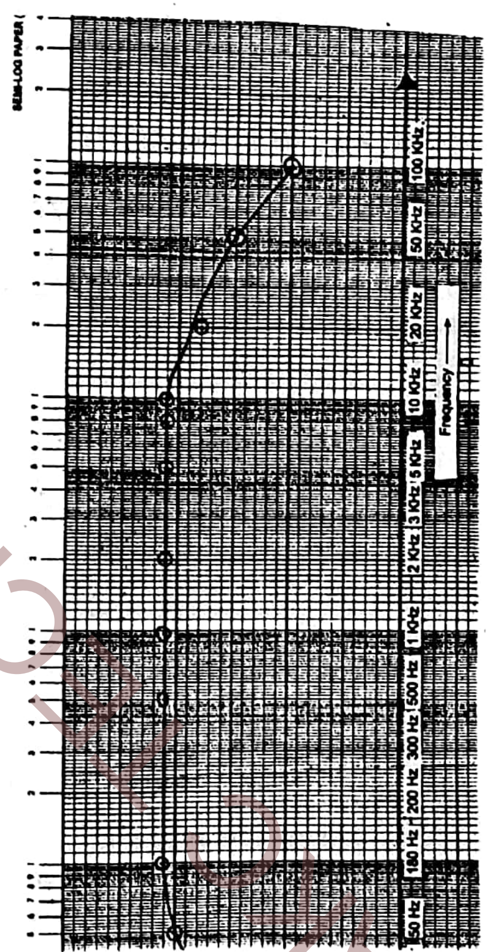
कुछ महत्वपूर्ण जानकारी—

1. सिगनल आवृत्ति तथा वोल्टेज लाभ के मध्य खींचे गये ग्राफ को आवृत्ति अनुक्रिया वक्र (frequency response curve) कहते हैं।
2. आवृत्ति अनुक्रिया वक्र बताता है कि प्रवर्धक विभिन्न आवृत्तियों पर इनपुट सिगनल का कितना प्रवर्धन करता है।
3. A.F. sine wave जनरेटर को सिगनल स्रोत के रूप में प्रयोग किया जाता है, जबकि CRO द्वारा इनपुट व आउटपुट तरंगों का प्रेक्षण एवं मापन किया जाता है।



चित्र 13.8—सेमीलॉग ग्राफ पेपर

4. यदि इनपुट सिगनल स्थिर रखा जाये तो आवृत्ति अनुक्रिया वक्र ग्राफ, V_{out} तथा आवृत्ति के मध्य ग्राफ के समान हो जाता है।
5. निगेटिव फीडबैक द्वारा आवृत्ति अनुक्रिया को बेहतर किया जा सकता है।
6. *RC* युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र देखने पर पता चलता है कि मध्य आवृत्तियों पर लाभ नियत रहता है। निम्न आवृत्ति पर युग्मन धारित्र तथा बाईपास धारित्रों के प्रभाव से तथा उच्च आवृत्तियों पर इन्टर इलेक्ट्रोड धारित्रों तथा इन्टर वायरिंग धारित्रों के कारण लाभ कम हो जाता है।



चित्र 13.9

Scanned with CamScanner

प्रयोग 2

उद्देश्य (Object)—दो स्टेज (Two stage) *RC* युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र खींचना।

सामग्री (Material Required) –

उपकरण—Dual trace CRO, डिजिटल मल्टीमीटर, A.F. सिगनल जनरेटर

पॉवर सप्लाई—परिवर्ती रेगुलेटर डी. सी. स्रोत 0 – 30 V

प्रतिरोध $\left(\frac{1}{2}\text{W}\right)$ – 100 Ω, 470 Ω, 560 Ω, 1000 Ω, 8·2 k Ω, 10 kΩ, 18 kΩ, 33 kΩ

संधारित्र (50 V)—दो 25 μF, दो 100 μF

अर्द्धचालक—ट्रांजिस्टर 2N 3904; 2N 2102 (या तुल्य)

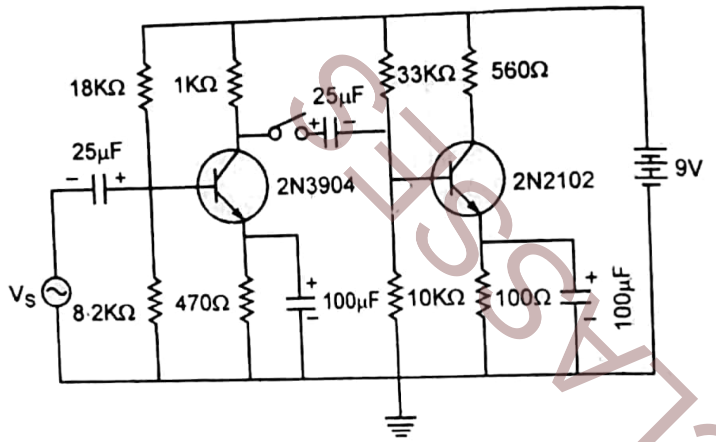
अन्य—SPST स्विच, ब्रेडबोर्ड

विधि (Procedure) –

1. चित्र 13.11(a) के अनुसार परिपथ को संयोजित कीजिये। S_1 को ऑन कर दीजिये। सिगनल जनरेटर से प्राप्त तरंग का आयाम 10 mV पर स्थिर कर दीजिये। सिगनल जनरेटर से प्राप्त सिगनल को परिपथ के इनपुट पर आरोपित कीजिये।
2. इनपुट सिगनल की आवृत्ति 20 Hz कर दीजिये। इनपुट व आउटपुट सिगनल का CRO पर प्रेक्षण कीजिये तथा उनका मान तालिका (13.4) में नोट कीजिये।
3. अब सिगनल आवृत्ति बढ़ाते जाइये तथा प्रत्येक आवृत्ति पर आउटपुट का मान नोट करते जाइये। ध्यान रहे कि इनपुट सिगनल का आयाम आपको पूरे प्रयोग में स्थिर रखना है। यदि आवृत्ति परिवर्तित करने पर इनपुट सिगनल के आयाम में कुछ परिवर्तन होता भी है तो फिर से उसे अपने प्रारम्भिक मान पर स्थिर कर दीजिये। प्रत्येक आवृत्ति पर आपको C.R.O. पर इनपुट तथा आउटपुट दोनों का मान नोट करना चाहिये। तालिका 13.4 को पूरा कीजिये।

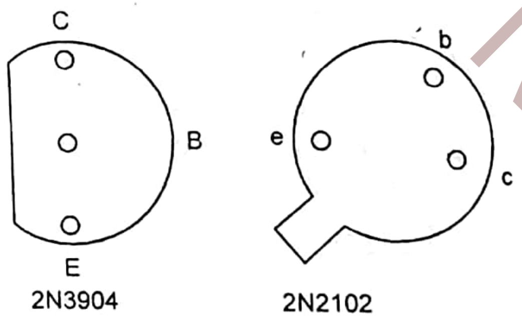
AKC TECHNICAL CLASSES

Scanned with CamScanner



चित्र 13.11(a)— RC युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र खींचने हेतु परिपथ

4. तालिका 13.4 की सहायता से आवृत्ति तथा वोल्टेज लाभ के ग्राफ को सेमीलॉग ग्राफ पेपर पर प्लॉट कीजिये।
5. ग्राफ पर अपर कट ऑफ आवृत्ति (f_U) तथा लोअर (lower) कट ऑफ आवृत्ति (f_L) को अधिकतम लाभ के 70·7% पर चिह्नित कीजिये। f_U तथा f_L के अन्तर को बैंड चौड़ाई के रूप में प्रदर्शित कीजिये।



चित्र 13.11(b)—ट्रांजिस्टर पिन कनैक्शन

प्रेक्षण (Observations)—

तालिका 13.4

Input Signal V_{IN} = ... (Fixed)

S. No.	Frequency of Input Signal	Output Voltage V_0	Gain $\frac{V_0}{V_{IN}}$	Gain in dB $20 \log \frac{V_0}{V_{IN}}$
1.	20 Hz			
2.	40 Hz			
3.	60 Hz			
4.	100 Hz			
5.	200 Hz			
6.	400 Hz			
7.	600 Hz			
8.	1 KHz			

S. No.	Frequency of Input Signal	Output Voltage V_0	Gain $\frac{V_0}{V_{IN}}$	Gain in dB $20 \log \frac{V_0}{V_{IN}}$
9.	2 KHz			
10.	4 KHz			
11.	6 KHz			
12.	10 KHz			
13	20 KHz			
14.	40 KHz			
15.	60 KHz			
16.	100 KHz			
17.	200 KHz			

परिणाम (Result)—

R_C युग्मित प्रवर्धक का आवृत्ति अनुक्रिया वक्र Semilog ग्राफ पेपर पर खींच दिया गया है। चित्र से पता चलता है कि

1. इसकी लाभ मध्य आवृत्ति रेंज में लगभग नियत रहती है तथा वक्र सपाट (flat) प्राप्त होती है।
2. उच्च तथा निम्न आवृत्तियों पर वोल्टेज लाभ कम हो जाता है।
3. f_U = ...
   f_L = ...
4. बैंड चौड़ाई = $f_U - f_L$ = (...)

"Theory—The voltage gain of an amplifier varies with signal frequency. It is because reactance of the capacitors in the circuit changes with input signal frequency and hence affects the output voltage. The curve between voltage gain and signal frequency of an amplifier is known as frequency response.

In RC coupled amplifier, it is clear that voltage gain drops off at low (< 50 Hz) and high (> 20 kHz) frequency whereas it is uniform over mid-frequency range (50 Hz to 20 kHz).

***(i) At low frequencies (< 50 Hz)**—The reactance of coupling capacitor C_C is quite high and hence very small part of signal will pass from one stage to next stage. Moreover C_E cannot shunt the emitter resistance R_E effectively because of its large reactance at low frequencies. These two factors cause a falling of voltage again at low frequencies.*

***(ii) At high freqeucies (> 20 kHz)**—The gain at high frequencies falles due to effect of interelectrode and interwiring capacitances. At high frequencies, capacitative reactance of base-emitter junction is low which increases the base current. This reduces the current amplication factor 3. Due to these reasons the voltage gain drops off at high frequency.*

Scanned with CamScanner

प्रयोग 3

उद्देश्य (Object)—एकल सिरा प्रवर्धक, पुश पुल प्रवर्धक तथा पूरक सममिति प्रवर्धक के लिये भार तथा आउटपुट शक्ति के बीच ग्राफ खींचना तथा अविरूपित सिगनल आउटपुट के लिये अधिकतम इनपुट सिगनल का मान करना।

सामग्री (Material required)—

उपकरण—CRO, AF sine तरंग जनरेटर, डिजिटल मल्टीमीटर

पॉवर सप्लाई—परिवर्ती रेगुलेटेड डी. सी. स्रोत 0 – 30 V

अर्द्धचालक—2N2102, 2N3904, 2N4036 (हीट सिंक के साथ)

प्रतिरोध $\left(\frac{1}{2}\text{ W}\right)$— 1 kΩ, 1·2 kΩ, 2·2 kΩ, 4·7 kΩ, 68 kΩ, 100 Ω, 430 Ω 470 Ω, 560 Ω

संधारित्र (50 V)—50 μF, 100 μF

अन्य—इनपुट ट्रांसफॉर्मर, आउटपुट ट्रांसफॉर्मर

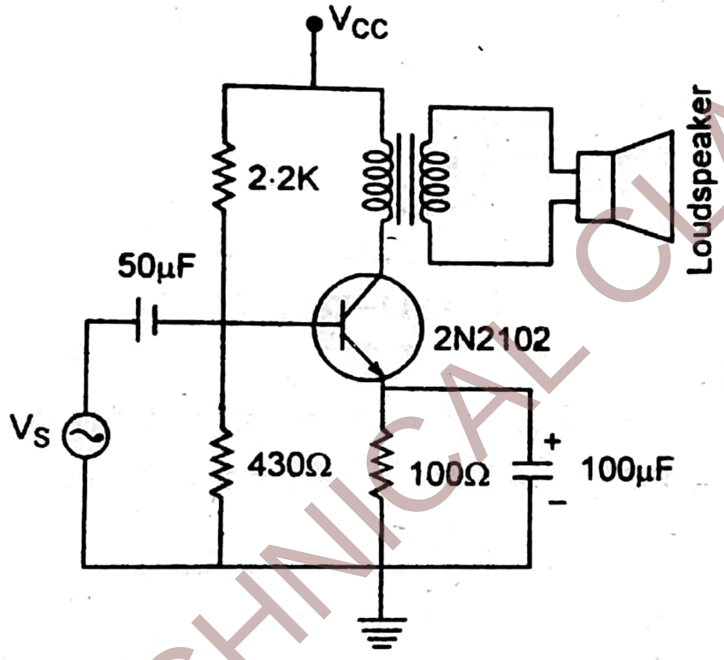
AKC TECHNICAL CLASSES

Scanned with CamScanner

विधि (Procedure) –

(A) एकल सिरा प्रवर्धक–

(i) चित्र (13.12) के अनुसार परिपथ को संयोजित कीजिये। सिगनल जनरेटर से 1 KHz का सिगनल प्रवर्धक की इनपुट को फीड कीजिये। आउटपुट पर लगे लाउडस्पीकर में ध्वनि सुनाई देगी जिससे यह सुनिश्चित हो जायेगा कि परिपथ ठीक प्रकार से कार्य कर रहा है। इनपुट तथा आउटपुट सिगनल का CRO पर प्रेक्षण कीजिये। इनपुट सिगनल को तब तक बढ़ाते जाइये जब तक आउटपुट विरूपित न होने लगे। इस इनपुट सिगनल का मान नोट कीजिये। फिर इनपुट सिगनल को इस मान के लगभग 80 % पर set कर दीजिये।



चित्र 13.12—एकल सिरा प्रवर्धक

(ii) लाउडस्पीकर के स्थान पर ऑडियो पॉवर मीटर में संयोजित कीजिये। ऑडियो प्रवर्धक की आउटपुट पर पॉवर मीटर की प्रतिबाधा क्रमवार परिवर्तित करते जाइये तथा प्रतिबाधा के प्रत्येक मान के संगत आउटपुट पॉवर ज्ञात कर तालिका 13.5 में नोट कीजिये। इस तालिका की सहायता से प्रतिबाधा तथा आउटपुट पॉवर के मध्य ग्राफ खींचिये। जिस प्रतिबाधा पर आउटपुट पॉवर का मान अधिकतम है, उस प्रतिबाधा के मान को इष्टतम लोड (Optimum load) कहते हैं। इसका मान ग्राफ से नोट कीजिये।

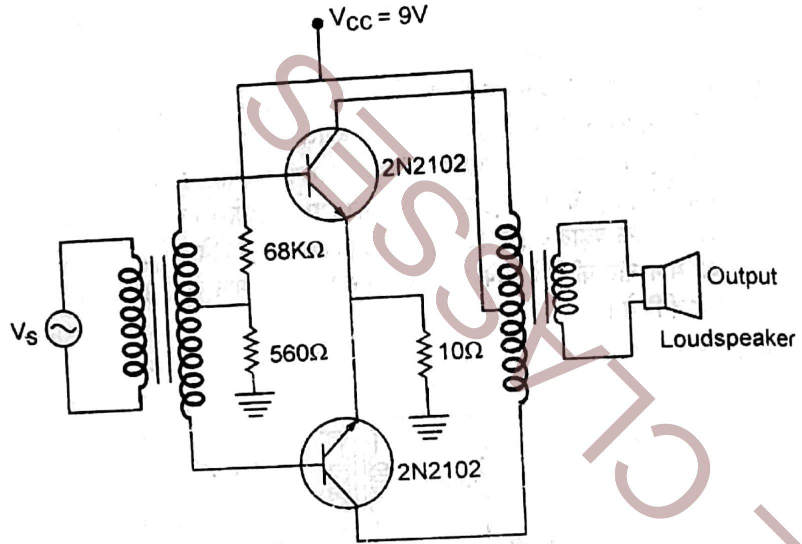
(iii) पॉवर मीटर की प्रतिबाधा इष्टतम लोड के तुल्य सेट कीजिये। इनपुट तथा आउटपुट तरंगों का CRO पर प्रेक्षण कीजिये। इनपुट को तब तक बढ़ाते रहिये जब तक तरंग आकृति में विरूपण न आये। इस इनपुट सिगनल को नोट कीजिये। यह प्रवर्धक का अधिकतम सिगनल सामर्थ्य है।

(B) पुश पुल प्रवर्धक–

(iv) चित्र (13.13) के अनुसार परिपथ को संयोजित कीजिये तथा पदों (i), (ii), (iii) को दोहराइये।

AK TECHNICAL CLASSES

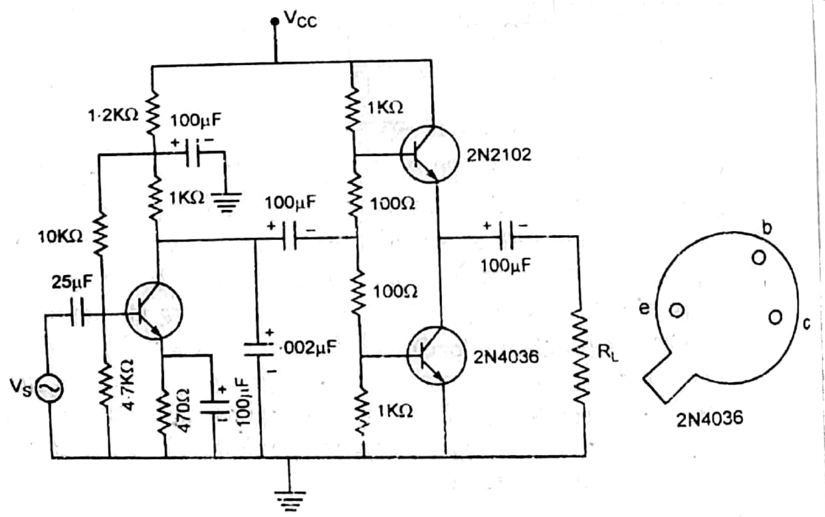
Scanned with CamScanner



चित्र 13.13—पुश पुल प्रवर्धक

(C) पूरक सममिति प्रवर्धक—

(v) चित्र (13.14) के अनुसार परिपथ को संयोजित कीजिये तथा पदों (i), (ii), (iii) को दोहराइये।



चित्र 13.14—पूरक सममिति प्रवर्धक

प्रेक्षण (Observation)—

(A) एकल सिरा प्रवर्धक—

1. डाटा बुक से—
   (a) प्रयुक्त ट्रांजिस्टर का टाइप = ...
   (b) अधिकतम कलक्टर धारा $I_{c(max)}$ = ...
   (c) अधिकतम पॉवर रेटिंग = ...
2. जुड़े लोड का मान = ... Ω
   इनपुट सिगनल की आवृत्ति = ...
   विरूपण रहित आउटपुट के लिये अधिकतम इनपुट सिगनल का मान = ...
3. इनपुट सिगनल = ...
   सिगनल की आवृत्ति = ...

तालिका 13.5

क्र० सं०	लोड प्रतिबाधा (ओम)	आउटपुट शक्ति (mV)

4. इष्टतम लोड का मान = ... Ω
   विरूपण रहित आउटपुट के लिये अधिकतम इनपुट सिगनल = ... mV

नोट—पुश पुल प्रवर्धक तथा पूरक सममिति प्रवर्धक के लिये उपरोक्त की तरह पाठ्यांक लीजिये।

परिणाम—(i) आउटपुट पॉवर का मान एक विशेष लोड प्रतिबाधा पर सर्वाधिक होता है। इस प्रतिबाधा के दोनों ओर (अर्थात् अधिक या कम प्रतिबाधा) आउटपुट पॉवर में कमी आ जाती है। यह प्रतिबाधा परिपथ की इष्टतम प्रतिबाधा कहलाती है।

क्र० सं०	प्रवर्धक का नाम	इष्टतम लोड	अधिकतम सिगनल सामर्थ्य
1.	एकल सिरा प्रवर्धक		
2.	पुश पुल प्रवर्धक		
3.	पूरक सममिति पुश पुल प्रवर्धक		

वायवा प्रश्नोत्तर

प्रश्न 1 : पॉवर प्रवर्धक क्या होते हैं ?

उत्तर : यह किसी भी प्रवर्धक के अन्तिम स्टेज के रूप में प्रयोग होते हैं तथा इनसे लोड को जोड़ा जाता है।

प्रश्न 2 : शक्ति प्रवर्धकों का प्रयोग अन्तिम स्टेज के रूप में क्यों किया जाता है ?

उत्तर : एक वोल्टेज प्रवर्धक अपने आउटपुट में उतनी पॉवर प्रदान करने में समर्थ नहीं होता, जितनी कि लोड को ड्राइव (Drive) करने के लिये आवश्यक होती है। इसलिये, शक्ति प्रवर्धक का प्रयोग करते हैं। जो लोड को अधिक शक्ति प्रदान कर सकते हैं।

Scanned with CamScanner

प्रयोग 4

उद्देश्य (Object)—एक सिंगल स्टेज एम्प्लीफायर में वोल्टेज लाभ माप कर तथा आवृत्ति अनुक्रिया वक्र खींचकर बाइपास संधारित्र का प्रभाव देखना।

सामग्री (Material Required) –

उपकरण—CRO, डिजिटल मल्टीमीटर, A.F. Sine तरंग जनरेटर

पॉवर सप्लाई—परिवर्ती रेगुलेटेड d.c. स्रोत 0–30 V

प्रतिरोध $\left(\frac{1}{2}\text{ W}\right)$—560 Ω, दो 8·2 kΩ, दो 1 kΩ, दो 18 kΩ.

संधारित्र (50 V)—दो 25 μF, दो 100 μF

अर्द्धचालक—ट्रांजिस्टर 2N 3904 या तुल्य

अन्य—दो SPST स्विच, ब्रैडबोर्ड या माइका बोर्ड

विधि (Procedure) –

(i) चित्र 13.16 के अनुसार परिपथ को संयोजित कीजिये। S_1 को on रखते हुये A.F. जनरेटर से 1 KHz आवृत्ति का सिगनल लेकर परिपथ की इनपुट से जोड़िये। इनपुट तथा आउटपुट तरंगों का CRO पर प्रेक्षण करें। परिपथ के इनपुट का आयाम इतना रखिये कि आउटपुट सिगनल में विरूपण न आये।

(ii) इनपुट तथा आउटपुट वोल्टेज का मापन कर नोट कीजिये।

(iii) अब इनपुट वोल्टेज को स्थिर (fix) रखते हुये S_1 ऑफ कर दीजिये। आउटपुट का मापन फिर से कीजिये। (प्रवर्धक का आउटपुट इतना कम क्यों हो गया?)

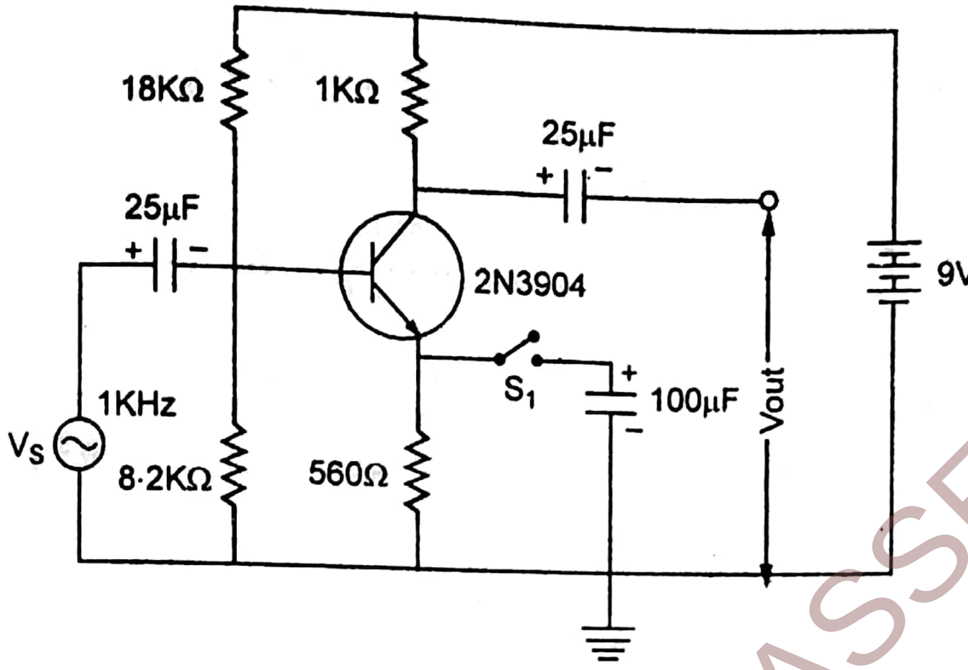
आवृत्ति अनुक्रिया वक्र—

(iv) S_1 को ऑन कर दीजिये। इनपुट वोल्टेज का मान स्थिर करके विभिन्न आवृत्तियों पर आउटपुट वोल्टेज ज्ञात कीजिये तथा तालिका 13.6 में प्रविष्टि कीजिये।

(v) S_1 को ऑफ कर दीजिये। फिर से इनपुट वोल्टेज के स्थिर मान पर विभिन्न आवृत्तियों पर आउटपुट वोल्टेज ज्ञात कीजिये तथा तालिका 13.6 पूरी कीजिये।

AKG TECHNICAL CLASSES

Scanned with CamScanner



चित्र 13.16—बाइपास संधारित्र का प्रभाव देखना

(vi) तालिका 13.6 की सहायता से एक ही semilog ग्राफ पेपर पर बिना फीडबैक तथा फीडबैक के साथ प्रवर्धक की आवृत्ति अनुक्रिया वक्र खींचिये। अधिकतम लाभ के 70·7 % पर अपर तथा लोअर कट ऑफ़ आवृत्ति चिह्नित कीजिये।

प्रेक्षण (Observations) –

1. वोल्टेज लाभ मापना—

इनपुट सिगनल वोल्टेज V_{in} = ... (peak to peak)

आउटपुट वोल्टेज—

(a) जब S_1 on है (अर्थात् बायपास संधारित्र लगा है) V_0 = ...(peak to peak)

(b) जब S_1 off है (अर्थात् बायपास संधारित्र हटाने पर) V_0' = ... (peak to peak)

2. आवृत्ति अनुक्रिया वक्र खींचना

तालिका 13.6

V_i = ... (fixed)

क्र० सं०	इनपुट सिगनल की आवृत्ति	आउटपुट		वोल्टेज लाभ	
		S_1 on	S_1 off	S_1 on	S_1 off
	20 Hz 50 Hz ⋮ 20 kHz 30 KHz				

परिणाम (Result) –

1. वोल्टेज लाभ—

(a) बिना फीडबैक के (S_1 on अर्थात् बाईपास संधारित्र परिपथ में लगा हुआ) $= \dfrac{V_0}{V_{in}}$

Scanned with CamScanner

(b) फीडबैक के साथ (S_1 off अर्थात् बायपास संधारित्र को हटाकर) = $\frac{V_0'}{V_{in}}$

इससे स्पष्ट है कि ऋणात्मक फीडबैक प्रवर्धक के लाभ को कम कर देती है।

2. आवृत्ति अनुक्रिया वक्र—

(a) बिना फीडबैक के (S_1 on) $f_u = ...$ $f_L = ...$

बैंड चौड़ाई $(BW) = f_u - f_L = ...$

(b) फीडबैक के साथ $f_{uf} = ...$ $f_{Lf} = ...$

बैंड चौड़ई $(BW)_f = f_{uf} - f_{Lf} = ...$

इससे स्पष्ट है कि ऋणात्मक फीडबैक से परिपथ की बैंड चौड़ाई बढ़ जाती है।

*"When only one transistor with associated circuitry is used for amplifying a weak signal, the circuit is known as **single stage transistor amplifier.***

An emitter bypass capacitor C_E (47 μF) is used parallel with R_E to provide a low reactance path to the amplified a.c. signal.

*The capacitor C_E works as **bypass capacitor.** It bypasses all the a.c. current from the signal to the ground. If the capacitor C_E is not in the circuit, the a.c. voltage developed across R_E will affect the input a.c. voltage. Such a feedback of signal is reduced by putting the capacitor C_E, or in other words if C_E is not used, then amplifier a.c. signal flowing through R_E will cause a voltage drop across it, thereby reducing the output voltage.*

If the capacitor C_E is good enough to provide an effective bypass to the lowest frequency of the signal, it will do so better to the higher frequencies. We therefore, select such a value of capacitor C_E that gives quite a low impedence compared to R_E at lowest frequency present in the input signal."

***Example :** $V_i = 25\,mV$ (fixed).*

S. No.	Frequency of input signal	Output Voltage		Voltage gain $\left(\frac{V_0}{V_i}\right)$	
		S_1 on	S_1 off	S_1 on	S_1 off
1.	10 Hz	416	39	16·6	1·59
2.	20 Hz	429	42	17·2	1·68
3.	50 Hz	435	45	17·4	1·8
4.	100 Hz	440	45	17·6	1·8
5.	200 Hz	440	45	17·6	1·8
6.	500 Hz	440	45	17·6	1·8
7.	1 KHz	440	45	17·6	1·8
8.	2 KHz	440	45	17·6	1·8
9.	5 KHz	440	45	17·6	1·8
10.	10 KHz	440	45	17·6	1·8
11.	50 KHz	426	45	17·0	1·8
12.	80 KHz	420	42	16·8	1·68
13.	100 KHz	415	39	16·6	1·56

AKC TECHNICAL CLASSES

Scanned with CamScanner

14 प्रोजैक्ट्स (PROJECTS)

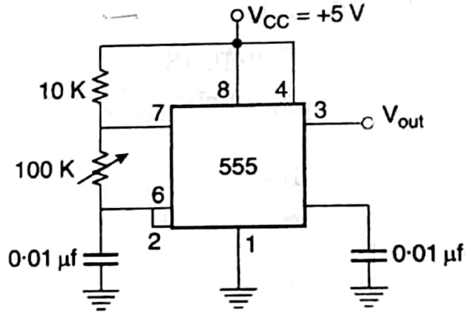
§ 14.1 परिचय (Introduction) :

यदि आपको इलैक्ट्रॉनिक्स पढ़ने के साथ-साथ प्रोजैक्ट्स बनाने में रुचि है, तो यह अध्याय आपकी सहायता के लिये है। इस अध्याय में कुछ सरल परिपथ दिये जा रहे हैं, जिनको आप बना सकते हैं तथा टैस्ट कर सकते हैं। इससे न केवल आपकी प्रायोगिक क्षमता में वृद्धि में होगी, बल्कि आप इलैक्ट्रॉनिक्स के जटिल सिद्धान्तों को सरलता से समझ सकेंगे।

§ 14.2 कुछ इलैक्ट्रॉनिक प्रोजैक्ट (Some Electronic Projects) :

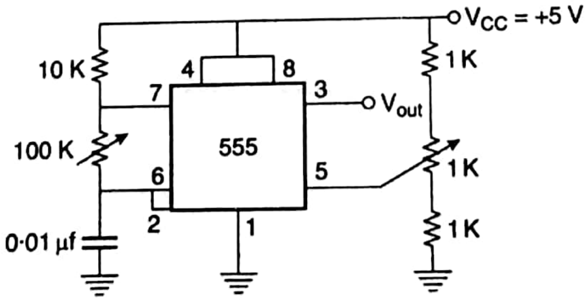
चित्र 14.1 से चित्र 14.19 में कुछ इलैक्ट्रॉनिक प्रोजैक्ट हेतु परिपथ प्रदर्शित हैं—

(i) एस्टेबल मल्टीवाइब्रेटर (Astable multivibrator)



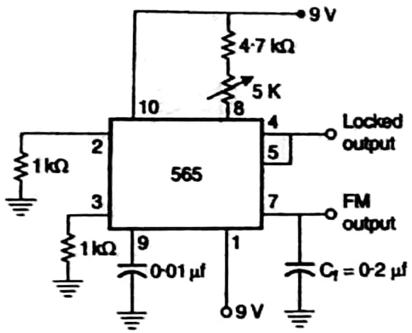
चित्र 14.1

(ii) वोल्टेज नियंत्रित दोलित्र (Voltage controlled oscillator)



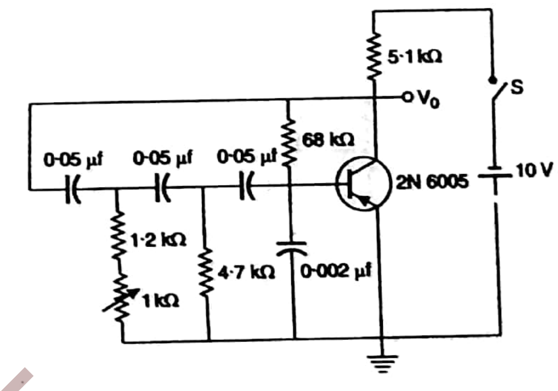
चित्र 14.2

(iii) फेज़ लाक्ड लूप (Phase locked loop)



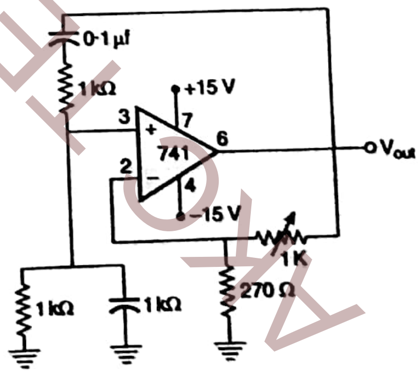
चित्र 14.3

(iv) फ़ेज शिफ्ट दोलित्र (Phase shift oscillator)



चित्र 14.4

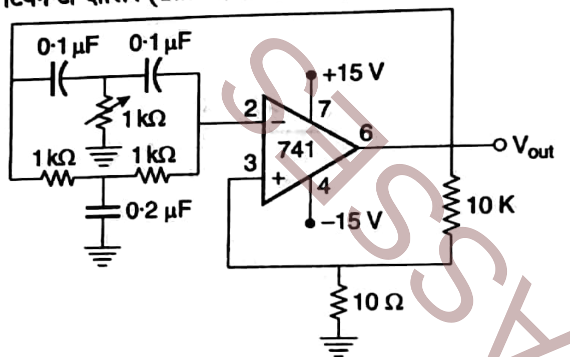
(v) वीन ब्रिज दोलित्र (Wein bridge oscillator)



चित्र 14.5

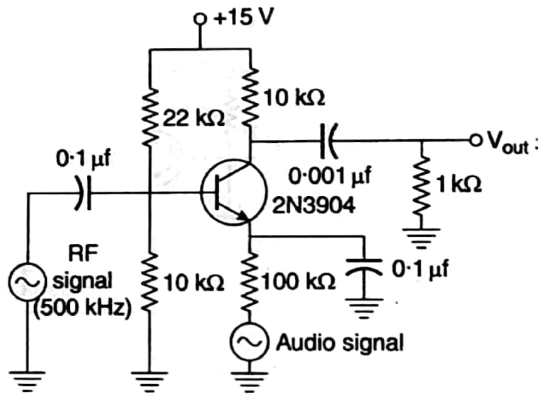
Scanned with CamScanner

(vi) टिवन-टी दोलित्र (Twin-T oscillator)



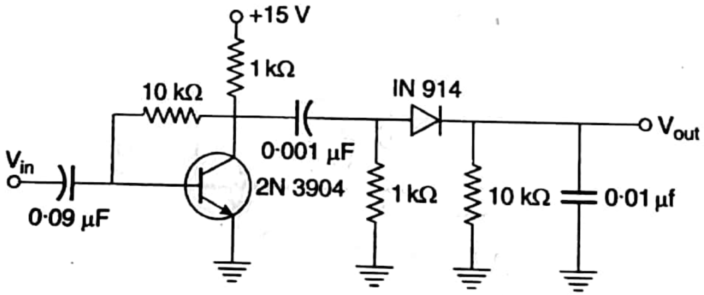
चित्र 14.6

(vii) आयाम माडुलेटर (Amplitude modulator)



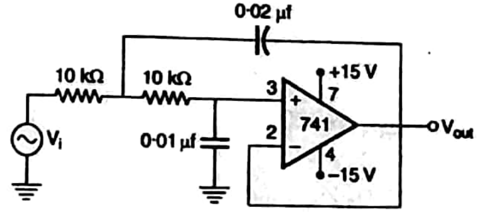
चित्र 14.7

(viii) एनवेलप डिटैक्टर (Envelope detector)



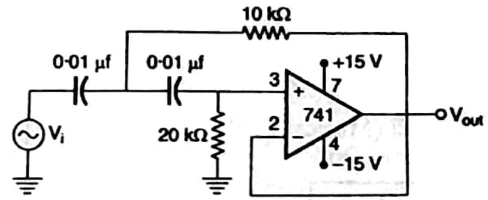
चित्र 14.8

(ix) सैकेण्ड ऑर्डर लो-पास फिल्टर (Second order low pass filter)



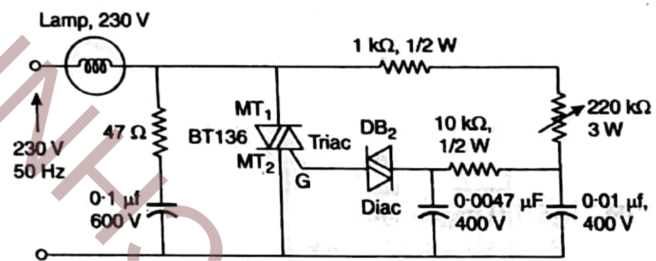
चित्र 14.9

(x) सैकेण्ड ऑर्डर हाई पास फिल्टर (Second order high pass filter)



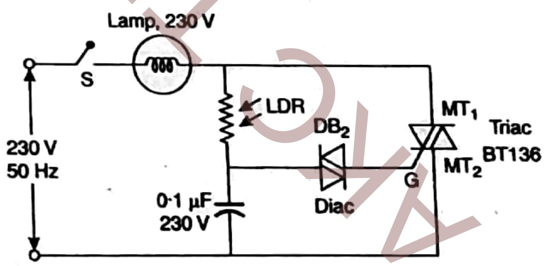
चित्र 14.10

(xi) प्रदीपन नियंत्रक (Illumination controller)



चित्र 14.11

(xii) ऑफ-एट-डार्क परिपथ (Off at dark circuit)

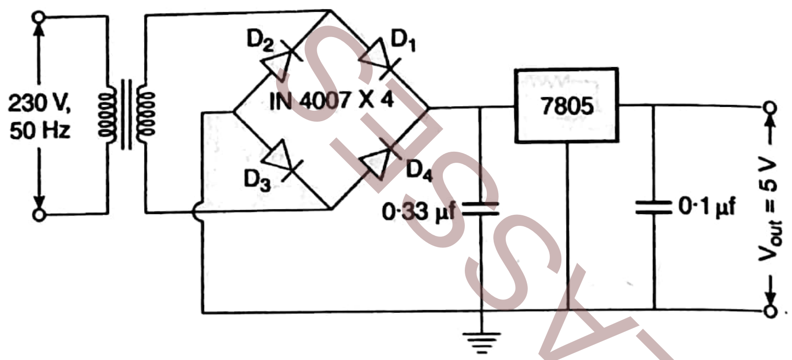


चित्र 14.12

AKC TECHNICAL CLASSES

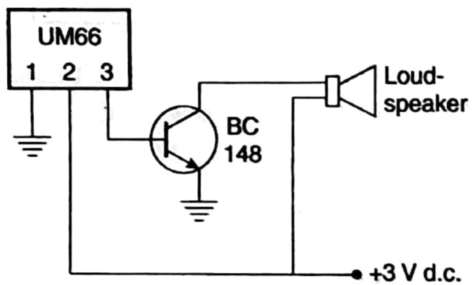
Scanned with CamScanner

(xiii) रेगुलेटेड पावर सप्लाई (Regulated power supply)



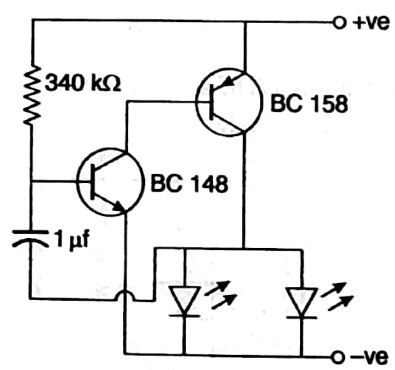
चित्र 14.13

(xiv) म्यूजिकल घंटी (Musical bell)



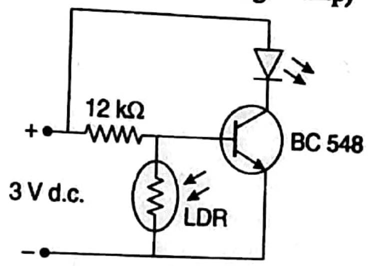
चित्र 14.14

(xv) ड्रैगन की आँखे (Dragon eyes)



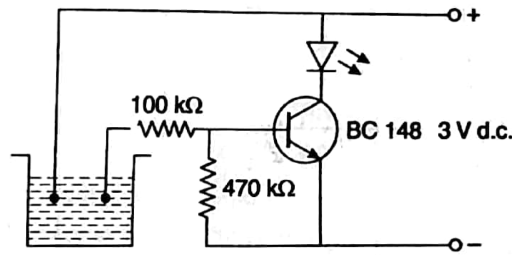
चित्र 14.15

(xvi) ऑटोमैटिक नाइट लैम्प (Automatic night lamp)



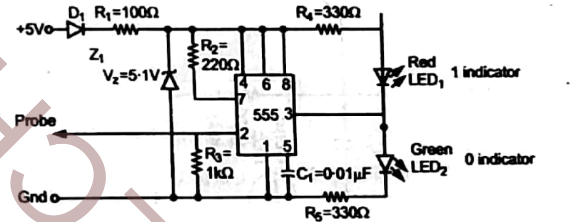
चित्र 14.16

(xvii) वॉटर लैवल इंडीकेटर (Water level indicator)



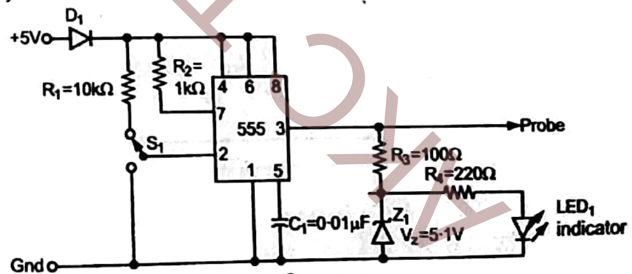
चित्र 14.17

(xviii) डिजिटल लॉजिक प्रोब (Digital logic probe)



चित्र 14.18

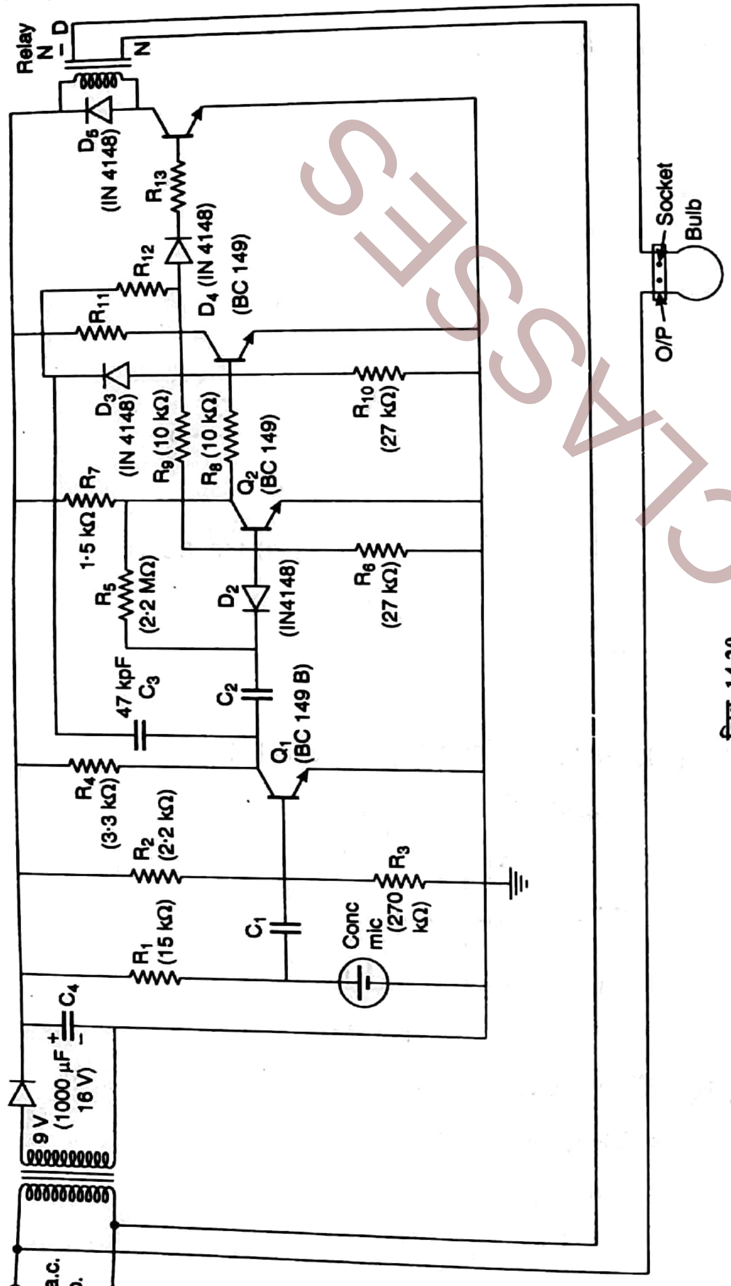
(xix) डिजिटल लॉजिक पल्सर (Digital logic pulser)



चित्र 14.19

AKC TECHNICAL CLASSES

Scanned with CamScanner

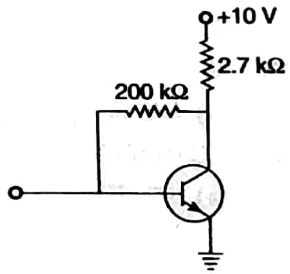


चित्र 14.20

15 बहुविकल्पीय प्रश्न बैंक

(MULTIPLE CHOICE QUESTION BANK)

1. एक प्रवर्धक का $R_i = 2$ K और $R_0 = 40$ K, $A_v = 90$ है। ऋणात्मक विभव (वोल्टेज) श्रेणी (Voltage series) पुनः निविष्ट ($\beta = 0 \cdot 1$) प्रदान करने पर क्रमशः R_{if} और R_{of} का मान बताइये—
   (a) 2 K और 40 K (b) 20 K और 4 K
   (c) 16 K और 5 K (d) 0·2 K और 400 K
2. जब धनात्मक पुनः निविष्ट प्रवर्धक दोलित्र की भाँति प्रयुक्त करते हैं तो स्थिति $A\beta = 1$ जानी जाती है—
   (a) दोलित्र का बारखॉजन क्राइटेरियन (b) दोलित्र का पेकन्सन क्राइटेरियन
   (c) दोलित्र का धनात्मक क्राइटेरियन (d) उपरोक्त में कोई नहीं
3. दिये गये परिपथ में $\beta = 99$, $V_{EB} = 0 \cdot 6$, तो प्रचालन बिन्दु (V_{CE}, I_C) का मान चित्र (14.1)—
   (a) 4·6 V और 1·98 mA
   (b) 4·7 V और 2 mA
   (c) 5·4 V और 1·56 mA
   (d) 4·2 V और 2·1 mA



चित्र 15.1

4. एक जीनर डायोड में—
   (a) अग्र वोल्टेज उच्च होती है
   (b) ऋणात्मक प्रतिरोध अभिलक्षण निकलता है
   (c) Sharp विच्छेदन (breakdown) उत्क्रम वोल्टेज पर होता है।
   (d) इनमें से कोई नहीं
5. एक प्रवर्धक का शक्ति लाभ 50 है। यह लाभ dB में होगा—
   (a) 17 dB (b) 31 dB (c) 34 dB (d) 140 dB
6. एक सिंगल एण्डेड वर्ग-A ट्रांसफॉर्मर युग्मित प्रवर्धक 5 mW की शक्ति द्वितीयक (Secondary) में लगे लोड वितरित (deliver) करता है। ट्रांसफॉर्मर की दक्षता (efficiency) 70% है जो ट्रांजिस्टर की शक्ति व्यय क्षमता P_T लगभग कितनी होनी चाहिये—
   (a) 33 mW (b) 70 mW (c) 100 mW (d) 68 mW
7. सिंगल स्टेज ट्रांसफॉर्मर युग्मित (coupled) वर्ग-A प्रवर्धक 1·25 W लोड को a.c. शक्ति वितरित (deliver) कर रहा है। d.c. सप्लाई से प्राप्त d.c. शक्ति का मान—
   (a) 1·25 W (b) 2·5 W (c) 5 W (d) 0·65 W

AKG TECHNICAL CLASSES

Scanned with CamScanner

8. निम्नलिखित में से किसमें ट्यून्ड वोल्टेज प्रवर्धक प्रयोग नहीं करते—
(a) टेलीविजन रिसीवर (b) रेडियो रिसीवर
(c) पब्लिक एड्रैस प्रणाली (d) सभी उक्त पदों में

9. निम्नलिखित प्रकार के संधारित्र,में किसके लिये,कलर कोड उसके मान को निर्दिष्ट (specify) करने के लिये प्रयोग नहीं करते हैं—
(a) पेपर संधारित्र (b) सिरेमिक संधारित्र
(c) अभ्रक संधारित्र (d) इलैक्ट्रोलाइट संधारित्र

10. एक सिगनल के आवृत्ति अवयव (component) को 445 KHz से 465 KHz तक परिवर्तित किया जाता है। निम्नलिखित प्रवर्धकों में से कौन-सा उपयुक्त रहेगा—
(a) सीधा (direct) युग्मित प्रवर्धक
(b) RC युग्मित ट्रायोड प्रयुक्त
(c) RC युग्मित प्रवर्धक ट्रांजिस्टर प्रयुक्त
(d) ट्रांसफॉर्मर युग्मित ट्यून्ड प्रवर्धक (ट्रांजिस्टर प्रयुक्त)

11. RC कप्लिंग का गुण—
(a) अच्छी इम्पीडैंस मैचिंग (b) सस्ता
(c) उच्च दक्षता (d) उक्त में से कोई नहीं

12. सबसे अच्छी आवृत्ति अनुक्रिया किस कप्लिंग स्कीम की होती है—
(a) डायरैक्ट (b) ट्रांसफॉर्मर (c) RC (d) उक्त में से कोई नहीं

13. RC कप्लिंग स्कीम में कप्लिंग कैपेसिटर का मान होता है लगभग—
(a) 100 pF (b) 10 μF
(c) 0·1 μF (d) 0·01 μF

14. यदि d.c. सिगनलों को प्रवर्धित करना है तो कौन सी कप्लिंग विधि प्रयुक्त करनी चाहिये—
(a) RC (b) ट्रांसफॉर्मर (c) डायरैक्ट (d) उक्त में से कोई नहीं

15. यदि तीन-स्टेज प्रवर्धक के व्यक्तिगत स्टेजों के गेन क्रमशः,10 dB, 5 dB तथा 9 dB हैं,तो कुल dB गेन—
(a) 24 dB (b) 240 dB (c) 6 dB (d) 27 dB

16. यदि पॉवर गेन $A_p = 1{,}000{,}000$ को dB में व्यक्त किया जाये, तो उसका मान होगा—
(a) 60 dB (b) 30 dB (c) 120 dB (d) 106 dB

17. मल्टीस्टेज प्रवर्धक का कुल लाभ individual स्टेजों के लाभ के गुणनफल से कम होता है, क्योंकि—
(a) लोडिंग प्रभाव के कारण (b) कप्लिंग युक्ति में पॉवर loss के कारण
(c) अधिक ट्रांजिस्टरों के प्रयोग के कारण (d) अधिक संधारित्रों के प्रयोग के कारण

18. यदि प्रवर्धक का पॉवर स्तर आधा हो जाता है, तो dB गेन कितना कम होगा—
(a) 0·5 dB (b) 3 dB (c) 2 dB (d) 10 dB

19. अपर तथा लोअर कट-ऑफ आवृत्तियां कहलाती हैं—
(a) अनुनाद आवृत्तियाँ (b) साइडबैंड आवृत्तियाँ
(c) 5 dB आवृत्तियाँ (d) 3 dB आवृत्तियाँ

20. मल्टीस्टेज प्रवर्धकों में प्रयुक्त बाइपास संधारित्र की धारिता का मान होता है, लगभग—
(a) 0·1 μF (b) 100 pF (c) 50 μF (d) 0·01 μF

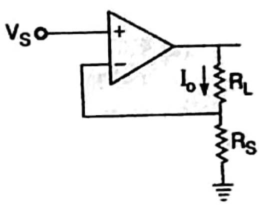
21. एक सिंगल स्टेज ट्रांसफॉर्मर युग्मित वर्ग A शक्ति प्रवर्धक ट्रांजिस्टर को 2·5 W की अधिकतम व्यय क्षमता के साथ प्रयोग करते हैं। लोड में अधिकतम a.c. शक्ति का मान—
(a) 1·25 W (b) 2·5 W (c) 5 W (d) 0·65 W

22. एक 0·2 μF संधारित्र का प्रतिघात (reactance) 1 kΩ किस आवृत्ति (frequency) पर होगा—
(a) 800 Hz (b) 1 KHz (c) 1 MHz (d) 9 MHz

23. जीनर डायोड में—
(a) सिर्फ P क्षेत्र अधिक डोप (dope) होता है
(b) सिर्फ N क्षेत्र अधिक डोप होता है
(c) P और N क्षेत्र दोनों ही अधिक डोप होते हैं
(d) P और N क्षेत्र दोनों ही हल्के (lightly) डोप होते हैं

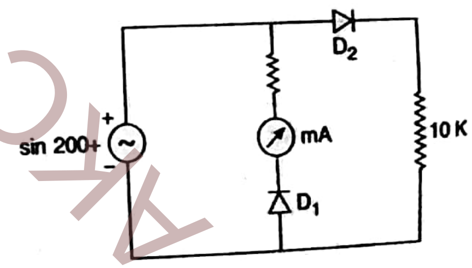
24. किसकी प्रतिरोधकता 10^{-9} Ωm है—
(a) एल्युमीनियम (Al) (b) सोडियम (Na)
(c) बिस्मथ (Bi) (d) निकिल (Ni)

25. परिपथ में I_0 का मान कितना है (चित्र 15.2)—
(a) $\frac{V_S R_L}{R_S (R_L + R_S)}$
(b) V_S/R_S
(c) V_S/R_L
(d) $V_S\left(\frac{1}{R_S} + \frac{1}{R_L}\right)$



चित्र 15.2

26. चित्र के डायोड और चल कुण्डली मिलीएमीटर को आदर्श मानते हैं। मीटर रीडिंग होगी (चित्र 15.3)—
(a) 0·1
(b) $\frac{0·2}{\pi}$
(c) $\frac{0·1}{2\pi}$
(d) $\frac{0·1}{\pi}$



चित्र 15.3

AKC TECHNICAL CLASSES

Scanned with CamScanner

27. एक ट्रांजिस्टर का टर्न ऑफ समय का मान लगभग कितना होता है ?
(a) 10 n sec (b) 60 n sec (c) 70 n sec (d) 40 n sec

28. आदर्श डिफरैन्स प्रवर्धक के लिये कॉमन मोड रिजेक्शन अनुपात (CMRR) होना चाहिये—
(a) अनन्त (b) जितना कम हो सके
(c) स्थिर (d) इनमें से कोई नहीं

29. वर्ग A श्रेणी प्रदापित प्रवर्धक प्रयुक्त ट्रांजिस्टर में, आदर्श स्थिति के अन्तर्गत वितरित अधिकतम a.c. शक्ति 1 वाट (watt) है। अधिकतम ट्रांजिस्टर व्यय क्षमता का मान—
(a) 1 Watt (b) 2 Watt (c) 3 Watt (d) 4 Watt

30. व्यवहारिक दोलित्र में $A\beta$ का मान कितना होता है—
(a) 1 से थोड़ा कम (b) 1 (c) –1 (d) 1 से थोड़ा अधिक

31. प्रवर्धक के आउटपुट स्टेज को कहा जाता है—
(a) मिक्सर स्टेज (b) पॉवर स्टेज (c) डिटैक्टर स्टेज (d) *RF* स्टेज

32. पॉवर प्रवर्धक में कौन-सी कप्लिंग प्रयोग की जाती है—
(a) ट्रांसफॉर्मर (b) RC (c) डायरैक्ट (d) एम्पीडैंस

33. डायरैक्ट फैड (Resistance loaded) क्लास A प्रवर्धक की अधिकतम दक्षता—
(a) 25 % (b) 50 % (c) 78·5 % (d) 90 %

34. ट्रांसफॉर्मर युग्मित क्लास *A* प्रवर्धक की अधिकतम दक्षता—
(a) 25 % (b) 50 % (c) 78·5 % (d) 90 %

35. निम्न में से अधिकतम कलक्टर दक्षता किसकी होती है—
(a) क्लास *A* (b) क्लास *B* (c) क्लास *C* (d) क्लास *AB*

36. क्लास *B* आपरेशन की अधिकतम दक्षता—
(a) 25 % (b) 50 % (c) 78·5 % (d) 90 %

37. दो ट्रांजिस्टर युक्त क्लास *B* पॉवर प्रवर्धक कहलाता है—
(a) पुश पुल प्रवर्धक (b) ट्यून्ड प्रवर्धक (c) फीडबैक प्रवर्धक (d) *RF* प्रवर्धक

38. काम्पलीमैंटरी-सिमिटरी प्रवर्धक में होते हैं—
(a) एक PNP व एक NPN ट्रांजिस्टर (b) दो NPN ट्रांजिस्टर
(c) दो PNP ट्रांजिस्टर (d) 3 PNP ट्रांजिस्टर

39. सबसे मंहगी कप्लिंग विधि—
(a) *RC* (b) डायरैक्ट (c) इम्पीडैंस (d) ट्रांसफॉर्मर

40. क्लास-*A* पॉवर प्रवर्धक कहलाता है—
(a) सिंगल एन्डेड प्रवर्धक (b) पुश पुल प्रवर्धक
(c) काम्प्लीमैंटरी सिमिटरी प्रवर्धक (d) वोल्टेज प्रवर्धक

41. प्रवर्धक में निगेटिव फीडबैक लगाने से उसकी गेन—
(a) घटती है (b) बढ़ती है
(c) समान रहती है (d) दस गुनी हो जाती है

42. फीडबैक परिपथ सामान्यत: किस प्रकार का नेटवर्क होता है—
(a) प्रतिरोधी (b) धारित्रीय (c) प्रेरकीय (d) डायोड युक्त

43. निगेटिव फीडबैक किसमें लगाई जाती है—
(a) दोलित्रों में (b) रैक्टीफायर में (c) फिल्टर में (d) प्रवर्धकों में

44. पाज़िटिव फीडबैक किसमें लगाई जाती है—
(a) दोलित्रों में (b) रैक्टीफायर में (c) फिल्टर में (d) दोलित्र में।

45. एमीटर फालोअर का वोल्टेज लाभ होता है—
(a) 100 से अधिक (b) 1 से कुछ कम
(c) 1 से अधिक (d) 10 से अधिक

46. एमीटर फोलोअर किस प्रकार का परिपथ है—
(a) वोल्टेज सिरीज फीडबैक (b) धारा सिरीज फीडबैक
(c) वोल्टेज शंट फीडबैक (d) धारा शंट फीडबैक

47. एमीटर फालोअर की इनपुट व आउटपुट वोल्टेज के मध्य कलान्तर—
(a) 0° (b) 45° (c) 90° (d) 180°

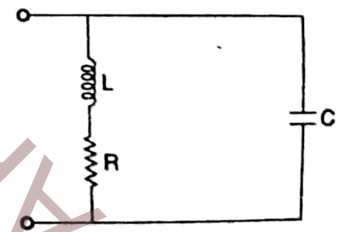
48. यदि एमीटर प्रतिरोध को बाइपास न किया जाये (अर्थात् C_E कनैक्ट न किया जाये), तो किस प्रकार का फीडबैक होता है—
(a) वोल्टेज सिरीज फीडबैक (b) धारा सिरीज फीडबैक
(c) वोल्टेज शंट फीडबैक (d) धारा शंट फीडबैक

49. एमीटर फालोअर कहलाता है—
(a) *CC* बंध (b) *CE* बंध
(c) *CB* बंध (d) उक्त में से कोई नहीं

50. यदि बिना फीडबैक के प्रवर्धक का गेन 90 है, तथा फीडबैक लगाने पर 9 है तो फीडबैक फ्रैक्शन β = —
(a) 1 (b) 0·5 (c) 0·2 (d) 0·1

51. एक आदर्श सन्तुलित प्रवर्धक में कॉमन मोड लाभ का मान—
(a) सिंगनल एण्डेड प्रवर्धक के कामन लाभ का दुगना
(b) सिंगल एण्डेड प्रवर्धक के कामन लाभ का आधा बहुत कम
(c) बहुत कम
(d) शून्य

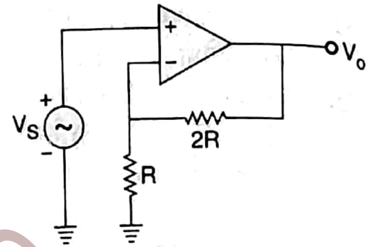
52. दिखाये गये अनुनाद परिपथ के लिये यदि $\omega_0 = 10^5$, $Q = 50$, $R = 100\ \Omega$ है तो C का मान होगा (चित्र 14.4)—
(a) 250 pF (b) 100 pF
(c) 500 pF (d) 1·25 pF



चित्र 15.4

Scanned with CamScanner
AKC TECHNICAL CLASSES

53. परिपथ में V_0 का मान (चित्र 15.5)—
(a) $2V_S$
(b) $-2V_S$
(c) $3V_S$
(d) $-3V_S$



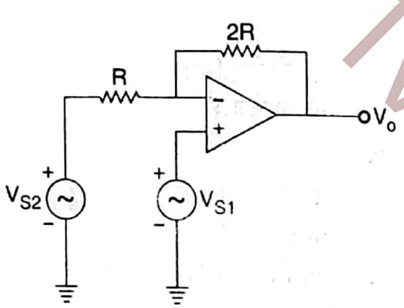
चित्र 15.5

54. किस वर्ग के प्रवर्धक की तुलना में वर्ग B प्रवर्धक की दक्षता कम है—
(a) वर्ग A (b) वर्ग AB
(c) वर्ग C (d) A, AB और C

55. निम्नलिखित प्लॉट (plot) में से कौन-सा सीधे प्रयोग कर सकते हैं β को ज्ञात करने के लिये—
(a) स्थिर I_B के लिये, V_{CE} V/S I_C (b) स्थिर V_{CE} के लिये, V_{BE} V/S I_B
(c) स्थिर I_E के लिये, V_{CB} V/S I_C (d) उक्त सभी

56. एक प्रवर्धक का लाभ 1000 ± 10 है। ऋणात्मक पुनः निविष्ट इस तरह प्रदान करते हैं कि लाभ परिवर्तन 0·1 % के अन्तर्गत हो। तो पुनः निविष्ट β_f का मान—
(a) $\frac{1}{10}$ (b) $\frac{1}{9}$
(c) $\frac{9}{100}$ (d) $\frac{9}{1000}$

57. दिखाये हुये परिपथ में, V_0 का मान क्या होगा (चित्र 15.6)—
(a) $3V_{S_1} - 6V_{S_2}$
(b) $2V_{S_1} - 3V_{S_2}$
(c) $2V_{S_1} - 2V_{S_2}$
(d) $3V_{S_1} - 2V_{S_2}$

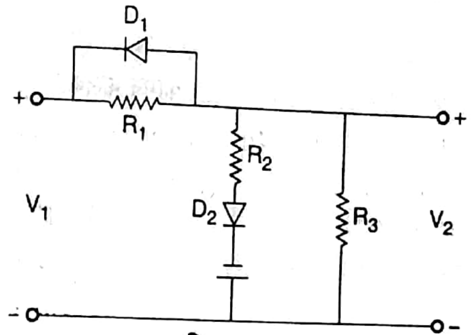


चित्र 15.6

58. एक कासकेड प्रवर्धक की उच्च कट ऑफ (Cut off) आवृत्ति क्या होगी ?
(a) सिंगल स्टेज प्रवर्धक की आवृत्ति के बराबर
(b) सिंगल स्टेज प्रवर्धक की आवृत्ति से कम
(c) सिंगल स्टेज प्रवर्धक की आवृत्ति से अधिक
(d) दुगनी होगी

59. मुक्त चालन बहुकम्पित्र (astable multivibrator) में, प्रत्येक स्टेज 1 μS के लिये कट ऑफ होती है दोलन आवृत्ति क्या होगी—
(a) 10 MHz (b) 5 MHz (c) 1 MHz (d) 0·5 MHz

60. चित्र 15.7 में दिखाये हुये परिपथ में बहुत अधिक ऋणात्मक मान की निविष्ट वोल्टेज (V_1) पर डायोड किस तरह वर्णनीत होते हैं—



चित्र 15.7

(a) D_1 off, D_2 off (b) D_1 on, D_2 off
(c) D_1 off, D_2 on (d) D_1 on, D_2 on

61. निम्नलिखित प्रवर्धक कॉनफिगुरेशन में से किसमें अधिकतम शक्ति लाभ प्राप्त होता है—
(a) कॉमन बेस (b) कॉमन एमीटर (c) कॉमन कलक्टर (d) एमीटर फॉलोवर

62. निम्नलिखित में से कौन-सा अधिक स्थिर (stable) दोलित्र है ?
(a) वीन ब्रिज दोलित्र (b) हार्टले दोलित्र
(c) कालपिट दोलित्र (d) क्रिस्टल नियन्त्रित दोलित्र

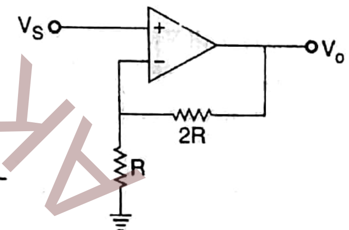
63. दोलित्र की स्थिरता के लिये बॉरखाजन क्राइटेरियन है—
(a) $A\beta = 0$ (b) $A\beta = -1$ (c) $A\beta = 1$ (d) $A = \frac{1}{\sqrt{\beta}}$

64. RC फेज शिफ्ट दोलित्र में—
(a) β नेटवर्क 180° का कला परिवर्तन करता है
(b) β नेटवर्क 360° का कला परिवर्तन उत्पन्न करता है
(c) प्रवर्धक का लाभ धनात्मक होता है
(d) $A\beta$ को –1 होना चाहिये

65. RC फेज शिफ्ट दोलित्र की आवृत्ति का मान—
(a) $\frac{1}{2\pi\sqrt{6}\,RC}$ (b) $\frac{1}{2\pi R\sqrt{C}}$
(c) $\frac{2\pi}{\sqrt{RC}}$ (d) $2\pi\sqrt{RC}$

66. एक दोलित्र परिपथ क्या होता है—
(a) d.c. से a.c. कनवर्टर
(b) d.c. से d.c. कनवर्टर
(c) a.c. से d.c. कनवर्टर
(d) a.c. से a.c. कनवर्टर

67. OP-AMP परिपथ में, V_0 का मान (चित्र 15.8)—
(a) $2V_S$ (b) $-2V_S$
(c) $3V_S$ (d) $-3V_S$



चित्र 15.8

Scanned with CamScanner

68. उच्च इनपुट और निम्न आउटपुट प्रतिबाधाओं के लिये कौन-सा बन्ध चुनते हैं—
(a) कॉमन एमीटर (b) कॉमन बेस (c) कॉमन कलक्टर (d) कोई एक

69. एक ट्रांजिस्टर का अग्र प्रवर्धन गुणाँक (forward amplification factor) होता है—
(a) *CE* प्रवर्धक का धारा लाभ
(b) *CB* प्रवर्धक का धारा लाभ
(c) *CC* प्रवर्धक का वोल्टेज लाभ
(d) *CE* प्रवर्धक का वोल्टेज लाभ

70. निम्नलिखित दोलित्र में से कौन-सा 1 KHz की आवृत्ति को उत्पन्न करने के लिये उचित होगा—
(a) वेन ब्रिज दोलित्र
(b) ट्यून्ड कलक्टर दोलित्र
(c) हार्टले दोलित्र
(d) कॉलपिट्ट दोलित्र

71. दोलित्र कनवर्ट करता है—
(a) a.c. पॉवर को d.c. पॉवर में
(b) d.c. पॉवर को a.c. पॉवर में
(c) a.c. पॉवर को a.c. पॉवर में
(d) d.c. पॉवर को d.c. पॉवर में

72. ट्रांजिस्टर दालित्र में एक्टिव युक्ति कौन-सी होती है—
(a) टैंक परिपथ
(b) फीडबैक परिपथ
(c) बायसिंग परिपथ
(d) ट्रांजिस्टर

73. *RC* फेज शिफ्ट दोलित्र में कितने *RC* परिपथ प्रयुक्त किये जाते हैं—
(a) 1 (b) 2 (c) 3 (d) 4

74. तीन *RC* परिपथ अधिकतम कितनी फेज शिफ्ट प्रदान कर सकते हैं—
(a) 90° (b) 180° (c) 270° (d) 360°

75. यदि *LC* दोलित्र में यदि *C* का मान चार गुना कर दिया जाये, तो दोलन आवृत्ति का मान—
(a) दोगुना हो जाता है
(b) चार गुना हो जाता है
(c) आधा हो जाता है
(d) समान रहता है

76. फेज़ शिफ्ट दोलित्र के दोलनों की आवृत्ति निर्भर करती है—
(a) *L* व *C* पर
(b) *R*, *L* तथा *C* पर
(c) *L* व *R* पर
(d) *R* व *C* पर

77. निम्न में से कौन-सा दोलित्र *LC* दोलित्र नहीं है—
(a) हार्टले (b) कॉलपिट (c) ट्यून्ड कलक्टर (d) वीन सेतु

AKC TECHNICAL CLASSES

Scanned with CamScanner

AKTECHNICAL CLASSES

उत्तरमाला

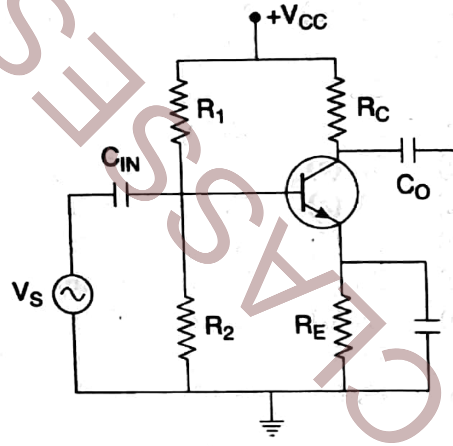
1. (b)	2. (a)	3. (a)	4. (c)	5. (a)	6. (a)	7. (b)
8. (c)	9. (d)	10. (d)	11. (b)	12. (c)	13. (c)	14. (c)
15. (a)	16. (a)	17. (a)	18. (b)	19. (d)	20. (c)	21. (a)
22. (a)	23. (c)	24. (a)	25. (b)	26. (d)	27. (c)	28. (a)
29. (c)	30. (d)	31. (b)	32. (a)	33. (a)	34. (b)	35. (c)
36. (c)	37. (a)	38. (a)	39. (d)	40. (a)	41. (a)	42. (a)
43. (d)	44. (a)	45. (b)	46. (a)	47. (a)	48. (b)	49. (a)
50. (d)	51. (d)	52. (c)	53. (c)	54. (c)	55. (a)	56. (d)
57. (d)	58. (b)	59. (d)	60. (b)	61. (b)	62. (d)	63. (c)
64. (a)	65. (a)	66. (a)	67. (c)	68. (c)	69. (b)	70. (a)
71. (b)	72. (d)	73. (c)	74. (c)	75. (c)	76. (d)	77. (d)

Scanned with CamScanner

16 तैरते को नाव का सहारा
(TAIRTE KOH NAAV KA SAHAARA)

➢ सिंगल स्टेज ट्रांजिस्टर प्रवर्धक—

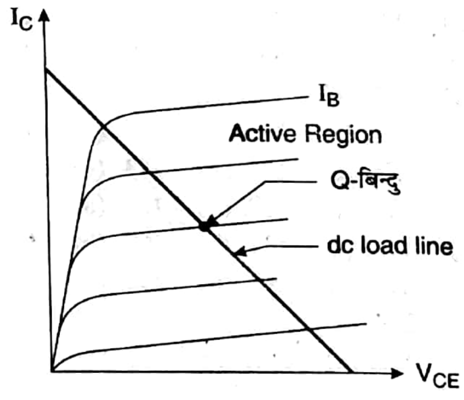
आप जानते हैं कि ट्राजिस्टर एक एक्टिव युक्ति है तथा ट्रांजिस्टर तथा अन्य निष्क्रिय युक्तियों (जैसे प्रतिरोध, संधारित्र) की सहायता से प्रवर्धक परिपथ बनाये जा सकते हैं। ट्रांजिस्टर को सक्रिय युक्ति इसीलिये कहा जाता है क्योंकि ट्रांजिस्टर की सहायता से बने प्रवर्धक परिपथ सिगनल का प्रवर्धन (amplification) कर सकते हैं।



चित्र 16.1 (a)

एक सिंगल स्टेज प्रवर्धक का परिपथ चित्र 16.1(a) में प्रदर्शित है।

ट्रांजिस्टर को प्रवर्धक के रूप में प्रयुक्त करने से पूर्व उसके *Q*-point का निर्धारण करना अत्यंत आवश्यक है क्योंकि ट्रांजिस्टर का *Q*-बिन्दु ही उसकी कार्यप्रणाली को निर्धारित करता है। प्रवर्धक के रूप में ट्रांजिस्टर तभी कार्य करेगा जब उसका *Q*-बिन्दु उसके आउटपुट अभिलक्षणों के सक्रिय क्षेत्र के बीचो-बीच मे आ जाये (चित्र 16.1(b))



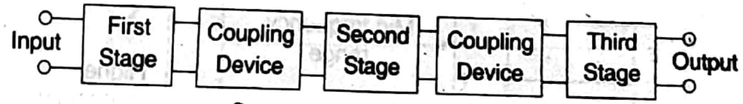
चित्र 16.1 (b) *Q*-बिन्दु का चयन

यदि *Q*-बिन्दु कट-ऑफ या सैचुरेशन क्षेत्र के निकट स्थापित कर दिया गया, तो आउटपुट क्लिप हो जायेगी तथा सिगनल विरूपित हो जायेगा।

ट्राँजिस्टर को तीन प्रकार से कनैक्ट किया जा सकता है CB, CE तथा CC। किन्तु कॉमन इमीटर ट्राँजिस्टर का सबसे ज्यादा प्रयोग होता है क्योंकि इसमें अधिक वोल्टेज तथा धारा लाभ प्राप्त होते हैं ($A_i \approx 100$ and $A_v \approx 1000$)। CE mode में ट्राँजिस्टर का उच्च Input Impedence तथा low output impedence होने के कारण cascading करके multistage प्रवर्धक बनाया जाना भी बेहतर रहता है।

➢ मल्टी स्टेज प्रवर्धक—

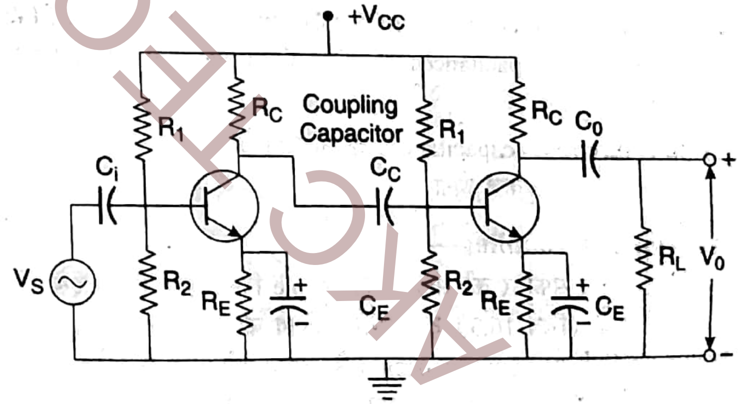
जब प्रवर्धक के कई स्टेज एक के बाद एक करके जोड़ देते हैं, तो इसको मल्टी स्टेज प्रवर्धक कहते हैं। Single stage amplifier परिपथ व्यवहारिक परिपथों हेतु पर्याप्त gain प्रदान नहीं कर पाते, अत:, अधिक gain प्राप्त करने हेतु मल्टीस्टेज प्रवर्धक use किये जाते हैं (चित्र 16.2)। एक स्टेज को दूसरे स्टेज से जोड़ने हेतु युग्मन युक्तियों (coupling devices) का use किया जाता है।



चित्र 16.2—मल्टी स्टेज प्रवर्धक

➢ RC युग्मन—

यदि दो stages को coupling capacitor C_C द्वारा युग्मित किया जाता है, तो इसे RC coupling कहा जाता है (चित्र 16.2-a)। इसकी frequency response curve चित्र 16.2 (b) में प्रदर्शित है। RC coupled amplifier की gain lower व higher frequency range में घटती है, जबकि mid frequency range में constant रहती है। जिन frequencies पर gain का मान mid band gain का 70.7% हो जाता है, उन frequencies को cut-off frequencies कहते है। Upper cut-off frequency तथा lower cut-off frequency के बीच की range को bandwidth कहा जाता है।

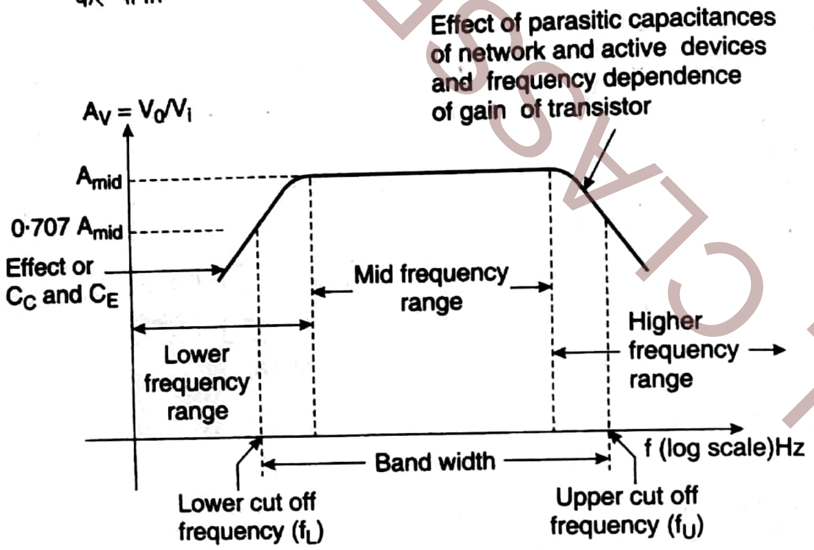


चित्र 16.2 (a)—Two stage RC coupled amplifier

Scanned with CamScanner

Lower frequency range में RC coupled amplifier की gain कम होने का मुख्य कारण है—

(i) Coupling capacitor की प्रतिबाधा का उच्च होने के कारण ac signal pass न कर पाना।



चित्र 16.2 (b)—Frequency response curve of two stage RC coupled amplifier

(ii) By-pass capacitor की reactance उच्च होने के कारण निगेटिव फीडबैक उत्पन्न होने से gain का घट जाना।

उच्च आवृत्ति रेंज में RC coupled amplifier की gain कम होने के निम्न कारण होते हैं—

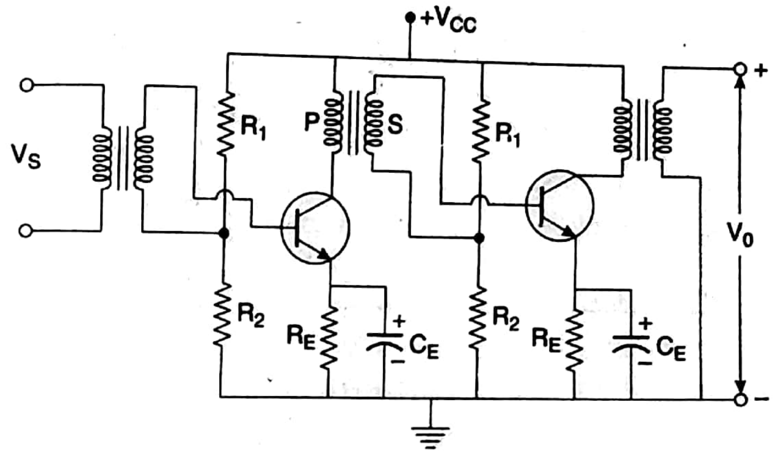
(i) Inter wiring capacitances के प्रतिघात का मान कम हो जाने के कारण shorting होना।

(ii) Inter electrodes capacitances के प्रतिघात के कम हो जाने से टर्मिनल्स के मध्य धारा की लीकेज होना।

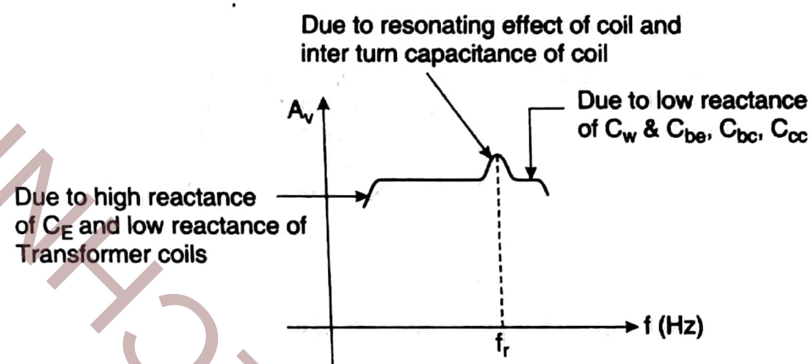
➢ Transformer coupling—

जब दो stages ट्रांसफॉर्मर की सहायता से couple किया जाता है, तो इसे ट्रांसफॉर्मर कप्लिंग कहा जाता है (चित्र 16.3) ट्रांसफॉर्मर कप्लिंग की frequency response poor होती है। निम्न आवृत्तियों पर bypass capacitor के कारण होने वाली फीडबैड व ट्रांसफॉर्मर की कुण्डलियों की कम reactance के कारण gain घटती है, जबकि उच्च आवृत्तियों पर interelectrode व interwiring capacitors की low reactance से gain घट जाती है।

एक विशेष आवृत्ति पर coil inductance व turns के मध्य capacitance के कारण tuned circuit resonance की स्थिति उत्पन्न होती है। अत: इस आवृत्ति पर gain तेजी से बढ़ जाती है, जिससे response में bump दिखाई देता है। Transformer coupling को impedance matching हेतु use किया जाता है।



(a) Transformer coupling



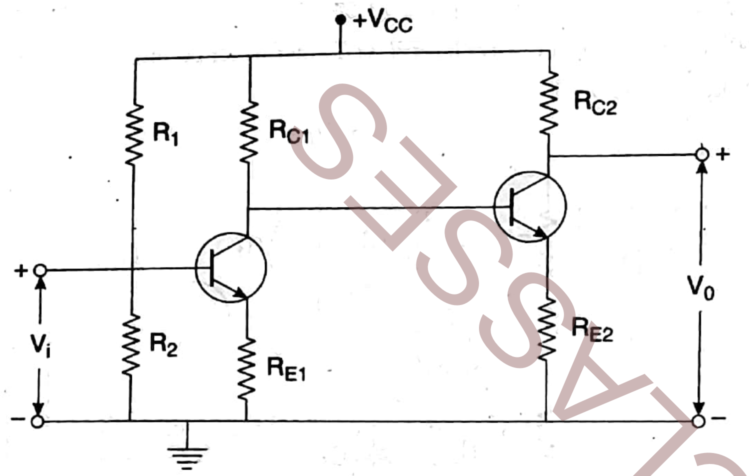
(b) Frequency response

चित्र 16.3

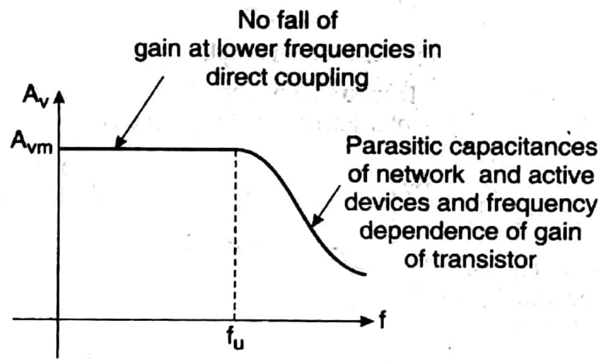
➢ डायरैक्ट कप्लिंग—

डायरैक्ट कप्लिंग में दो स्टेजों को बिना किसी coupling device के सीधे ही जोड़ दिया जाता है (चित्र 16.4) यह low frequency amplification हेतु प्रयुक्त की जाती है तथा कोई युग्मन युक्ति का प्रयोग न होने के कारण lower frequencies पर gain का मान कम नहीं होता। Higher frequencies पर interelectrode व interwiring capacitances gain को घटा देते हैं।

Scanned with CamScanner



चित्र 16.4 (a) Direct coupling



चित्र 16.4 (b) Frequency response of direct coupling

➢ Decibels—

Gain को decibel में भी व्यक्त किया जाता है:

$$\text{Power gain (in dB)} = 10 \log \frac{P_o}{P_i}$$

$$\text{Voltage gain (in dB)} = 20 \log \frac{v_o}{v_i}$$

(नोट करें कि Page 3 में निगेटिव डेसीबल topic में dB में पॉवर गेन में misprint के कारण 10 का 20 print हो गया है, इसे ठीक कर लें।)

यदि प्रवर्धक coupled हैं तो उनका overall gain multiple करके निकालते हैं—

$$A_{overall} = A_1 \times A_2 \times A_3 \times \ldots\ldots$$

किन्तु यदि gain dB में दिया गया है तो overall gain add करके निकालते हैं—

$$A_{overall\,(dB)} = A_{1\,(dB)} + A_{2\,(dB)} + A_{3\,(dB)} + \ldots\ldots$$

प्रैक्टिस प्रश्न—

निम्नलिखित Multi-stage Amplifiers की overall voltage gain A निकालिये व उसे dB में convert कीजिये—

(i) $A_1 = 20, A_2 = 30, A_3 = 50$

(ii) $A_1 = 20\text{ dB}, A_2 = 30\text{ dB}, A_3 = 50\text{ dB}$

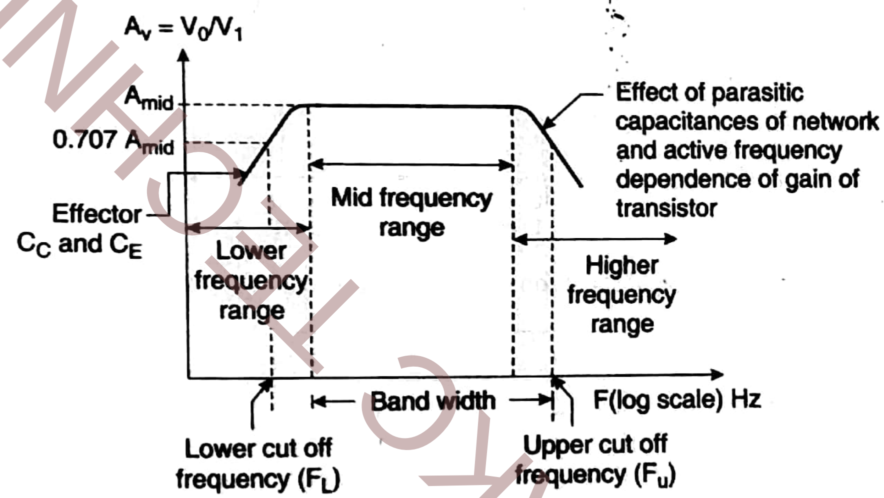
(iii) $A_1 = 20\text{ dB}, A_2 = 30, A_3 = 50$

(iv) $A_1 = 10\text{ dB}, A_2 = 10; A_3 = 20\text{ dB}$

(v) $A_1 + A_2 = 20\text{ dB}, A_2 = 20\text{ dB}, A_3 \times A_4 \times A_5 = 1000$

प्रश्न–R-C Coupled Amplifier के 'Frequency Response' को खींचिए। यदि *n*, Common Emiter Transistors को Cascade कर दिया जाए तो सिद्ध करें कि उच्च एवम् निम्न आवृत्ति क्रमशः: $f_u' = f_u\sqrt{2^{1/n}-1}$ तथा $f_L' = f_L/\sqrt{2^{1/n}-1}$ द्वारा दिया जायेगा, जहाँ f_u तथा f_L एक एकेले CE Transistor की आवृत्ति है अर्थात् आवृत्ति का सिकुड़ना कैस्केडिंग की मुख्य समस्या है।

उत्तर—



RC Coupled Amplifier का Frequency Response

$$A_{v(low)}(\text{overall}) = A_{v1(Low)} \times A_{v2(low)} \times \ldots \times A_{vn(low)}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

Since all stage are identical,

$$A_{v(low)}(\text{overall}) = [A_v(\text{low})]^n$$

or

$$\frac{A_{v(low)}}{A_{v(mid)}}(\text{overall}) = \left[\frac{A_{v(low)}}{A_{v(mid)}}\right]^n$$

$$= \left(1 - j\frac{f_L}{f}\right)^n$$

or

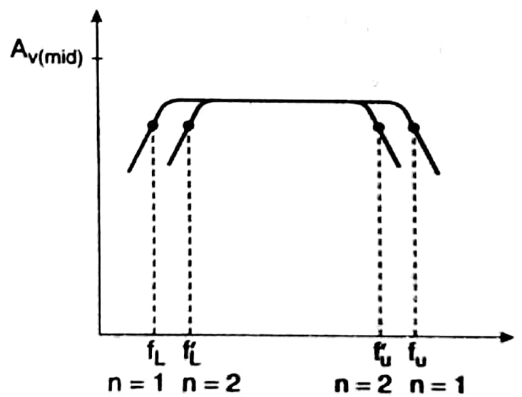
$$\frac{1}{\left[\sqrt{1+\left(\frac{f_L}{f}\right)^2}\right]} = \frac{1}{\sqrt{2}}$$

or

$$f_L' = \frac{f_L}{\sqrt{2^{1/n}-1}}$$

Similarly

$$f_u' = f_u\sqrt{2^{1/n}-1}$$



Effect of increaged stages on cut-off frequency and Band width.

n	$\sqrt{2^{1/n}-1}$
2	.64
3	.51
4	.44
5	.39

➤ डिफरेंस प्रवर्धक

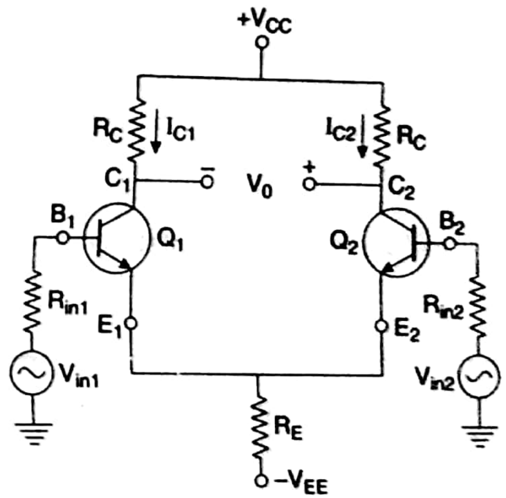
डिफरेंस प्रवर्धक दो input सिगनल्स के अंतर को amplify करता है, (चित्र 16.5)

$$v_o = A_d(v_1 - v_2)$$

where v_1 and v_2 are the input signals.

CMRR is defined as the ratio of differential mode gain and common mode gain. Its value should be very high for a good differential amplifier.

$$\text{CMRR (Common Mode Rejection Ratio)} = \frac{A_{DM}}{A_{CM}}$$



चित्र 16.5—Differential amplifier

प्रैक्टिस प्रश्न—

Find the value of CMRR if

(i) $A_{DM} = 2000, A_{CM} = 10$

(ii) $A_{DM} = 20\text{ dB}, A_{CM} = 10$

(iii) $A_{DM} = 2000, A_{CM} = 3\text{dB}$

(iv) $A_{DM} = 40\text{ dB}, A_{CM} = 5\text{dB}$

(v) $A_{DM} = 1000, A_{CM} = 2$

➤ शक्ति प्रवर्धक—

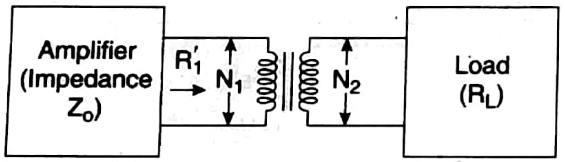
वह ट्रांजिस्टर प्रवर्धक जो audio signals के power level को बढ़ाता है, power amplifier कहलाता है।

Scanned with CamScanner
AKC TECHNICAL CLASSES

Voltage Amplifier	Power Amplifier
(i) Designed for voltage amplification	(i) Designed for power amplification.
(ii) छोटा आकार	(ii) बड़ा आकार
(iii) उच्च β	(iii) निम्न β
(iv) RC coupling	(iv) Transformer coupling
(v) Low collector current	(v) High collector current

➢ Impedance Matching—

अधिकतम शक्ति स्थानान्तरण प्रमेय (maximum power transfer theorem) के आधार पर हम कह सकते हैं कि शक्ति प्रवर्धक से लाउडस्पीकर को अधिकतम शक्ति तभी प्रदान की जा सकती है जब शक्ति प्रवर्धक की आउटपुट प्रतिबाधा लाउडस्पीकर की इनपुट प्रतिबाधा के समान हो। दूसरे शब्दों में हम इसी बात को ऐसे भी कह सकते हैं कि शक्ति प्रवर्धक की आउटपुट प्रतिबाधा लाउडस्पीकर की प्रतिबाधा से मैच करे (मैच करना मतलब समान होना)। यदि ये दोनों प्रतिबाधायें समान नहीं होंगी (अर्थात् मैच नहीं करेंगी) तो लाउडस्पीकर को अधिकतम पॉवर प्राप्त नहीं होगी अर्थात् लाउडस्पीकर को कम शक्ति प्राप्त होगी।



चित्र 16.6—Concept of impedance matching

माना कि load का मान R_L है (चित्र 16.6)

किन्तु Amplifier की साइड से देखने पर लोड का मान

$$R_L' = \left(\frac{N_1}{N_2}\right)^2 R_L$$

अत: N_1 तथा N_2 के अनुपात को इस प्रकार adjust किया जाता है जिससे R_L' का मान Z_o के लगभग बराबर हो जाये, जिससे maximum power transfer हो जाये।

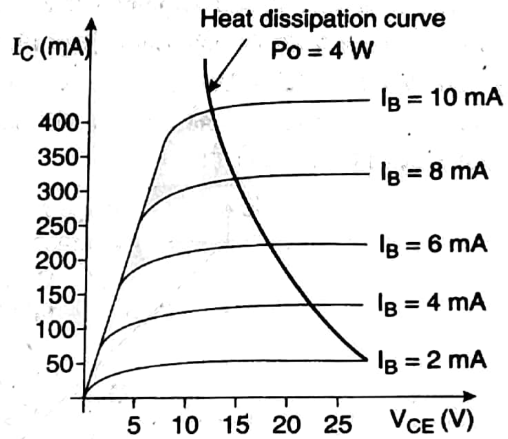
Impedance matching प्राप्त करने की अन्य विधियाँ हैं—Emitter follower (BJT) या source follower (FET) परिपथ का use करना।

प्रैक्टिस प्रश्न—

यदि **4Ω** का **load** है, तथा **transistor** का आउटपुट इम्पीडैंस **5 kΩ** है, तो **matching transformer** की **Turn ratio** बताइये।

➢ Heat Dissipation Curve—

हम जानते हैं कि amplifier जब ac signal को amplify करता है तो इसके लिये वह dc supply (biasing supply) से energy प्राप्त करता है। अत: dc supply द्वारा दी जाने वाली energy का कुछ भाग तो ac amplification हेतु खर्च हो जाता है जबकि शेष भाग heat के रूप में dissipate (क्षय) हो जाता है। अत: जब ac signal zero होगा तब maximum power dissipate होगी (Worst condition)।

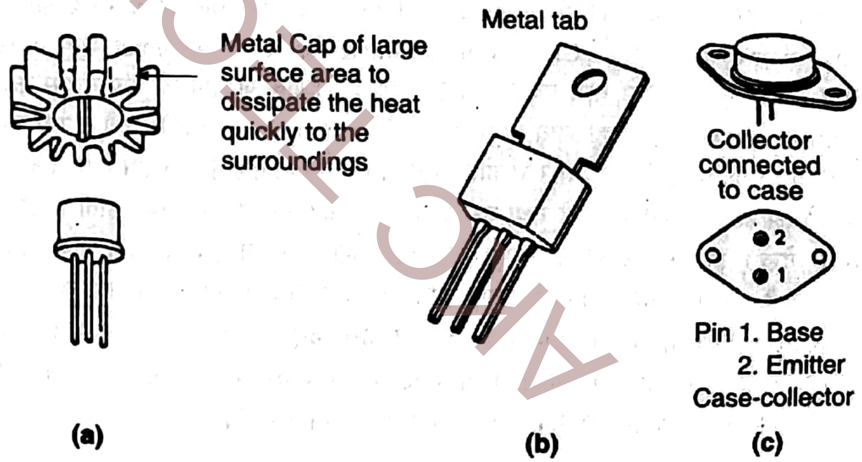


चित्र 16.7—Heat dissipation curve

अत: Transistor designers द्वारा transistor की power rating के अनुसार एक curve draw की जाती है जो power dissipation rating को constant मानते हुये V_{CE} तथा I_C के मध्य खींची जाती है (चित्र 16.7) यह Curve Heat dissipation curve कहलाती है। यदि ट्रांजिस्टर को damage होने से बचाना है तो उसका Q-point इस curve के नीचे रखा जाना चाहिये, इससे आपका ट्रांजिस्टर अधिकतम ऊष्मा क्षय करने पर भी power rating की danger value को cross नहीं करेगा तथा हमेशा safe रहेगा।

➢ हीट सिंक—

धातु की शीट्स जो तेजी से ट्रांजिस्टर की heat को बाहर निकालती है, ताकि उसकी power rating को बढ़ाया जा सके, heat sink कहलाती है (चित्र 16.8)।

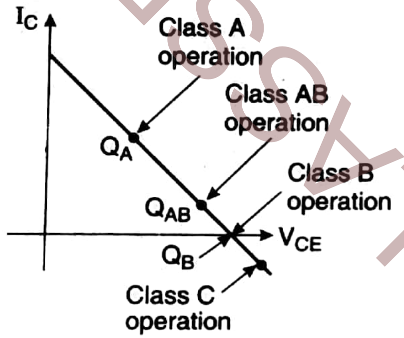


चित्र 16.8—Heat Sinks

Scanned with CamScanner

➢ Classification of Power Amplifiers—

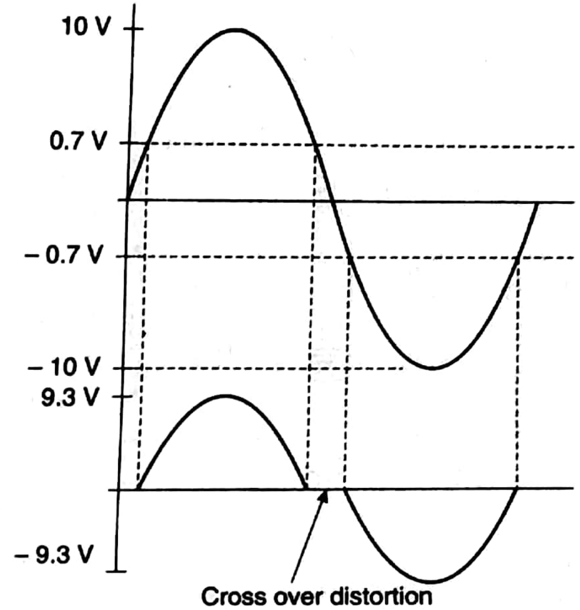
किसी प्रवर्धक में प्रयुक्त transistor के Q-point की स्थिति के अनुसार उसका वर्गीकरण किया जाता है। यदि Q-point active region के बीचों बीच में स्थित है, तो प्रवर्धक को class-A प्रवर्धक कहा जाता है (चित्र 16.9 देखें)। अत: output दोनों अर्द्धचक्रों के complete प्राप्त होती है। Voltage amplifiers के लिये तो class-A mode ही use होता है किन्तु power amplifiers को class-A मोड suit नहीं करता क्योंकि इस mode में efficiency बहुत कम होती है।



चित्र 16.9—Location of Q-point for various classes of Amplifiers

यदि Q-point को dc load line के एक-सिरे पर position किया जाता है, तो यह class-B operation कहलाता है। Class-B operation में output केवल आधे चक्र के लिये ही प्राप्त होती है, किन्तु efficiency अच्छी होती है (78.5%)। यदि प्रवर्धक class-B mode में कार्य करता है, तो आउटपुट पर दोनों अर्द्धचक्र प्राप्त करने हेतु दो ट्रांजिस्टर आवश्यक हो जाते हैं, जिसको पुश-पुल प्रवर्धक कहा जाता है। एक ट्रांजिस्टर positive अर्द्धचक्र में आउटपुट प्रदान करता है, जबकि दूसरा ट्रांजिस्टर negative अर्द्धचक्र में आउटपुट प्रदान करता है।

ट्रांजिस्टर को class-B में operate करने पर उत्पन्न होने वाली एक मुख्य समस्या cross-over distortion है। Class-B biased transistor में जब भी input शून्य cross करता है, तब ट्रांजिस्टर में धारा प्रवाह बन्द हो जाता है, क्योंकि जंक्शन को अग्र बायस करने हेतु sufficient voltage नहीं प्राप्त हो पाती (जो कि silicon junction के लिये 0.7 V तथा जरमेनियम junction के लिये 0.3 V होती है)। जब तक input voltage इस स्तर तक नहीं पहुँचती, आउटपुट शून्य रहती है तथा उसके बाद ही आउटपुट बढ़ना प्रारम्भ होती है (चित्र 16.10 देखें) इस प्रकार से आउटपुट में होने वाला विरूपण cross over distortion कहलाता है, क्योंकि यह तब-तब उत्पन्न होता है, जब-जब इनपुट zero पार करती है। Cross-over distortion की समस्या को समाप्त करने हेतु ट्रांजिटर को class-AB बायस किया जाता है जहाँ ट्रांजिस्टर को dc load line पर class-B से थोड़ा ऊपर बायस किया जाता है, (between A and B, but close to AB) (चित्र 16.9)।



चित्र 16.10—Cross over distortion

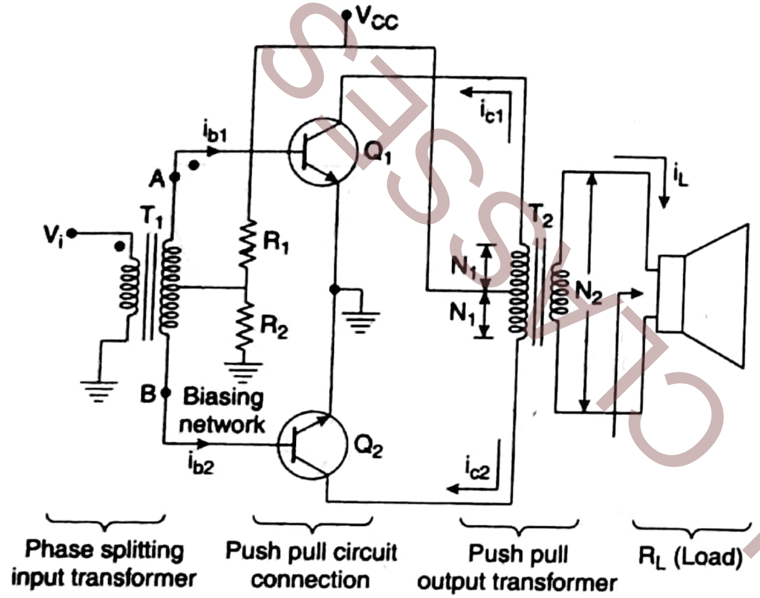
➢ Push Pull Amplifiers—

Push pull amplifier का परिपथ चित्र 16.11 में प्रदर्शित हैं। इसमें दो *n-p-n* ट्रांजिस्टर (class B operated) लगाये जाते हैं, जिनकी base पर ट्रांसफॉर्मर के secondary के विपरीत सिरे संयोजित किये जाते हैं। चूँकि ट्रांसफॉर्मर के दोनों विपरीत सिरों पर विपरीत ध्रुवता वाले सिगनल उत्पन्न होने हैं अत: Q_1 इनपुट की positive half cycle में conduct करता है तथा output की positive half cycle उत्पन्न करता है, (चित्र 16.11-b देखें) जबकि Q_2 negative half cycle में conduction करता है तथा आउटपुट पर negative half cycie उत्पन्न करता है। अत:, दोनों class-B operated transistors अपनी-अपनी half cycle में आउटपुट प्रदान करते हैं, जिससे आउटपुट पर full-cycle प्राप्त होती है (चित्र 16.11 देखें)। ट्रांसफॉर्मर T_2 का प्रयोग impedance matching हेतु किया जाता है। Push-pull प्रवर्धक में load के रूप में सामान्यत: loudspeaker connected रहता है।

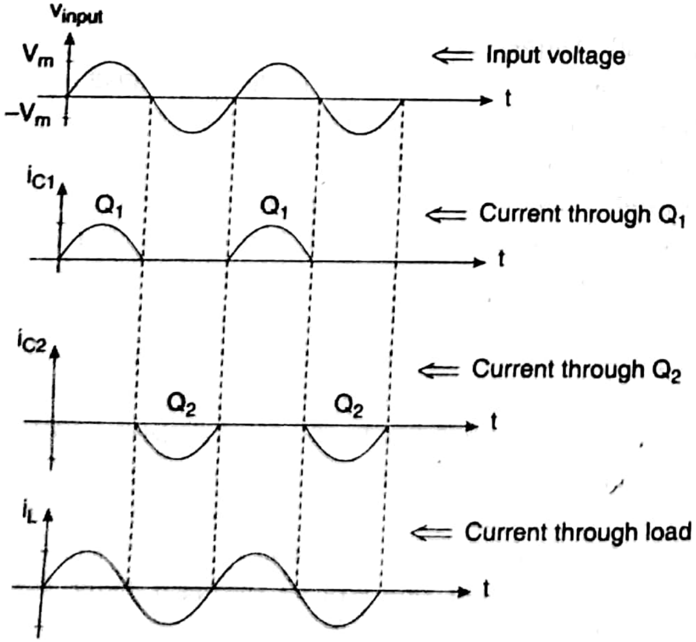
Push pull amplifier की efficiency होती है (लगभग 78%) (transistor के class AB mode में operate होने के कारण), harmonic distortion नहीं होता, तथा यह ripples के प्रभाव से भी मुक्त होता है। इसकी मुख्य समस्या होती है दो equal व opposite phase के सिगनल्स उत्पन्न करने की आवश्यकता, जिसके लिये ट्रांसफॉर्मर की आवश्यकता पड़ती है। इस समस्या के निदान हेतु complementary symmetry प्रवर्धक use किये जाते हैं, जिनमें एक *p-n-p* व एक *n-p-n* ट्रांजिस्टर use किया जाता

AKC TECHNICAL CLASSES
Scanned with CamScanner

है। Push-pull प्रवर्धक की एक अन्य समस्या है, कि दोनों transistor perfectly matched होने चाहिये।



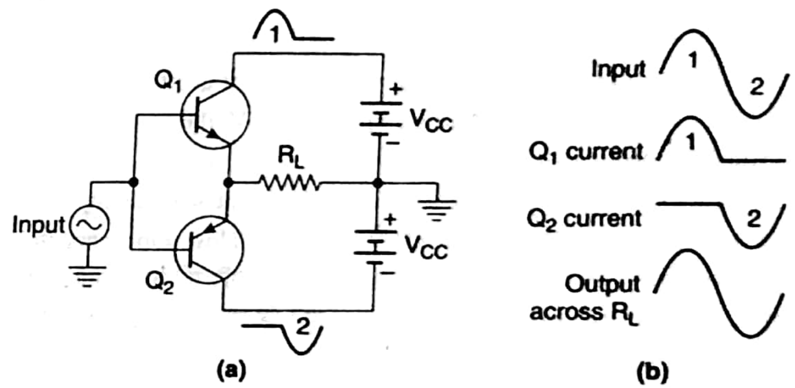
चित्र 16.11 (a)—Push pull amplifier



चित्र 16.11 (b)—Current flow in push-pull amplifier

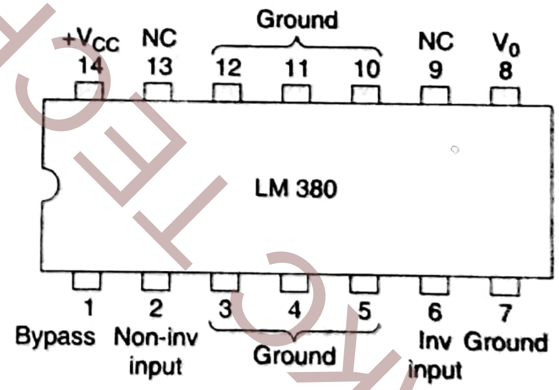
➤ Complementary symmetry push-pull amplifier or transformer less push pull amplifier—

इस संरचना में एक *p-n-p* तथा एक *n-p-n* ट्रांजिस्टर का use किया जाता है (चित्र 16.12) इसमें ट्रांसफॉर्मर की आवश्यकता नहीं होती अर्थात् यह एक ट्रांसफॉर्मर-विहीन push-pull प्रवर्धक है। Input की positive half cycle में Q_1 (*npn*) conduct करके load को धारा प्रदान करता है, जबकि negative half cycle में Q_2 (*pnp*) conduct करके load को धारा प्रदान करता है। इस प्रकार load को दोनों चक्रों में धारा प्राप्त होती है।



चित्र 16.12—Complementary symmetry push-pull amplifier

Power amplifiers हेतु use होने वाला मुख्य IC है LM 380 (चित्र 16.13)

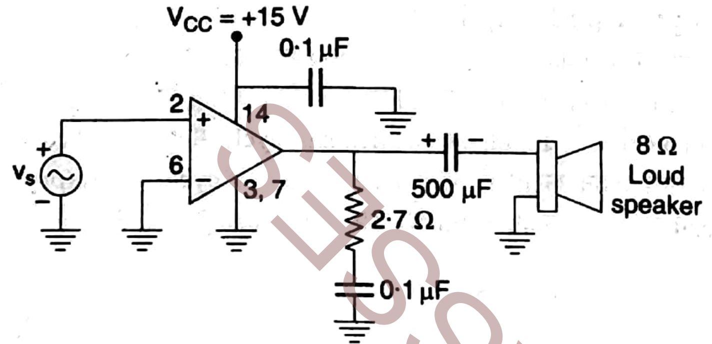


(a) IC LM380 का पिन डायग्राम

चित्र 16.13—Audio amplifier IC LM 780

Scanned with CamScanner

AKC TECHNICAL CLASSES



(b) IC LM380 का ऑडियो प्रवर्धक के रूप में प्रयोग

चित्र 16.13—Audio amplifier IC LM 780

➢ Boot Strapping—

बूटस्ट्रैपिंग यानि थोड़ा सा positive feedback देकर circuit की input impedance को बढ़ा देना या boost कर देना। शुरुआती दौर में ट्रांजिस्टर्स को low impedance के कारण इसकी ज्यादा आवश्यकता होती थी, किन्तु FET, op-amp इत्यादि की उपलब्धता से अब यह आवश्यकता कम हो गयी है। Feedback positive होने के कारण instability की समस्या उत्पन्न होना स्वाभाविक है।

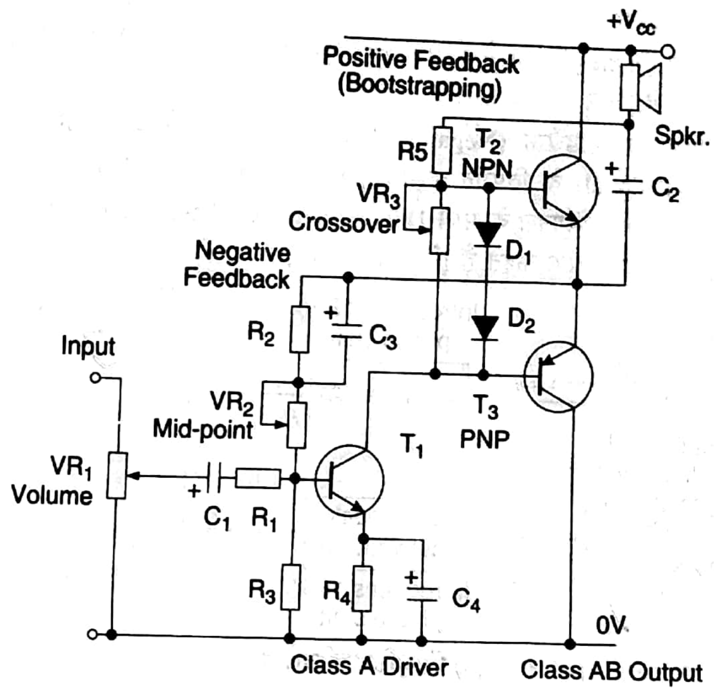
"The boosting of input impedance by applying a small amount of positive feedback is called Boot strapping."

As the feedback is positive, such circuits usually suffer from poor stability and noise performance compared to a circuit that doesn't bootstrap.

AC amplifiers can use bootstrapping to increase output swing. A capacitor is connected from the output of the amplifier to the bias circuit, providing bias voltages that exceed the power supply voltage. Emitter followers can provide rail-to-rail output in this way, which is a common technique in class AB audio amplifiers. Bootstrapping

T_2 and T_3 are biased in class *AB*, and so must be biased just before cut off (i.e. with 0.6V between base and emitter). The bias resistor network for these transistors also forms the resistive load for T_1. Therefore the value of R_5 and VR_3 is governed by the DC voltages required for correct base biasing of T_2 and T_3.

To provide a high gain in the class A driver stage T_1 the collector load should have as high a resistance as possible; this conflicts with the DC requirements for biasing T_2 and T_3. However the collector load resistor of T_1 actually only needs to have a high resistance to AC signals; if a way can be found to give R_5 and VR_3 a high impedance at audio frequencies and yet retain an appropriate (much lower) resistance at DC the gain in the driver stage T_1 can be increased.



To achieve this increase in gain, AC positive feedback (bootstrapping) is provided by C_2, which feeds back the AC output signal to the top of R_5. This AC signal is in phase with the signal on T_2 and T_3 bases, and positive feedback would normally cause oscillation, but this is prevented by the fact that T_2 and T_3 are operating in emitter follower mode and the voltage gain of an emitter follower is less than 1 (typically about 0.9).

This means that whatever the amplitude of the signal voltage is on T_1 collector, about 0.9 of this signal appears at the top of R_5, so the AC voltage developed across VR_3 and R_5 appears to be only one tenth of the signal on T_1 collector, therefore the (AC) value of resistance of VR_3 and R_5 appears to be ten times higher than it actually is, giving $a \times 10$ increase in the gain of T_1 without any change in the DC resistance of VR_3 and R_5.

➢ फीडबैक (Feedback)—

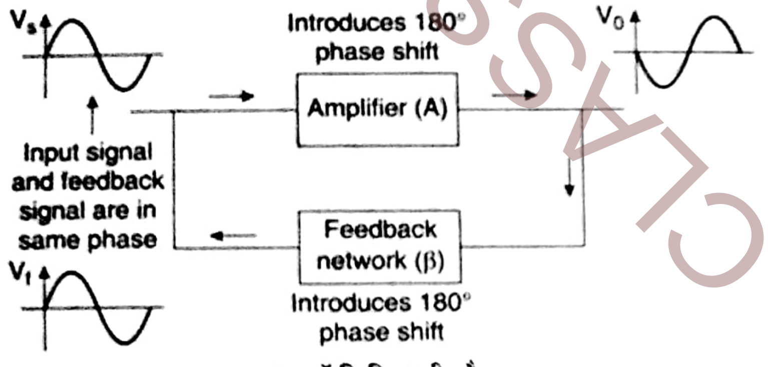
किसी युक्ति की आउटपुट (वोल्टेज या धारा) का कुछ अंश (fraction) इनपुट में वापस दे दिया जाता है (अर्थात् फीड किया जाता है) (injected or feedback), तो इसे फीडबैक कहते हैं। फीडबैक प्रक्रिया प्रयोग करने वाले प्रवर्धक फीडबैक प्रवर्धक कहलाते हैं [चित्र 16.14 (a)]।

AKC TECHNICAL CLASSES

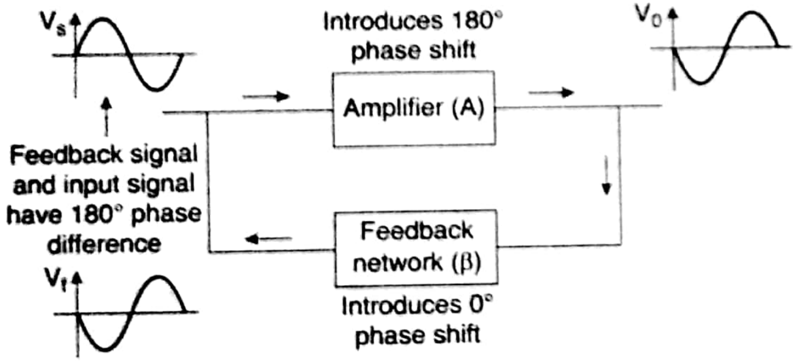
Scanned with CamScanner

(i) धनात्मक फीडबैक (Positive feedback)—यदि फीडबैक सिगनल इनपुट सिगनल के समान कला (same phase) में होता है (तथा उसको aid करता है) तो इसे धनात्मक फीडबैक कहते है [चित्र 16.14 (b)]।

(ii) निगेटिव फीडबैक (Negative feedback)—यदि फीडबैक सिगनल इनपुट सिगनल (input signal) के विपरीत कला (opposite phase) में होता है (अर्थात् इनपुट सिगनल तथा फीडबैक सिगनल के मध्य 180° का कलान्तर (phase difference) होता है), तो इसे ऋणात्मक फीडबैक कहते हैं [चित्र 16.14 (b)]।



(a) पॉज़िटिव फीडबैक

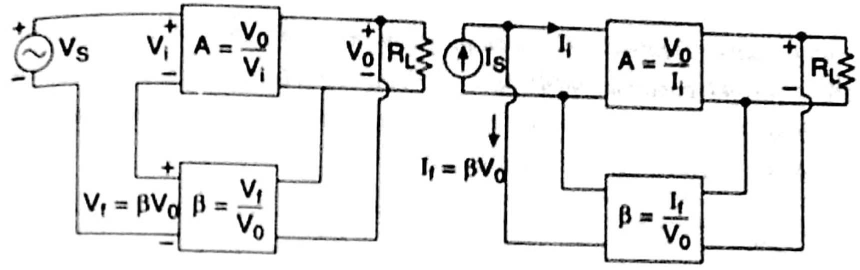


(b) निगेटिव फीडबैक

चित्र 16.14

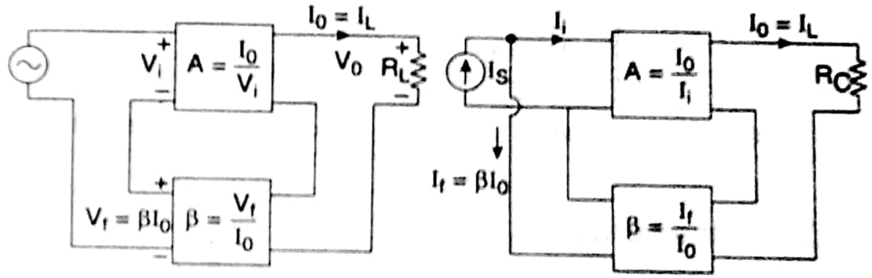
फीडबैक सिगनल इनपुट के समानान्तर में या श्रेणी में दिया जा सकता है। इस प्रकार फीडबैक सिगनल चार प्रकार से दिया जा सकता है—

(i) श्रेणी वोल्टेज फीडबैक [चित्र 16.15 (a)]।
(ii) समानान्तर वोल्टेज फीडबैक [चित्र 16.15 (b)]।
(iii) श्रेणी धारा फीडबैक [चित्र 16.15 (c)]।
(iv) समानान्तर धारा फीडबैक [चित्र 16.15 (d)]।



(a) श्रेणी वोल्टेज फीडबैक (b) समानान्तर वोल्टेज फीडबैक

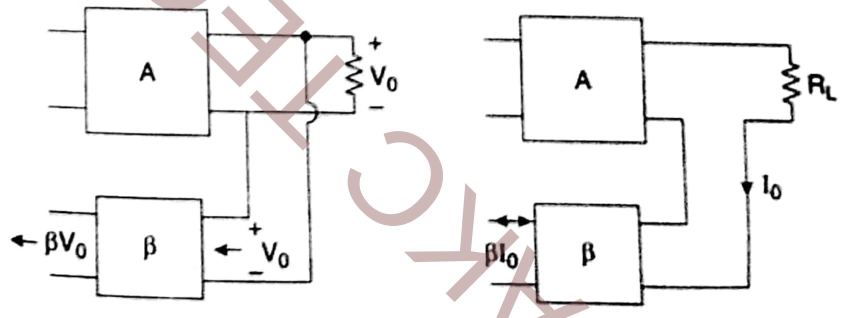
चित्र 16.15



(c) श्रेणी धारा फीडबैक (d) समानान्तर धारा फीडबैक

चित्र 16.15

नोट करें—*चित्र 16.16 को ध्यान से देखें। आप नोट करें कि voltage feedback load के across (दोनों सिरों के, parallel में) लिया जाता है [चित्र 16.16 (a)] जबकि current feedback load के series में (circuit को break करके) लिया जाता है [चित्र 16.16 (b)]। इसी प्रकार series feedback input source के series में (circuit को break करके) दिया जाता है [चित्र 16.16 (c)] तथा shunt feedback input के across (parallel में, दोनों सिरों के मध्य) लगाया जाता है [चित्र 16.16 (d)] अत: यदि आपको*



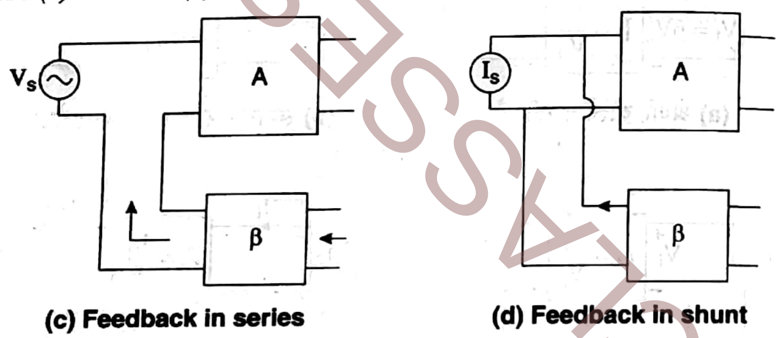
(a) Voltage feedback (b) Current feedback

चित्र 16.16

AKC TECHNICAL CLASSES

Scanned with CamScanner

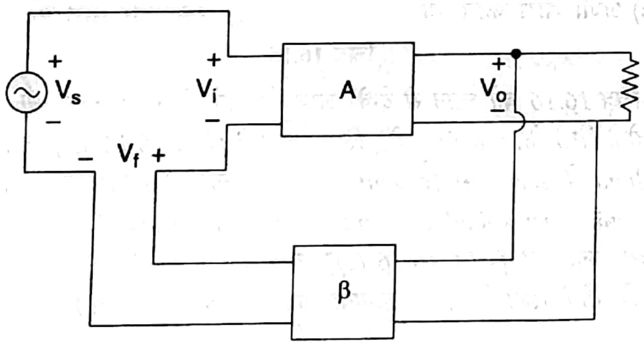
voltage series feedback का *block diagram* बनाना है, तो चित्र *16.16 (a)* तथा *16.16 (c)* को *combine* करेंगे। *Voltage shunt* हेतु *16.16 (a)* व *16.16 (d)* को *combine* करेंगे। *Current series* हेतु *16.16 (b)* व *16.16 (c)* को *current shunt* हेतु *16.16 (b)* व *16.16 (d)* को *combine* करेंगे।



चित्र 16.16

➤ निगेटिव फीडबैक के प्रभाव—

(i) निगेटिव फीडबैक लगाने से प्रवर्धक का gain कम हो जाता है (चित्र 16.17 देखें)।



चित्र 16.17

$$v_o = A\,v_i \quad \text{...(i)}$$

$$v_f = \beta\, v_o \quad \text{...(ii)}$$

$$v_i = v_s - v_f$$

$$= v_s - \beta\, v_o$$

$$= v_s - \beta A\, v_i$$

अत: $v_s = v_i(1 + A\beta)$

A = Gain of amplifier without feedback

A_f = Gain of amplifier with feedback

$$A_f = \frac{v_o}{v_s}$$

$$= \frac{v_o}{v_i(1 + A\beta)}$$

अत: $$A_f = \frac{A}{1 + A\beta}$$

Negative feedback के मुख्य लाभ निम्नवत् हैं—

(i) Stability of gain increases अर्थात् gain में स्थिरता बढ़ जाती है। अर्थात् negative feedback लगाने से gain में होने वाले fluctuations कम हो जाते हैं।

(ii) Input impedance व output impedance बेहतर हो जाती है।

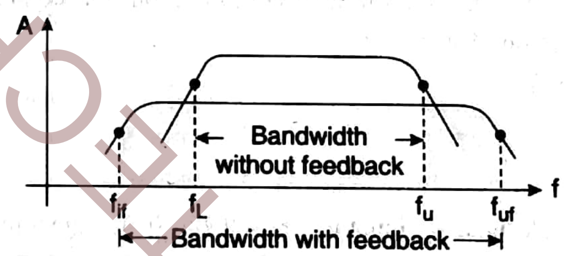
तालिका 16.1—फीडबैक कनैक्शन का प्रवर्धक की इनपुट व आउटपुट प्रतिबाधा पर प्रभाव

	Voltage series	Current series	Voltage shunt	Current shunt
Z_{if}	$Z_i(1 + \beta A)$	$Z_i(1 + \beta A)$	$\frac{Z_i}{1 + \beta A}$	$\frac{Z_i}{1 + \beta A}$
Z_{of}	$\frac{Z_0}{1 + \beta A}$ decreases	$Z_0(1 + \beta A)$ increases	$\frac{Z_0}{1 + \beta A}$ decreases	$Z_0(1 + \beta A)$ increases

(iii) Distortion कम हो जाता है—

$$D_f = \frac{D}{1 + A\beta}$$

(iv) Bandwidth बढ़ जाती है (चित्र 16.18)।



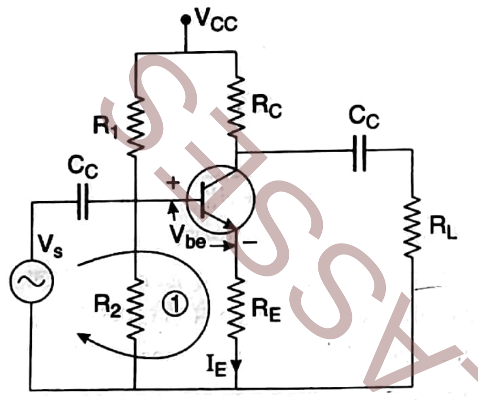
चित्र 16.18

➤ Some Typical Feedback Circuits—

(i) **Removal of by-pass capacitor**—यदि by-pass capacitor को remove कर दिया जाये (चित्र 16.19) तो ac को R_E के through जाना पड़ता है, अत:

$$v_{be} = v_s - i_e R_E$$

Scanned with CamScanner



चित्र 16.19—Single stage amplifier with by-pass capacitor removed

जिसका अर्थ यह है कि प्रभावी v_{be} कम हो जाती है, जो input को कम करती है व gain को घटा देती हैं। चूँकि feedback signal $i_e R_E$ output current के proportional है (output current is i_c and $i_E \gg i_c$) तथा input की series में आ रहा है, अत: यह current series feedback का उदाहरण है।

(ii) Emitter follower—Emitter follower circuit (चित्र 16.20) में R_C को remove कर देते हैं by-pass capacitor हटा देते हैं तथा आउटपुट emitter terminal से लिया जाता है। R_C को remove करने से collector टर्मिनल सीधे V_{CC} से connect हो जाता है। चूँकि circuit का ac analysis करते समय dc को ground कर दिया जाता है। अत: उक्त परिपथ के ac analysis के समय collector ground हो जाता है, जिसके कारण emitter follower configuration को common collector configuration कहा जाता है।

चित्र 16.20 से

$$v_{be} = v_s - v_e$$

या $$v_{be} = v_s - v_o \quad \ldots(\because v_o = v_e)$$

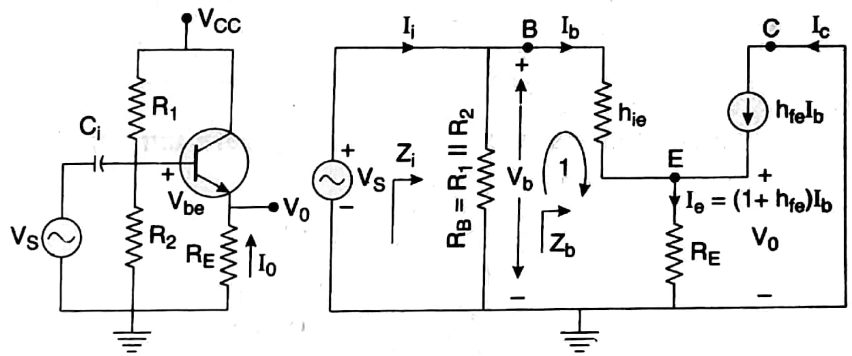
यहाँ feedback signal v_o, input v_{be} को घटा रहा है। यह signal input की series में apply हो रहा है। अत: emitter follower voltage series feedback परिपथ कहलाता है।

नोट करें–कॉमन कलैक्टर परिपथ को इमीटर फालोअर इसलिए कहा जाता है क्योंकि इसमें आउटपुट के मध्य 0° Phase difference होता है, अर्थात् आउटपुट व इनपुट समान कला में होते हैं, अर्थात् आउटपुट इनपुट का अनुसरण (follow) करती है। अत: common collector configuration को emitter follower कहा जाता है।

आवृत्ति के आधार पर प्रवर्धकों का वर्गीकरण—

- dc amplifiers—0 से 10 Hz

- AF amplifiers—0 से 15 kHz
- Video amplifiers—upto few MHz
- RF amplifiers—500 kHz to 100's of MHz.



(a) एमीटर फालोवर (b)

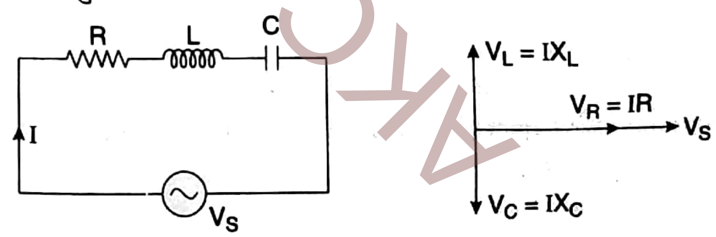
चित्र 16.20—(b) AC equivalent circuit

➢ Resonance—

AC परिपथों में inductor, resistors व capacitors तीनों use किये जाते हैं। Inductive circuits में current voltage से lag (पश्चगामी) करती है, capacitive circuits में current voltage से lead (अग्रगामी) करती है, जब pure resistive circuits में current व voltage same phase (समान कला) में होते हैं। यदि ac circuit में inductors, capacitors व resistors तीनों लगे हों तो L व C के मान के आधार पर current voltage से lead या lag करती है तथा एक विशेष आवृत्ति (जिसका मान L व C की value पर depend करता है) पर voltage व current same phase में हो जाते हैं ($\phi = 0$) तथा उस विशेष आवृत्ति पर परिपथ का power factor $\cos\phi = 1$ हो जाता है। अत: RLC परिपथों में वह स्थिति जब voltage व current same phase में आ जाते हैं resonance कहलाती है तथा उस विशेष आवृत्ति को जब resonance उत्पन्न होता है resonance आवृत्ति या अनुनाद आवृत्ति कहा जाता है।

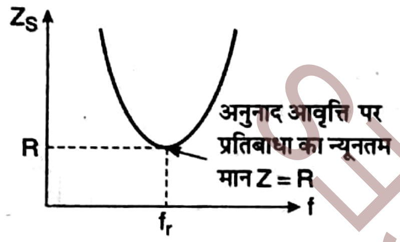
➢ Series Resonance—

सिरीज अनुनाद को चित्र 16.21 में प्रदर्शित हैं—

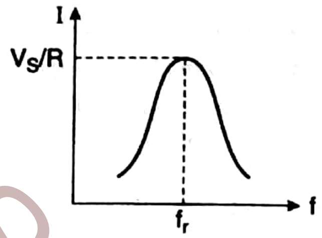


(a) श्रेणी अनुनाद परिपथ (b) फेज़र डायग्राम

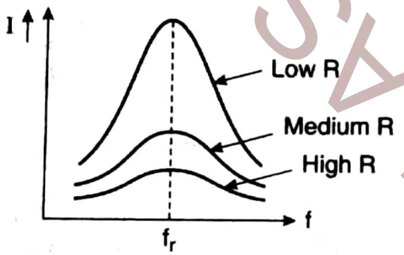
AKC TECHNICAL CLASSES
Scanned with CamScanner



(c) आवृत्ति प्रतिबाधा वक्र



(d) आवृत्ति-धारा वक्र



(e) वक्र पर प्रतिरोध परिवर्तन का प्रभाव

चित्र 16.21—Series resonance

श्रेणी अनुनाद परिपथ के विषय में ध्यान रखें कि—

- अनुनाद की अवस्था में,

प्रेरकत्वीय प्रतिघात, (X_L) = धारितीय प्रतिघात (X_C)

या $$2\pi f_r L = \frac{1}{2\pi f_r C}$$

अनुनादीय आवृत्ति, $$f_r = \frac{1}{2\pi\sqrt{LC}}$$

प्रतिबाधा, $$Z = \sqrt{\left[R^2 + (X_L - X_C)^2\right]}$$

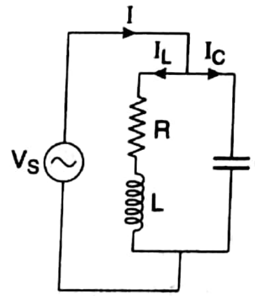
- अनुनाद पर $Z_{min} = R$ $(\because X_L = X_C)$
- अनुनाद पर धारा का अधिकतम मान

$$I_{max} = \frac{V_S}{R}$$

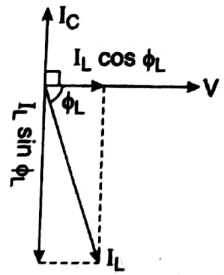
- धारा तथा वोल्टेज समान ही कला में होती है अर्थात् धारा व वोल्टेज के बीच कोई कलान्तर नहीं होता है।

➤ Parallel Resonance—

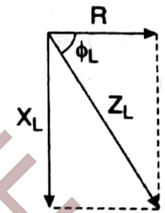
Parallel resonance परिपथ tuned circuits में use किया जाता है। Resonance की अवस्था में इसकी प्रतिबाधा अधिकतम होती है। इसमें L व C parallel branches में connect होते हैं (चित्र 16.22 देखें) कुण्डली के प्रतिरोध को R द्वारा show किया गया है।



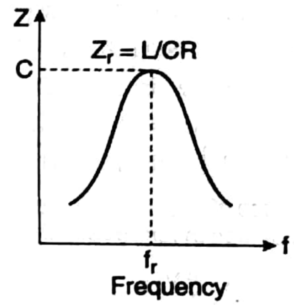
(a) समानान्तर अनुनाद परिपथ



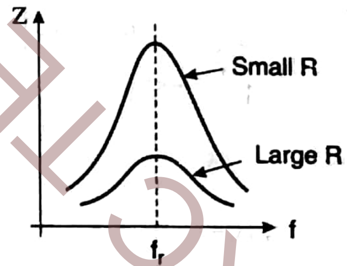
(b) समानान्तर अनुनादीय परिपथ का कलीय आरेख



(c)



(d) प्रतिबाधा आवृत्ति वक्र



(e) अनुनाद वक्र के चुटीलेपन पर R का प्रभाव

चित्र 16.22 Parallel Resonance

AKTECHNICAL CLASSES

Scanned with CamScanner

पैरेलल रैसोनैंस के विषय में ध्यान रखें कि

$$f_r = \frac{1}{2\pi}\sqrt{\left(\frac{1}{LC} - \frac{R^2}{L^2}\right)}$$

यदि $\frac{R}{L} << 1$

$$f_r = \frac{1}{2\pi\sqrt{LC}}$$

$$Z_r = \frac{L}{RC}$$

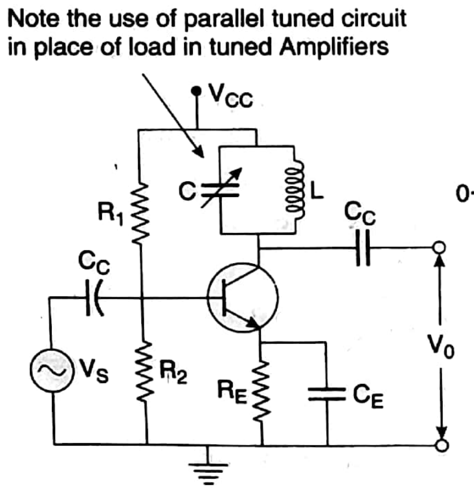
$$Q = \frac{1}{R}\sqrt{\frac{L}{C}} \qquad BW = \frac{f_r}{Q}$$

परिपथ में रैसोनैंस पर प्रतिबाधा अधिकतम व धारा न्यूनतम होती है।

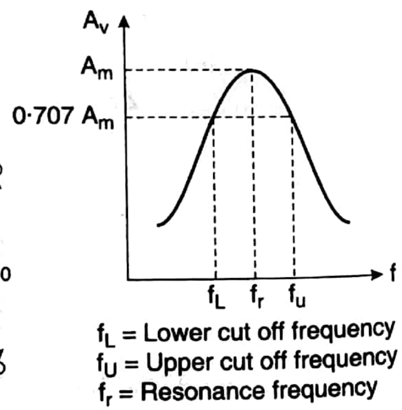
➤ Tuned Amplifiers—

Tuned band प्रवर्धक Narrow (band) amplifiers होते हैं जो एक single आवृत्ति या आवृत्ति के एक पतले band को प्रवर्धित करते हैं। इनको tuning circuits या frequency selective circuits कहा जाता है क्योंकि इन्हें एक single frequency को select करने हेतु use किया जाता है। Tuned amplifiers में load के स्थान पर tuned circuit लगा होता है (चित्र 16.23)। यदि Tuned amplifier की bandwidth को adjust करने के आवश्यकता हो तो double tuned amplifier use किये जाते हैं। (चित्र 16.24)। इसने दो Tuned circuits लगे होते हैं। Transformer का coupling coefficient vary करके bandwidth adjust की जा सकती है। Staggered tuned amplifiers (चित्र 16.25) multi stage tuned amplifiers होते हैं, जिनके प्रत्येक tuned circuit का resonance frequency difference tuned circuit की bandwidth के बराबर होता है, उदाहरणत: यदि bandwidth 5 kHz है, तो tuned circuits की आवृत्तियों में 5 kHz का अंतर रखा जायेगा।

(For example 100 kHz, 105 kHz, 110 kHz and so on)।

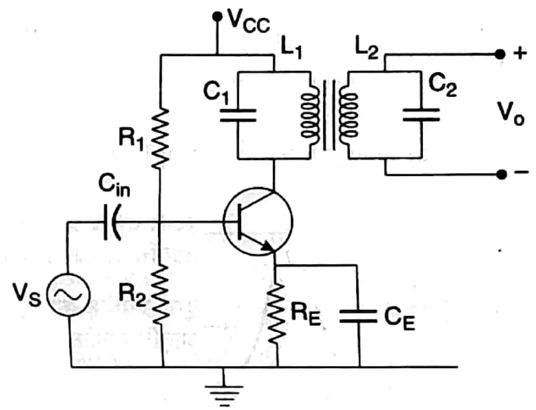


(a) एकल ट्यून्ड प्रवर्धक



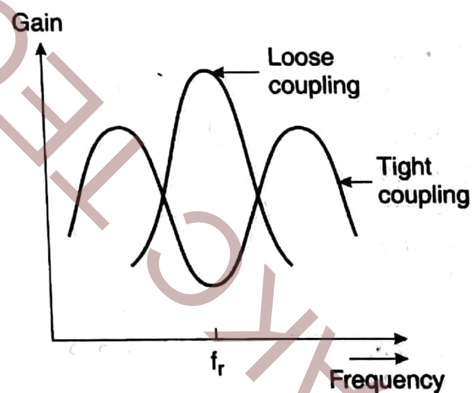
(b) एकल ट्यून्ड प्रवर्धक का आवृत्ति अनुक्रिया वक्र

चित्र 16.23—Single tuned amplifier



(a) डबल ट्यून्ड प्रवर्धक

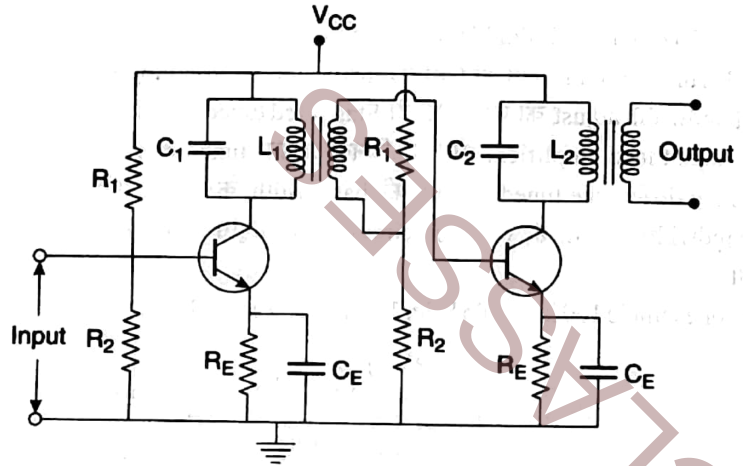
चित्र 16.24



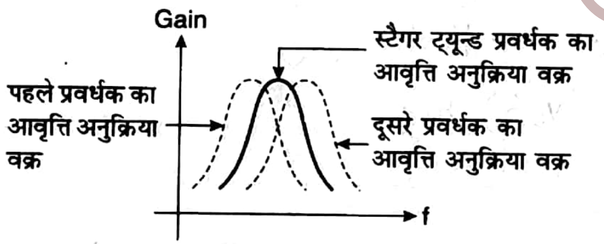
चित्र 16.24 (b)

AKC TECHNICAL CLASSES

Scanned with CamScanner



(a) Staggered tuned amplifier

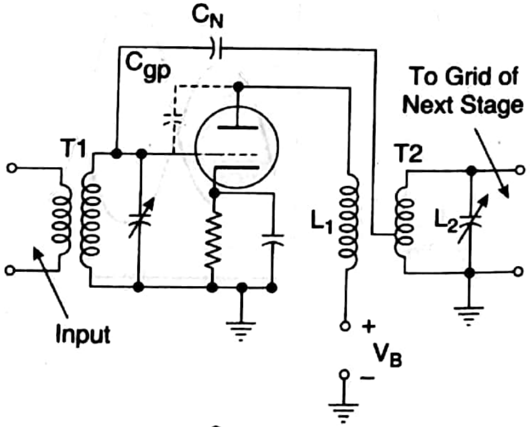


(b) Frequency response

चित्र 16.25

➢ Neutralization—

Neutralization अर्थात Amplifier की Internal feedback को समाप्त करना तथा Instability को कम करना। Neutralization is one of the methods to make the amplifier unilateral i.e. to remove internal feedback of the amplifier. It is done to obtain the maximum gain The **Neutrodyne** was a particular type of tuned



चित्र 16.26

radio frequency (TRF) radio receiver, in which the instability-causing inter-electrode capacitance of the triode RF tubes is cancelled out or "neutralized". In most designs, a small extra winding on each of the RF amplifiers' tuned anode coils was used to generate a small antiphase signal, which could be adjusted by special variable trim capacitors to cancel out the stray signal coupled to the grid via plate-to-grid capacitance.

➢ Oscillators—

Oscillators वह परिपथ होते हैं जो Periodic waveforms generate करते हैं। इनको broadcasting system, stereo amplifiers, labs, testing तथा industries में use किया जाता है। किसी amplifier के oscillator के रूप में कार्य करने की दो शर्तें हैं, जिनको Barkhausen की शर्तें (Barkhausen's criterion for oscillations) कहा जाता है।

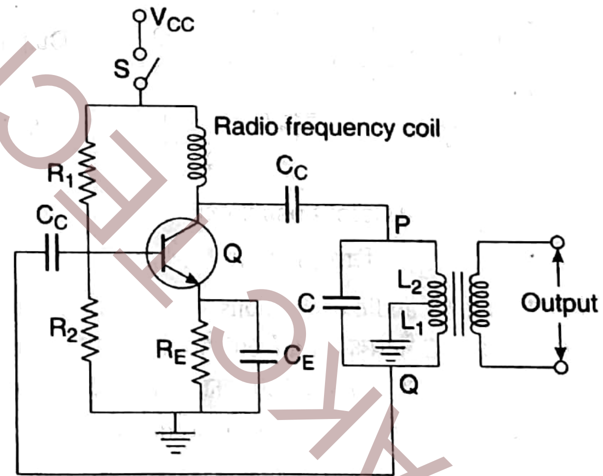
(i) Positive feedback

(ii) $A\beta = 1$

यदि यह दो शर्तें पूरी हो जायें तो प्रवर्धक का gain infinite हो जाता है तथा वह oscillator बन जाता है।

Oscillation उत्पन्न करने हेतु tank circuit (parallel LC circuit) का use किया जाता है। Inductive व capacitive circuit के मध्य ऊर्जा के लगातार आदान प्रदान से दोलन उत्पन्न होने लगते हैं। दोलन उत्पन्न करने हेतु कई व्यवहारिक परिपथ है। RF frequency generate करने हेतु Hartley व Colpitt's oscillators use किये जाते हैं।

• Hartley oscillator में एक tank circuit used होता है, जिसमें एक tapped inductor होता है (चित्र 16.26 (a) देखें)। इस tank circuit के दोनों ends पर 180° का



(a) Hartley oscillator

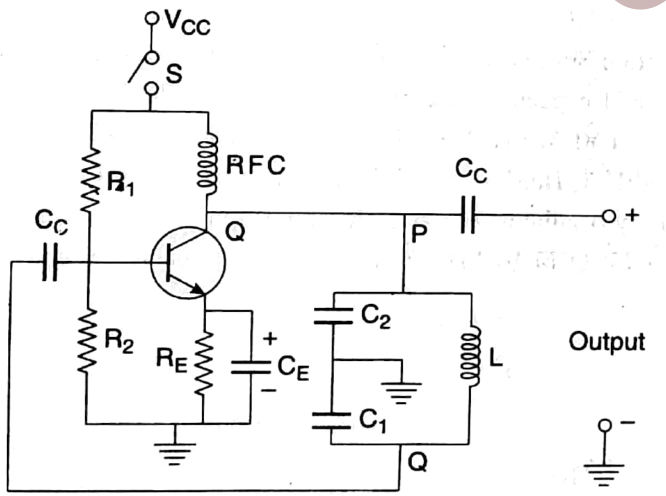
चित्र 16.26 (a)

Scanned with CamScanner

phase difference उत्पन्न होता है। शेष 180° का phase difference CE transistor के base व collectors terminals के मध्य उत्पन्न होता है। इस प्रकार 180° + 180° = 360° का phase shift हो जाने से positive feedback होने लगता है तथा circuit दोलन करने लगता है, जिसकी आवृत्ति निम्नवत् होती है।

$$f = \frac{1}{2\pi\sqrt{(L_1+L_2)C}} \text{ Hz}$$

• Colpitt oscillators में भी tank circuit होता है जिसमें एक tapped capacitor होता है (चित्र 16.26 (b) देखें)। Tank circuit के दोनों सिरों के मध्य 180° का phase shift तथा CE transistor के base व collector terminals के मध्य के 180° के phase shift से 360° का closed loop phase shift होने के कारण इसमें दोलन उत्पन्न होते हैं जिनकी आवृत्ति $f = \frac{1}{2\pi\sqrt{\left(\frac{C_1 C_2}{C_1+C_2}\right)L}}$ Hz होती है।

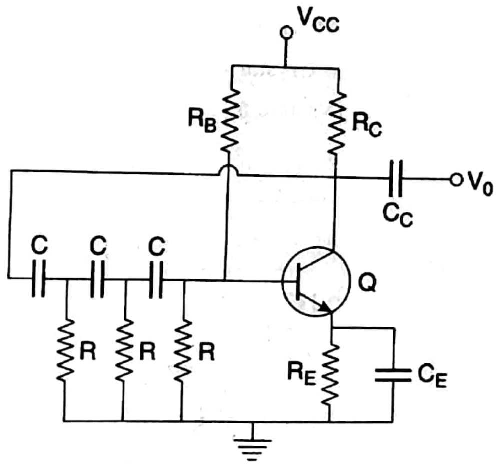


(b) Colpitt oscillator

चित्र 16.26 (b)

• Phase shift दोलित्रों को audio oscillations उत्पन्न करने हेतु use किया जाता है (चित्र 16.26 (c) देखें)। तीन RC नैटवर्क (प्रत्येक 60° फेज़ शिफ्ट हेतु) का use करने 180° का फेज़ शिफ्ट प्राप्त किया जाता है तथा शेष 180° का फेज़ शिफ्ट CE amplifier प्रदान करता है। अत: 360° closed loop phase shift से oscillation उत्पन्न होते हैं जिनकी

आवृत्ति $f = \frac{1}{2\pi RC\sqrt{6}}$ Hz होती है।

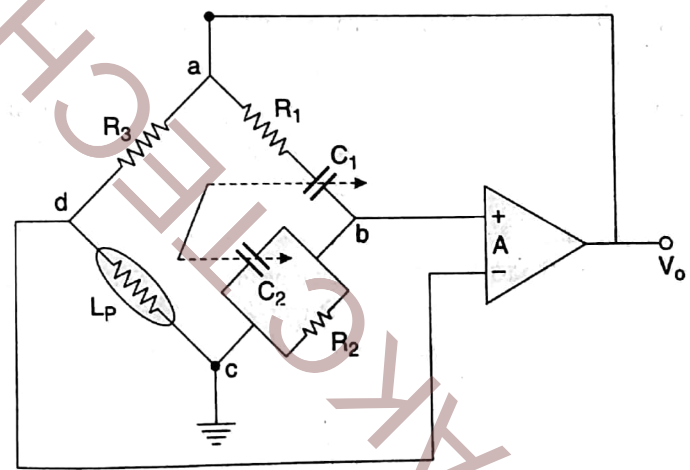


(c) Phase shift oscillator

चित्र 16.26 (c)

• Wein's bridge oscillator चित्र 16.26 (d) में प्रदर्शित है, इसमें Wein's bridge का use किया जाता है। R_1C_1 तथा R_2C_2 frequency determining elements है जबकि R_3 व L_P से oscillations के amplitude की stability बढ़ाई जाती है (negative feedback द्वारा)। इस oscillator द्वारा उत्पन्न oscillations की आवृत्ति का सूत्र

$$f = \frac{1}{2\pi\sqrt{R_1C_1R_2C_2}} \text{ Hz}$$ होता है।

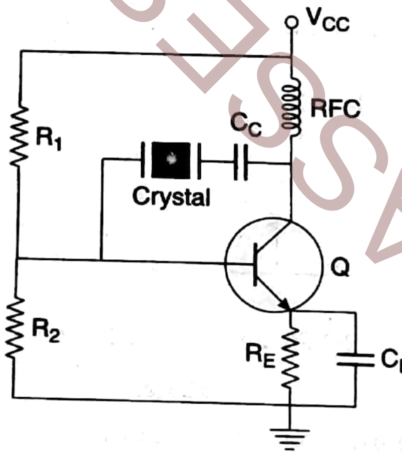


(d) Wein's bridge oscillator

चित्र 16.26 (d)

Scanned with CamScanner

• Crystal oscillator चित्र 16.26 (e) में प्रदर्शित है जिसमें piezoelectric quartz crystal का प्रयोग किया जाता है। Crystal oscillator द्वारा उत्पन्न oscillation की stability बहुत ही अच्छी होती है (Variation less than 0.1%)।



चित्र 16.26 (e)—Crystal oscillator

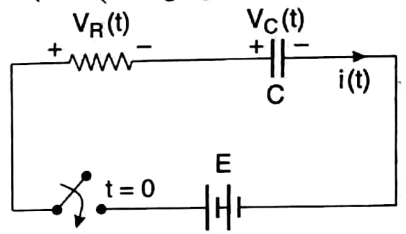
नोट करें—चूँकि क्रिस्टल दोलित्र द्वारा प्राप्त आवृत्ति Crystal की Natural आवृत्ति होती है, अतः Crystal Oscillator fixed आवृत्ति प्रदान करता है तथा इससे variable frequency प्राप्त नहीं की जा सकती।

• Waveforms विभिन्न प्रकार की होती हैं जिनको चित्र 6.1 में show किया गया है। इन waveform के shape में modifications करने हेतु waveshaping परिपथ use किये जाते हैं।

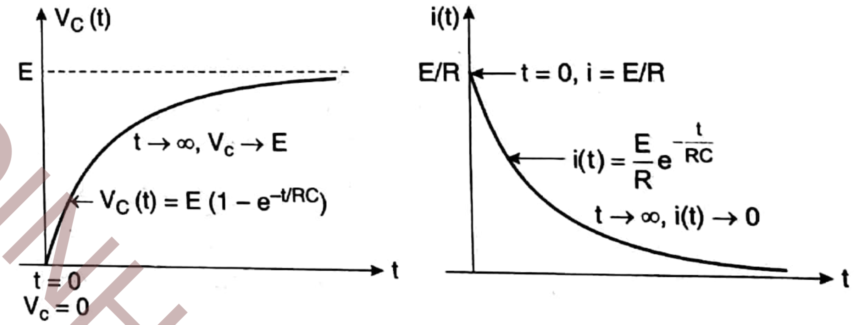
• Transients या क्षणिकायें short duration currents या voltages होती है जो किसी परिपथ में energy storing element के एक state से दूसरे state में जाने के कारण होती है।

नोट करें—Capacitance के across voltage एकदम से change नहीं की जा सकती जबकि Inductance की धारा भी एकदम से change नहीं हो सकती। अतः, यदि सर्किट में energy storing elements को एक state से दूसरे state में जाने के लिये कुछ क्षणिक धारायें प्रवाहित होती हैं, जिन्हें क्षणिकायें या Transients कहा जाता है।

• यदि किसी RC circuit [चित्र 16.27 (a)] में switch को $t = 0$ पर on कर दिया जाये तो capacitor voltage exponentially charge होती है [चित्र 16.27 (b) तथा (c)] इसी प्रकार capacitor की discharging चित्र 16.28 में show की गई है। R व C का गुणनफल RC circuit का time constant कहलाता है। इसकी value जितनी कम होगी, charging time उतना ही कम होगा (अर्थात् charging उतनी ही ज्यादा fast होगी)।



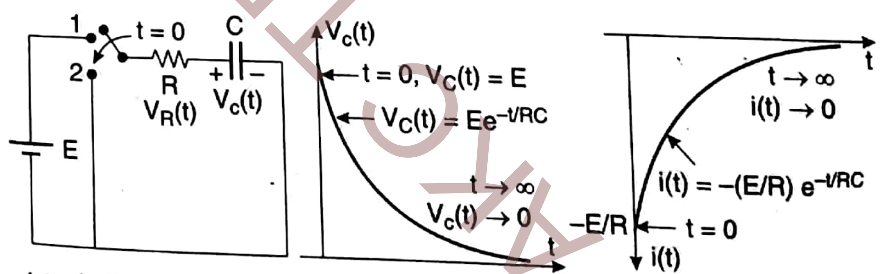
चित्र 16.27 (a)—RC परिपथ को स्टैप इनपुट देना ($t = 0$ पर स्विच को बंद करके)



(b) RC परिपथ में समय तथा संधारित्र वोल्टता के मध्य ग्राफ

(c) RC परिपथ में ट्रांजियंट धारा

चित्र 16.27



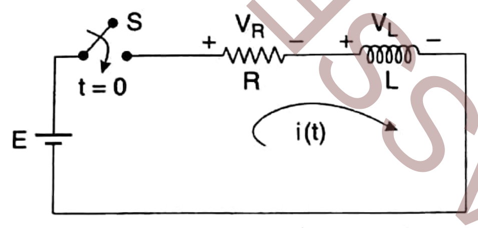
(a) संधारित्र का अनावेशन (b) संधारित्र पर वोल्टता (c) अनावेशन धारा

चित्र 16.28

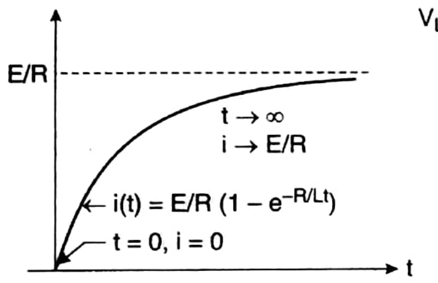
AK TECHNICAL CLASSES

Scanned with CamScanner

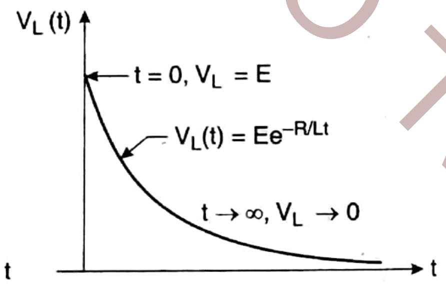
• यदि किसी RL circuit [चित्र 16.29 (a)] में switch को $t = 0$ पर on कर दिया जाये तो inductor current exponentially बढ़ता है [चित्र 16.29 (b), (c)] inductor को short circuit कर देने पर धारा का fall चित्र 16.30 में show किया गया है। RL परिपथ का time constant $\frac{L}{R}$ होता है।



(a) RL परिपथ में स्टैप इनपुट देना (t = 0 पर स्विच को क्लोज करके)

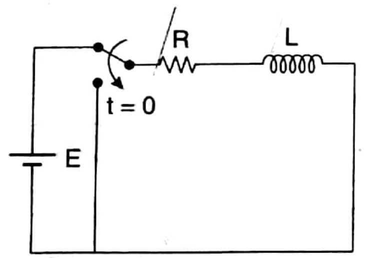


(b) RL परिपथ में धारा

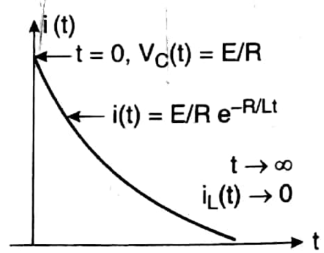


(c) प्रेरक पर उत्पन्न वोल्टता

चित्र 16.29



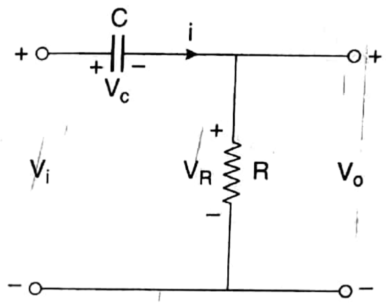
(a) स्विच की पोजीशन को 1 से 2 पर करके RL परिपथ को लघुपथित करना



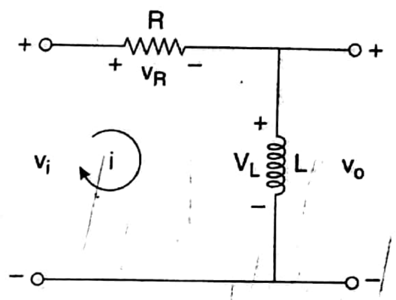
(b) लघुपथित धारा

चित्र 16.30

• **RC differentiating circuit**—Differentiating परिपथ वह होता है जहाँ output input के differential के समानुपाती होता है अर्थात् $v_o \propto \frac{dv_i}{dt}$ चित्र 16.31 (a) में RC differentiator circuit तथा RL differentiating circuit चित्र 16.31 (b) में प्रदर्शित हैं।



चित्र 16.31 (a)—RC differentiator circuit



चित्र 16.31 (b)—RL differentiator circuit

For RC differentiating circuit,

$$RC << T_P$$

For RL differentiating circuit

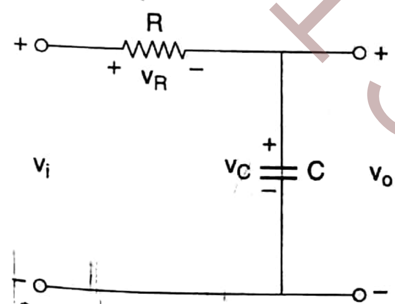
$$\frac{L}{R} << T_P$$

(नोट करें, कि यही सूत्र सही है, page 155 खण्ड 6.9 paragraph 1 में misprint है, इसे सही कर लें।)

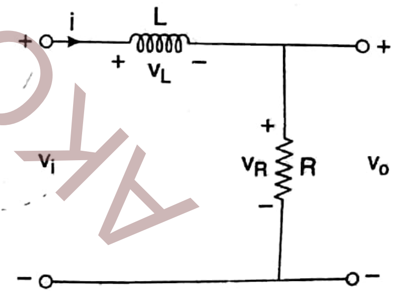
• Integrating circuit वह होता है जिसमें output input के integral के proportional होता है।

$$v_o \propto \int v_i \, dt$$

RC integrating circuit चित्र 16.32 (a) में व RL integrating circuit चित्र 16.32 (b) में प्रदर्शित है।



चित्र 16.32 (a)—RC इंटीग्रेटिंग परिपथ



चित्र 16.32 (b)—RL इंटीग्रेटर

AKC TECHNICAL CLASSES
Scanned with CamScanner

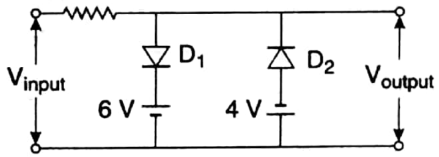
for RC integrator circuit $RC >> T_P$

for RL integrating circuit $\frac{L}{R} >> T_P$

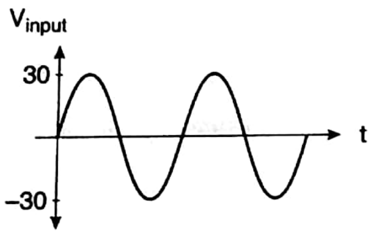
➤ Clippers—

Clippers cut the waveform to desired shape.

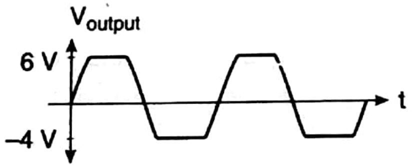
Clippers—क्लिपर्स वह परिपथ होते हैं, जो input waveform के किसी portion को clip या कट कर देते हैं। Biased clippers में dc voltage भी लगी होती है। एक डबल डायोड क्लिपर चित्र 16.33 में प्रदर्शित है। Positive half cycle में D_2 तो सदा ही रिवर्स बायस रहेगा किन्तु जैसे ही input 6 V से ऊपर जायेगी, D_1 on हो जायेगा तथा आउटपुट 6 V पर क्लिप हो जायेगी। Negative half cycle में D_1 तो सदा ही रिवर्स बायस रहेगा, किन्तु इनपुट जैसे ही –4 V से नीचे जायेगी, D_2 on हो जायेगा जिससे output –4 V पर क्लिप हो जायेगी [चित्र 16.33 (b) व (c) देखें]।



(a) Double diode clipper



(b) Input waveform example

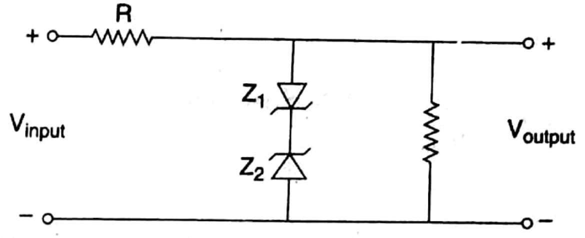


(c) Output wave for above input

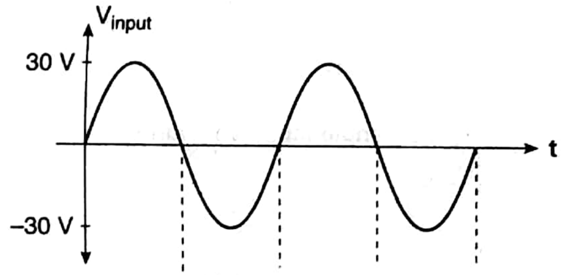
चित्र 16.33

➤ Zener Diode Clipper—

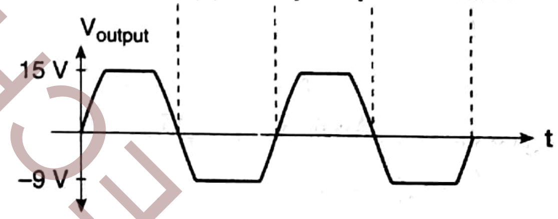
चित्र 16.34 में प्रदर्शित है। Positive half cycle में Z_2 reversed biased रहेगा तथा Z_2 के breakdown होने पर V_{Z_2} पर output clip हो जायेगी। इसी प्रकार negative half cycle में Z_1 reverse bias रहेगा तथा इसके breakdown होने पर output V_{Z_1} पर clip हो जायेगी [चित्र 16.34 (b) व (c) देखें]।



(a) Zener diode double clipper (V_{Z2} = 15 V, V_{Z1} = 9V)



(b) Example input waveform



(c) Corresponding output waveform

चित्र 16.34

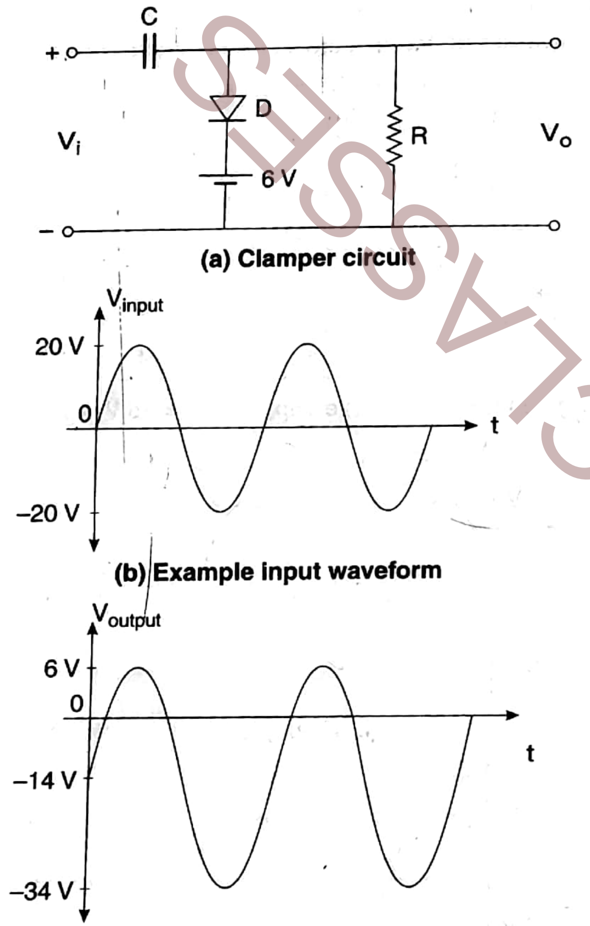
➤ क्लैम्पर्स—

क्लैम्पर्स वह परिपथ होते हैं जो input के dc level को shift कर देते हैं (चित्र 16.35 देखें) input की positive cycle में diode 6 V पर on हो जायेगा। Capacitor 20 – 6 = 14 V पर charge हो जायेगा। अत: अब $v_o = v_i - 14$ प्राप्त होगी। यदि waveform का dc level 14 V नीचे shift हो जायेगा।

Scanned with CamScanner

AKC TECHNICAL CLASSES

अत: यह निगेटिव peak clamper है।



(a) Clamper circuit

(b) Example input waveform

(c) Corresponding output waveform

चित्र 16.35

➢ Transistor as a Switch—

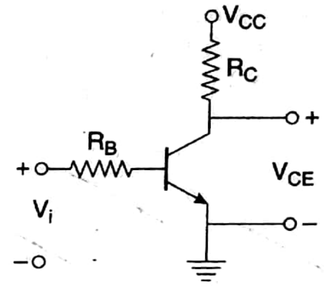
Transistor saturation region में closed switch की भाँति कार्य करता है जबकि cut-off क्षेत्र में off switch की भाँति करता है। Transistor switch को चित्र 16.36 में प्रदर्शित किया गया है। ट्राँजिस्टर के saturate होने के लिये निम्न शर्त का पूरा होना जरुरी है—

$$I_B > \frac{I_C}{\beta}\,(\text{sat})$$

ट्राँजिस्टर के saturate हो जाने पर उसके कलक्टर व एमीटर के मध्य मात्र 0.2 V को voltage difference रह जाता है—

$$V_{CE\,(\text{sat})} = 0.2\text{ V}$$

Transistor को on से off व off से on होने में लगने वाला समय transistor switching time कहलाता है, जो चित्र 16.36 में प्रदर्शित है।



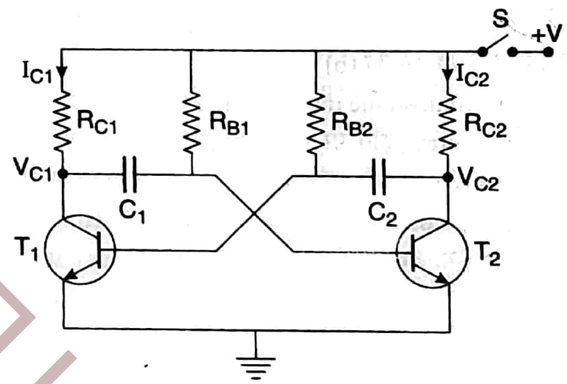
चित्र 16.36—Transistor switch

➢ Multivibrators—

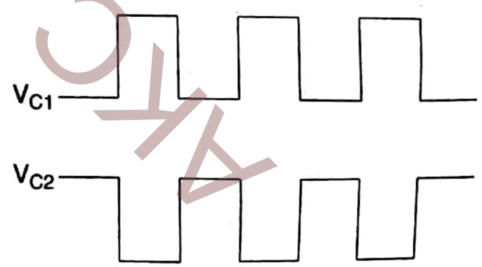
Multivibrators एक प्रकार के electronic circuits होते हैं, जो पल्स या वर्गाकार तरंगे उत्पन्न करते हैं—

→ Monostable multivibrator में केवल एक स्थायी अवस्था होती है, दूसरी अस्थायी।
→ Bistable multivibrator की दोनों अवस्थायें स्थायी होती हैं।
→ Astable multivibrator की दोनों अवस्थायें अस्थायी होती हैं।

- **Astable multivibrator**—मल्टीवाइब्रेटर परिपथ regeneration पर आधारित होते हैं (चित्र 16.37)। दो back-to-back coupled transistors में से T_1 की कलक्टर धारा अधिक होने पर उसका कलक्टर voltage V_{C_1} कम हो जाता है, जिससे दूसरे का base voltage V_{B_2} कम हो जाता है तथा दूसरे की कलक्टर धारा I_{C_2} कम हो जाती है, जिससे उसकी कलक्टर वोल्टेज V_{C_2} बढ़ जाती है, तथा V_{B_1} को बढ़ा देती है, जिससे I_{C_1} और बढ़ जाता है। यह process लगातार repeat होने से T_1 saturation में तथा T_2 cut-off में चला जाता है चित्र 16.37 (c) देखें अर्थात्



चित्र 1637 (a)—Astable multivibrator

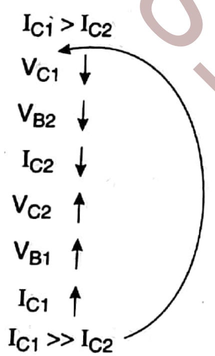


चित्र 16.37 (b)

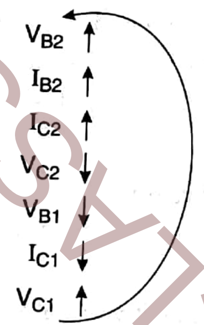
AKC TECHNICAL CLASSES

Scanned with CamScanner

T_1 के saturate होने से V_{C_1} effectively ground हो जाता है तथा धारा को C_1 के through जाने का रास्ता मिल जाता है। अत: C_1 पर चार्ज बढ़ने लगता है, जिससे V_{B_2} बढ़ने लगती है चित्र 16.37 (c) देखें अर्थात्



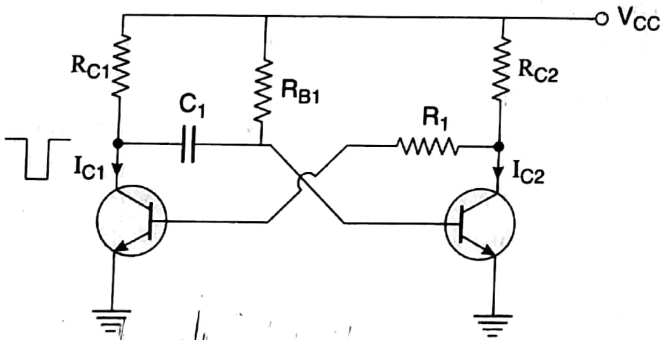
चित्र 16.37 (c)



चित्र 16.37 (d)

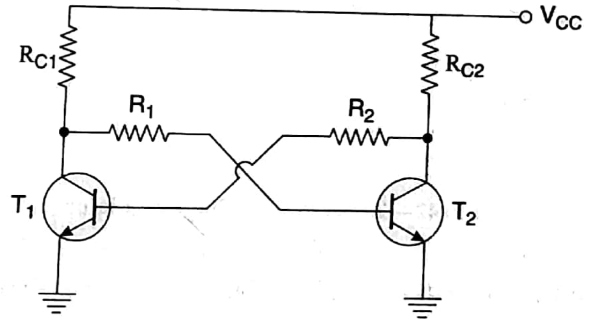
इस regenerative प्रक्रिया से अब T_2 saturate व T_1 cut-off हो जाता है। अत: अब T_2 का कलक्टर ground हो जाता है व धारा C_2 के माध्यम से T_2 की ओर जाने लगती है। यह प्रक्रिया लगातार repeat होने से T_1 तथा T_2 के collector पर square wave प्राप्त होती है [चित्र 16.37 (b)]।

- Monostable multivibrator चित्र 16.38 में प्रदर्शित है। इसमें C_2 को हटा देने से T_2 के saturate होने पर वह saturate ही रहेगा तथा T_1 cut-off ही रहेगा (stable state of the circuit)। यदि T_1 के कलक्टर पर निगेटिव पल्स apply करने T_1 को saturation व T_2 को cut-off कर दिया जाये (quasi-stable state of the circuit) तो C_1 की charging के कारण कुछ समय बाद पुन: T_2 saturation में व T_1 cut-off में आ जायेगा।



चित्र 16.38—Monostable multivibrator

- Bistable multivibrator चित्र 16.39 में प्रदर्शित है। C_1 व C_2 दोनों के remove कर दिये जाने से दोनों अवस्थायें stable हो गयी हैं। State charge करने हेतु पल्स देना आवश्यक है जिसके लिये इसमें triggering circuit लगाने होंगे।



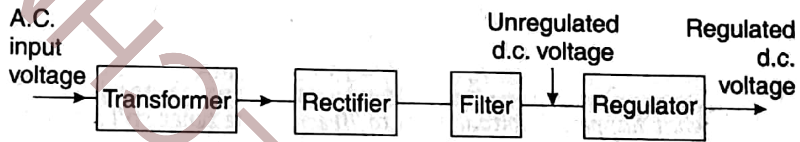
चित्र 16.39—Bistable multivibrator

- **रैगुलेटेड पावर सप्लाई**—रैगुलेटड पावर सप्लाई वह होती है जिसकी टर्मिनल वोल्टेज input voltage में या load resistance में variations होने पर भी नियत रहती है।

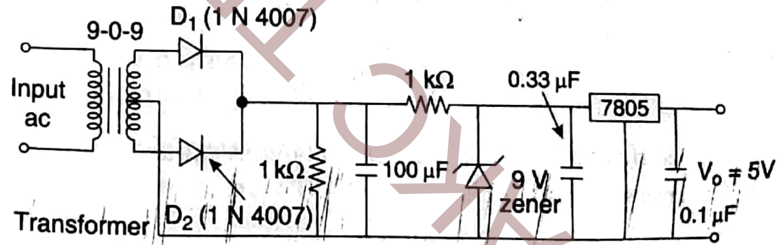
$$\text{Load Regulation} = \frac{V_{NL} - V_{FL}}{V_{FL}} \times 100\%$$

(नोट करें की यही सूत्र सही है, page 275 पर दिये गये सूत्र में denominator में V_{NL} नही V_{FL} आयेगा, उसे सही कर लें।)

चित्र 16.40 में रैगुलेटेड पावर सप्लाई का ब्लॉक डायग्राम प्रदर्शित है जबकि 16.41 में उसका बेसिक परिपथ प्रदर्शित है।



चित्र 16.40—Block diagram of a regulated power supply

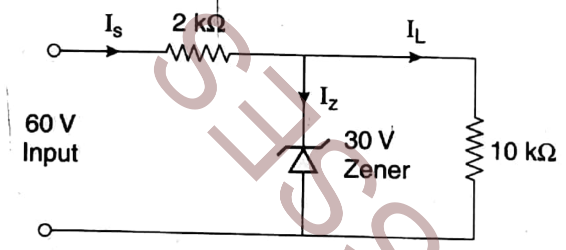


चित्र 16.41—Basic circuit for a 5 V regulated power supply

AKC TECHNICAL CLASSES

Scanned with CamScanner

➤ Zener Diode Voltage Regulator—
(an example)



चित्र 16.42—Zener diode voltage regulator

Lets take an example and understand how the zener diode works. First check whether the zener diode is in breakdown region or not. For this find the open circuit voltage on the zener.

$$V_{oc(z)} = \frac{10}{10+2} \times 60$$
$$= 50\text{ V}$$

Certainly

$50\text{ V} > 30\text{ V}$ *so, the zener is in breakdown and* $V_o = 30$ V.

Hence,
$$I_L = \frac{V_o}{R_L} = \frac{30}{10} = 3\text{ mA}$$
$$I_S = \frac{V_o - V_z}{R_S} = \frac{60-30}{2\text{ k}\Omega} = 15\text{ mA}$$
$$I_Z = I_S - I_L = 15 - 3 = 12\text{ mA.}$$

Now what happen if voltage rises to 70 volt. The zener still remains in breakdown and V_o *will still remain 30 V. Hence,* I_L *will still remain 3 mA. But now the input will supply more current, through the series resistance and hence.* I_s *will increase.*

$$I_S = \frac{70-30}{2} = 20\text{ mA}$$

Where will this extra current go? Naturally, zener will drink this current and zener current will increase. Now

$$I_Z = 20 - 3 = 17\text{ mA}$$

Try to understand this concept on the graph shown in fig. 16.43.

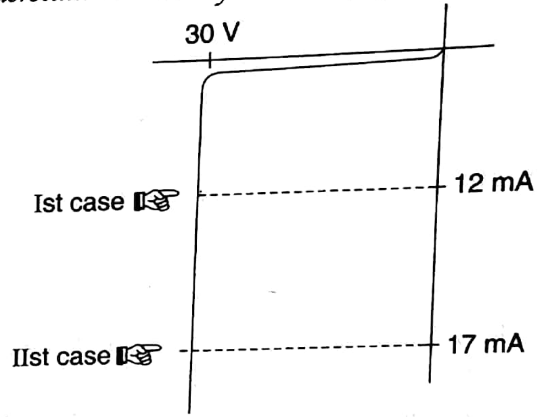


Fig 16.43—The zener current increases but the zener voltage remains constant.

Now complete the following table.

V_{input}	V_{output}	I_L	I_S	I_Z
60	30 V	3 mA	15 mA	12 mA
70	30V	3 mA	20 mA	17 mA
80				
90				
100				

Answer the following Question (Related to figurer 16.42).

Q. 1 ***What is the critical value of input voltage where the zener enters into the breakdown region?***

Q. 2 ***Find the value of*** V_o, I_L, I_S ***and*** I_Z ***for an input value below this critical voltage.***

Q. 3 ***Draw a graph between input and output voltage for input voltage of 0 to 100 V.***

Q. 4 ***Now suppose the input is fixed at 60 V and the load resistance in decrease from 10 kΩ to 8 kΩ. Find the value of*** V_o, I_L, I_S ***and*** I_L.

AKC TECHNICAL CLASSES

Scanned with CamScanner

Q. 5 Now complete the table shown below

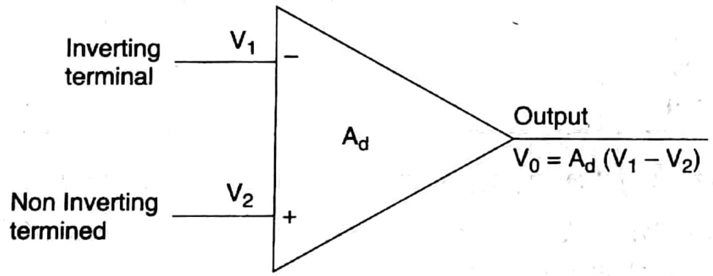
V_i	R_L	V_o	I_L	I_S	I_Z
60	10 kΩ	30 V	3 mA	15 mA	12 mA
60	8 kΩ	30 V	3·75 mA	15 mA	11·25 mA
60	6 kΩ				
60	4 kΩ				
60	2 kΩ				

Q. 6 Find the critical value of R_L for V_i = 60 where the zener will enter breakdown region. Find the value of V_o, I_L, I_S and I_Z for a value of R_L below this critical value. Plot an R_L vs V_o curve for R_L = 0 to 10 kΩ.

➢ Operational Amplifier—

Operational amplifier or OP-amp is a high gain differential amplifier usable from 0 to over 1 MHz.

It has two input terminals (Fig. 16.44) called inverting and inverting terminals. The output is proportional to difference of the two inputs:



चित्र 16.44—OP-amp symbol

$$V_0 \propto V_1 - V_2$$

or $$\boxed{V_0 = A_d(V_1 - V_2)}$$

Now $$A_d = \frac{V_0}{V_1 - V_2}$$

For ideal OP-amp,

$$A_d \to \infty, \quad \text{So } V_1 - V_2 \to 0$$

or $$\boxed{V_1 = V_2}$$

Means, there is a virtual short circuit between two input terminals in case of Ideal OP-amp.

The characteristics of Ideal OP-amp are :

(i) Differential gain $A_d = \infty$

(ii) Input Impedance $Z_i = \infty$

(iii) Output Impedance $Z_0 = 0$

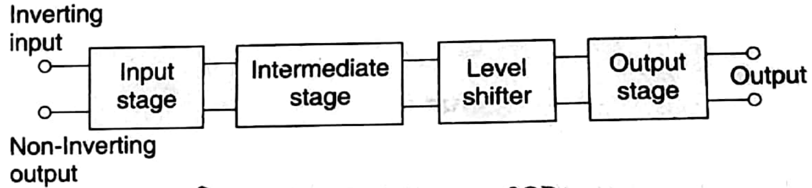
(iv) Bandwidth $BW = \infty$

(v) Common mode Rejection Ratio CMRR = ∞

(vi) Slew rate $SR = \infty$ and Perfect Balance

The above characteristics are supposed not to drift with temperature.

The block diagram of OP-amp is shown in fig. 16.45.



चित्र 16.45—Block diagram of OP-amp.

Some important terminology related to Op-amp:

***(i) Input offset voltage** : It is the voltage that must be applied between the two input terminals of an OP-amp to null the output. It is denoted by V_{ID}.*

***(ii) Input offset current** : It is the algebraic difference between the current into the non-inverting and inverting terminals i.e.,*

$$\boxed{i_{io} = |i_{B1} - i_{B2}|}$$

***(iii) Input Bias current** : Input Bias current is the average of the current that flows into the non-inverting terminals and inverting terminals of the OP-amp.*

$$\boxed{i_B = \frac{i_{B1} + i_{B2}}{2}}$$

***(iv) CMRR** : CMRR or common mode rejection ratio is the ratio of differential mode gain A_d and common mode gain A_c*

$$\boxed{CMRR = \frac{A_d}{A_c}}$$

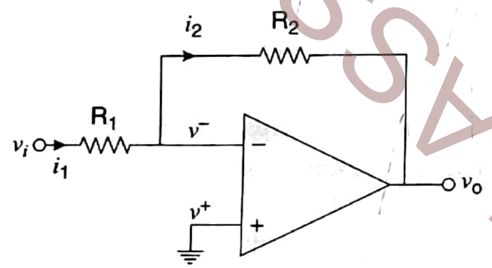
Scanned with CamScanner

AK TECHNICAL CLASSES

(v) Slew rate : *It is the maximum rate of change of output voltage per unit time*

$$SR = \left.\frac{\Delta V_o}{\Delta t}\right|_{maximum} \quad \text{(in V/}\mu\text{s)}$$

Ans. *OP-amp as Inverting amplifier : Ref fig 16.46*



चित्र 16.46

$$v^+ = 0$$

Since there is a vertical short circuit between NI and I terminals of OP-amp, so

$$v^- = 0$$

Now $i_1 = \frac{v_i - v^-}{R_1} = \frac{v_i - 0}{R_1} = \frac{v_i}{R_1}$

Similarly $i_2 = \frac{v^- - v_0}{R_2} = \frac{0 - v_0}{R_2} = \frac{-v_0}{R_2}$

Since the Ideal OP-amp has zeri input impedance, No current enters the Op-amp, Hence

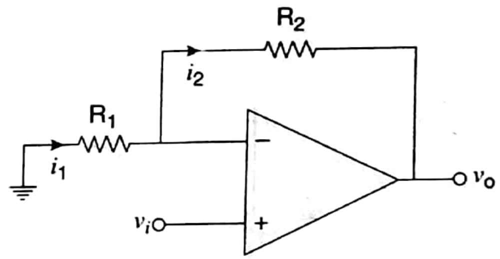
$$i_1 = i_2$$

$$\frac{v_i}{R_1} = -\frac{v_o}{R_2}$$

so $\boxed{v_o = \frac{-R_2}{R_1} v_i}$

The negative sign indicates that the input gets inverted. So the circuit works as an inverting amplifier.

Op-amp as Non Inverting amplifier
(Ref fig. 16.47)



चित्र 16.47 Non inverting amplifier

Since $v^+ = v_i$

So $v^- = v_i$

$$i_1 = \frac{0 - v_i}{R_1}$$

$$i_2 = \frac{v_i - v_0}{R_2}$$

Putting $i_1 = i_2$

$$\frac{v_i}{R_1} = \frac{v_i - v_o}{R_2}$$

or $\boxed{v_0 = \left(1 + \frac{R_2}{R_1}\right) v_i}$

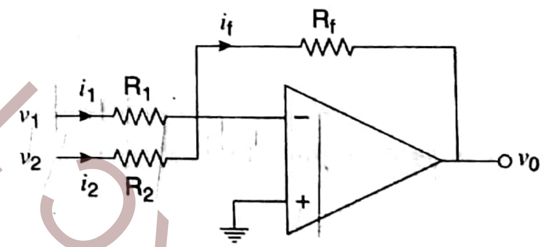
OP-amp as adder
Ref fig. 16.48

$$i_1 = \frac{v_1 - 0}{R_1}$$

$$i_2 = \frac{v_2 - 0}{R_2}$$

$$i_F = \frac{0 - v_0}{R_F}$$

$$i_F = i_1 + i_2$$



चित्र 16.48 Adder or Summer

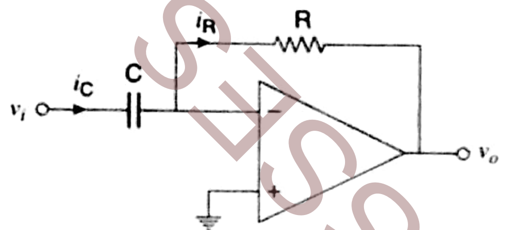
So $-\frac{v_0}{R_F} = \frac{v_1}{R_1} + \frac{v_2}{R_2}$

So $\boxed{v_0 = -R_F\left(\frac{v_1}{R_1} + \frac{v_2}{R_2}\right)}$

AKC TECHNICAL CLASSES

Scanned with CamScanner

OP-amp as Differentiator
Ref fig. 16.49 (d)



चित्र 16.49 (d) Differentiator

Charge across capacitor

$$Q = C(v_i - 0) = Cv_i$$

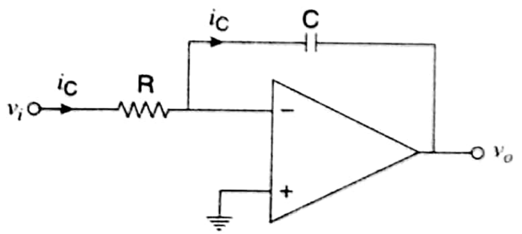
$$i_C = \frac{dQ}{dt} = \frac{d}{dt}(Cv_i) = C\frac{dv_i}{dt}$$

$$i_R = \frac{0 - v_0}{R} = \frac{v_0}{R}$$

Putting $i_R = i_C$

$$\boxed{v_0 = -RC\frac{dv_i}{dt}}$$

OP-amp as a Integrator
Ref. Fig. 16.50



चित्र 16.50 Integrator

Change across capacitor

$$Q = C(0 - v_0) = -Cv_0$$

$$i_c = \frac{dQ}{dt} = -C\frac{dv_0}{dt}$$

$$i_R = \frac{v_i - 0}{R} = \frac{v_i}{R}$$

Putting $i_C = i_R$

$$-C\frac{dv_0}{dt} = \frac{v_0}{R} \quad \text{or} \quad \frac{dv_0}{dt} = -\frac{1}{RC}v_i$$

or $$v_o = -\frac{1}{RC}\int v_i dt$$

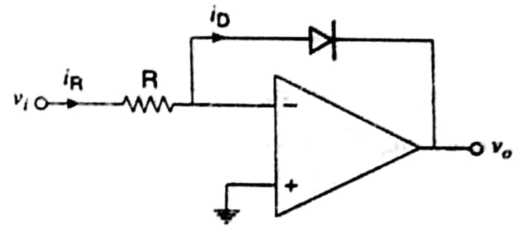
OP-amp as log amplifier
Ref fig. 16.51

$$i_R = \frac{v_i - 0}{R} = \frac{v_i}{R}$$

$$i_D = i_o e^{k(0 - v_0)} = i_o e^{-kv_0}$$

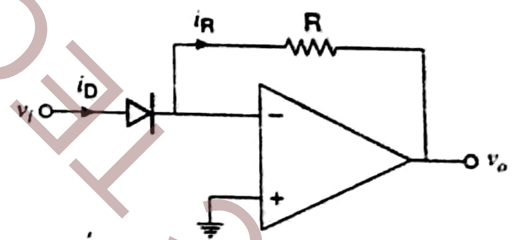
Putting $i_R = i_D; \quad \frac{v_i}{R} = i_o e^{-kv_0}$

or $$\boxed{v_0 = -\frac{1}{k}\ln\left(\frac{v_i}{i_0 R}\right)}$$



चित्र 16.51 log amplifier.

OP-amp as antilog-amplifier
Ref fig. 16.52



चित्र 16.52 Antilog amplifier

$$i_D = i_o e^{kv_i}$$

$$i_R = \frac{0 - v_0}{R} = -\frac{v_0}{R}$$

Putting $i_R = i_D$

AKC TECHNICAL CLASSES
Scanned with CamScanner

$$-\frac{v_0}{R} = i_o e^{Kv_i}$$

or $$v_0 = -Ri_o e^{Kv_i}$$

or $$\boxed{v_0 \propto \text{Antilog } v_i}$$

➤ **Scales of Integration—**

डिजिटल IC लॉजिक गेटों की संख्या के आधार पर IC को निम्न श्रेणियों में विभाजित किया जा सकता है—

(i) निम्न स्केल इंटीग्रेशन (Small scale integration or SSI)—इस वर्ग के IC में 10 से कम लॉजिक गेट होते हैं।

(ii) माध्यमिक स्केल इंटीग्रेशन (Medium scale integration or MSI)—इस वर्ग के I.C. में 10 से 100 तक लॉजिक गेट होते हैं।

(iii) उच्च स्केल इंट्रीगेशन (Large scale integration or LSI)—इस वर्ग के IC में 100 से 10,000 लॉजिक गेट होते हैं।

(iv) बहुत उच्च स्केल इंटीग्रेशन (Very large scale integration or VLSI)—इस वर्ग के IC में 10,000 से भी अधिक लॉजिक गेट होते हैं।

IC fabrication using planar technology (look at fig. 11.4 to 11.15)

प्लैनर ट्रांजिस्टर फैब्रिकेशन हेतु (या IC में कोई भी इलेक्ट्रॉनिक परिपथ फैब्रिकेशन हेतु) विभिन्न प्रक्रियाओं को संक्षेप में निम्न प्रकार से वर्णित किया जा सकता है—

(i) एक *P*–टाइप substrate लिया जाता है।

(ii) उस पर *n*-type epitaxial परत जमाई जाती है।

(iii) इस पर SiO_2 की परत ज़माई जाती है।

(iv) Photolithographic etching की प्रक्रिया द्वारा SiO_2 की परत में windows खोली जाती है।

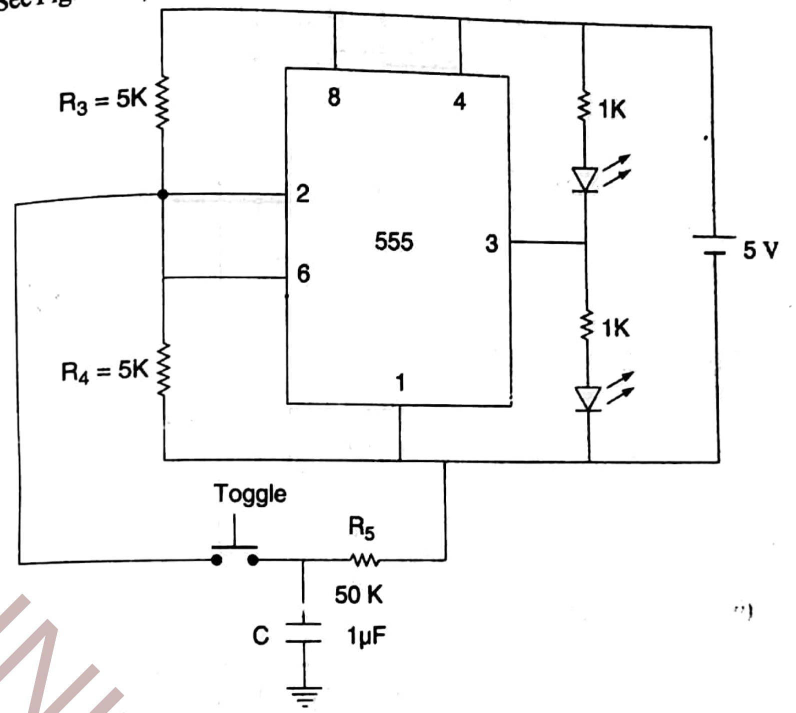
(v) इन window में *p*-type डोपिंग करके अशुद्धियों को epitaxial परत से विसरण कराकर सब्स्ट्रेट तक पहुँचाया जाता है, जिससे विभिन्न isolation island बन जाते हैं।

(vi) अब फिर से सम्पूर्ण wafer पर SiO_2 की परत जमायी जाती है। फिर बेस विसरण हेतु खिड़कियाँ खोलकर *p*-type डोपिंग की जाती है।

(vii) फिर से सम्पूर्ण wafer पर SiO_2 जमाते हैं। एमीटर विसरण हेतु खिड़कियाँ खोलकर *n*-type डोपिंग की जाती है।

(viii) अब सम्पूर्ण परत पर SiO_2 जमाया जाता है। विभिन्न टर्मिनलों से कनैक्शन हेतु एल्यूमिनियम परत जमाई जाती है। जहाँ से इस परत को हटाना होता है, वहाँ etching द्वारा हटा दी जाती है।

555 as bistable multivibrator. The most common 555 applications are that of a Astable and Monostable Multivibrator but it can also be used as a Bistable Multivibrator. Let us see how. The concept used here is that of a Schmitt trigger. (See Fig. 16.53)



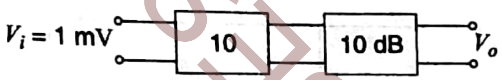
चित्र 16.53 555 as Bistable Multivibrator

Let us see how it works. Since R_3 and R_4 creates a voltage that is in the middle of the dead zone (hysteresis zone) of the Schmitt Trigger the output of the 555 will remain stable. It will hold the last state it was set in. The capacitor *C*1 is at the same voltage as the output of the timer. When the toggle button is pushed the capacitor will put the same voltage on the input, causing the 555 (an inverter), to flip states. The capacitor will quickly charge or discharge to the voltage level that the network of R_3, R_4, R_5 now presents. Since R_5 is ten times larger than R_3 and R_4 this voltage will still be in the dead zone of the Schmitt Trigger and the output of the 555 is stable in its new state. When the toggle button is released the capacitor will again charge or discharge to its new voltage Hence we see that the capacitor is being used as a memory to compliment the 555.

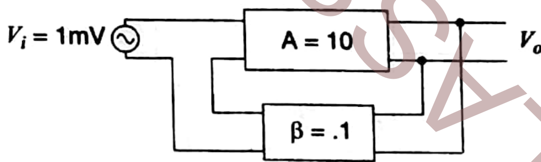
Scanned with CamScanner

QUESTIONNAIRE

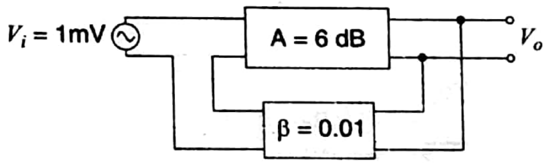
(i) Find the Output Voltage V_o



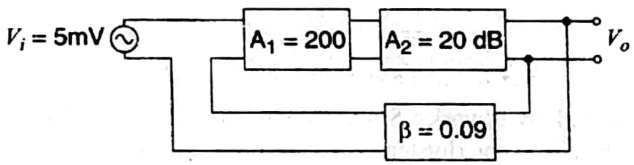
(ii) Find the Output Voltage V_o



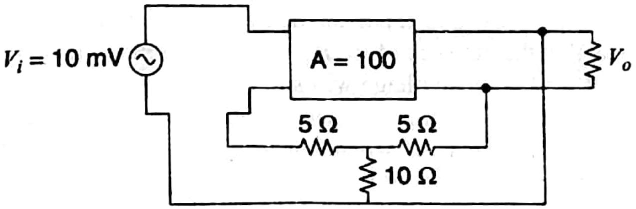
(iii) Find the Output Voltage V_o



(iv) Find the Output Voltage V_o

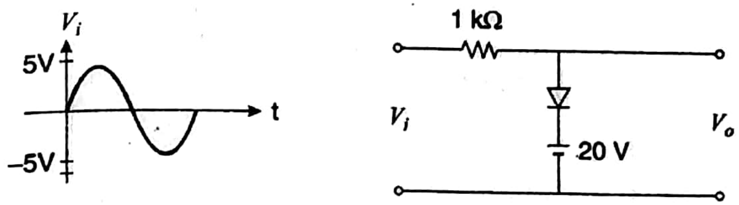


(v) Find the Output Voltage V_o

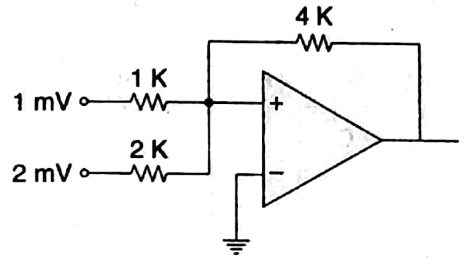


(vi) If f_u and f_L and 1MHz and 1kHz of an Amplifier with $A = 100, \beta = 0.9$, find the Bandwidth of the amplifier with and without feedback.

(vii) Find the output waveform of the circuit shown with the input given.



(viii) Find the output voltage V_o



(ix) The lower and upper cut-off frequencies of an amplifier are 5 KHz and 100 KHz respectively. Find the Bandwidth of this amplifier. Find the bandwidth of a multistage amplifier by coupling such similar amplifiers if
(a) two such stages are cascaded.
(b) three such stages are cascaded.

[Hint: see page 423]

(x) The input impedence and output impedence of an amplifier without feedback are 10 kΩ and 1 kΩ respectively. The gain of the Amplifier is 100. If a negative feedback of feedback fraction 0.09 is applied to the amplifier input, find the value of gain, input impedence and output impedence, if the feedback is:

(a) voltage series (b) voltage shunt

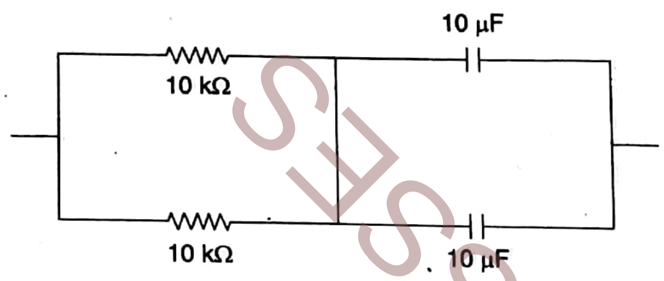
(xi) If the resonance frequency of tuned circuit is 100 KHz, Bandwidth is 2 KHz, find its Quality factor.

(xii) If the bias currents at the input of an operational amplifier are 2 nA and 6 nA respectively, find the value of input offset and input bias currents.

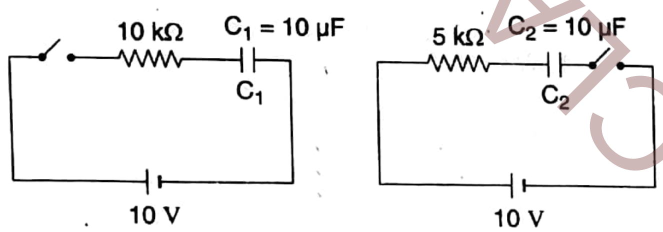
AKC TECHNICAL CLASSES

Scanned with CamScanner

(xiii) Calculate the time constant of the following RC circuit—



(xiv) Which of the following two capacitors C_1 and C_2 will charge faster?



(xv) If the voltage at No load is 100 V and changes to 95 volt at full load, find the percent regulation.

Problem:

- Explain the working of op-amp Differentiator and Integrator using Laplace Transformation model.

Hint:
- In Laplace Transformation model, capacitor is represented as $\frac{1}{sC}$, Inductor as sL and Resistor as R.
- Op-amp Differentiator

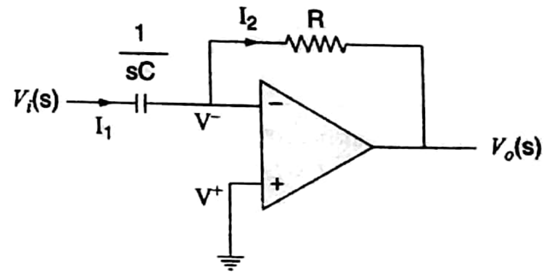
$$v^+ = 0$$

Due to virtual short circuit,

$$v^- = v^+ = 0$$

$$I_1 = \frac{V_1(s) - 0}{\frac{1}{sC}} = sC\,V_i(s)$$

$$I_2 = \frac{0 - V_0(s)}{R} = -\frac{V_0(s)}{R}$$



Due to infinite input Impedence of Ideal op-amp,

$$I_1 = I_2$$

$$sC\,Vi(s) = -\frac{V_0(s)}{R}$$

$\Rightarrow$ $$V_0(s) = -sCR\,V_i(s)$$

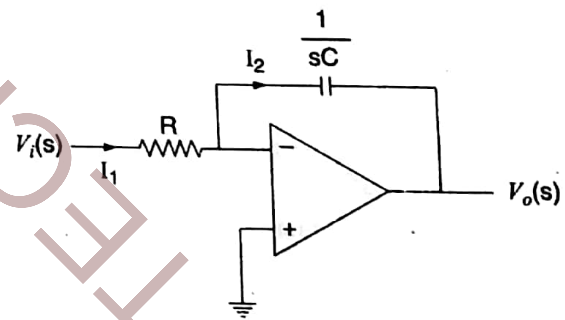
Taking Inverse Laplace Transformation

$$v_o(t) = -RC\frac{dv_i(t)}{dt}$$

or $$v_o(t) \propto \frac{dv_i}{dt}$$

Hence the circuit works as differentiator.

Op-amp Integrator:



$$V^+ = 0$$

Due to virtual short circuit of two input terminals,

$$V^- = V^+ = 0$$

Now $$I_1 = \frac{V_i(s) - 0}{R} = \frac{V_i(s)}{R}$$

AKC TECHNICAL CLASSES

Scanned with CamScanner

$$I_2 = \frac{0 - V_o(s)}{\frac{1}{sC}} = -sC\,V_o(s)$$

Due to infinite input impedence of ideal op-amp,

$$I_1 = I_2$$

$$\frac{V_i(s)}{R} = -sC\,V_o(s)$$

or

$$V_o(s) = -\frac{1}{sCR} V_i(s)$$

Taking Inverse Laplace transformation

$$v_o(t) = \frac{-1}{RC}\int v_i(t)\,dt$$

or

$$v_o(t) \propto \int v_i(t)\,dt$$

Hence, the circuit behaves as an Integrator.

□□□

बोर्ड परीक्षाओं में पूछे जाने वाले महत्त्वपूर्ण प्रश्न

1. (a) मल्टी स्टेज प्रवर्धक क्या होते हैं? इनकी क्या आवश्यकता होती है?
   (b) Coupling से आप क्या समझते हैं? विभिन्न coupling schemes की जानकारी दीजिये।
   (c) RC coupled प्रवर्धक का परिपथ बनाइये। इसकी कार्यप्रणाली व आवृत्ति अनुक्रिया को सचित्र समझाइये)
   (d) Transformer coupling के परिपथ कार्यप्रणाली व आवृत्ति अनुक्रिया का सचित्र वर्णन समझाइये।
   (e) Direct coupling के परिपथ, कार्यप्रणाली व आवृत्ति अनुक्रिया को सचित्र समझाइये। इसकी क्या परिसीमायें हैं?
   (f) Two stage RC coupled amplifier के voltage gain की गणना कीजिये।
   (g) Bandwidth से क्या अभिप्राय है? Upper व lower cut-off frequency क्या होती हैं? इनको 3 dB frequencies तथा half power frequencies क्यों कहा जाता है? Direct coupling में lower cut-off आवृत्ति कितनी होती है?
   (h) Differential amplifier को सचित्र समझाइये। CMRR को परिभाषित कीजिये। एक differential amplifier के लिये इसका मान अधिक होना चहिये या कम? तर्क सहित उत्तर दीजिये।
2. (a) Voltage amplifiers तथा power amplifiers में अंतर स्पष्ट कीजिये।
   (b) Power amplifiers में impedance matching के सिद्धान्त को समझाइये।
   (c) Power amplifier की दक्षता की गणना हेतु सूत्र लिखिये।
   (d) Single ended class A power amplifier का circuit बनाइये व कार्यविधि समझाइये। इसकी दक्षता कितनी होती है?
   (e) आउटपुट पॉवर की गणना हेतु ग्राफिकल विधि की व्याख्या कीजिये।
   (f) Heat dissipation curve से आप क्या समझते हैं? Power amplifiers में हीट सिंक की महत्ता पर प्रकाश डालिये।
   (g) Class A, Class B, Class AB, व Class C power amplifiers में अंतर स्पष्ट कीजिये। इनकी दक्षता कितनी होती है? Class D प्रवर्धक क्या होते हैं?
   (h) Push pull amplifier को सपरिपथ समझाइये। एकल प्रवर्धक की तुलना में इसके लाभ बताइये।

AKG TECHNICAL CLASSES

Scanned with CamScanner

(i) Cross over distortion से आप क्या समझते हैं? यह Class B प्रचालन में ही क्यों होता है? इसको समाप्त करने की विधि बताइये।

(j) Push pull amplifiers हेतु विभिन्न driver stages की व्याख्या कीजिये।

(k) Complementary symmetry push pull परिपथ की व्याख्या कीजिये। इसके क्या लाभ हैं? इसको transformers (ट्रांसफॉरमर विहीन) पुश पुल परिपथ भी कहा जाता है, क्यों?

(l) प्रवर्धक में बूट-स्ट्रैप तकनीक का वर्णन कीजिये।

(m) ट्रांसफॉरमर विहीन (transformer less) ऑडियो पॉवर प्रवर्धकों को परिपथ सहित समझाइये व इनके अनुप्रयोग लिखिये।

(n) Power amplifiers के विभिन्न प्रकारों के IC को block diagram, pin configuration व कार्यप्रणाली सहित समझाइये।

3. (a) Feedback से आप क्या समझते हैं? इसके प्रकारों की व्याख्या कीजिये।

(b) निम्न को समझाइये—

(i) Positive and negative feedback.

(ii) Voltage-series, voltage shunt, current series and current shunt type feedback.

(c) Feedback लगाने से प्रवर्धक की गेन पर क्या प्रभाव पड़ता है? Negative व positive feedback युक्त प्रवर्धकों की gain के सूत्र लिखिये।

(d) Negative feedback का प्रवर्धक के निम्न parameters पर प्रभाव समझाइये—

(i) Gain (ii) Stability of gain

(iii) Distortion (iv) Bandwidth

(v) Input and output impedance.

(e) निम्नलिखित फीडबैक परिपथों को बनाइये व बताइये कि इनमें किस प्रकार का फीडबैक प्रभावी होता है? इनकी voltage gain व input impedance के सूत्र भी लिखिये।

(i) RC coupled amplifier with by-pass capacitor remove.

(ii) Emitter follower circuit.

उक्त परिपथों के विभिन्न अनुप्रयोगों को भी लिखिये।

4. (a) आवृत्ति के आधार पर प्रवर्धकों का वर्गीकरण कीजिये।

(b) Series व parallel tuned परिपथों की व्याख्या कीजिये।

(c) Tuned परिपथ क्या होते हैं? यह कहाँ use होते हैं? इनको Narrow band क्यों कहा जाता है? यह सामान्य प्रवर्धकों से किस प्रकार भिन्न होते है?

(d) Series tuned amplifier व double tuned amplifier के परिपथ बनाइये व उनके कार्यकारी सिद्धान्त, आवृत्ति अनुक्रिया तथा अनुप्रयोग समझाइये।

(e) Staggered tuned amplifier क्या होता है? इसका परिपथ आरेख, आवृत्ति अनुक्रिया तथा अनुप्रयोग समझाइये।

(f) Neutralization के सिद्धान्त पर टिप्पणी लिखिये।

(g) प्रत्येक प्रकार के ट्यून्ड प्रवर्धक का कोई एक प्रचालित IC block diagram, Pin configuration तथा working सहित समझाइये।

5. (a) Oscillators क्या होते हैं? इनमें किस प्रकार का feedback प्रयुक्त होता है? इनके अनुप्रयोग (applications) लिखिये।

(b) Oscillations (दोलन) को उत्पन्न करने हेतु positive feedback/negative resistance के प्रयोग का सिद्धान्त समझाइये।

(c) Oscillations को उत्पन्न करने हेतु बर्कहॉसन की शर्तों (Barkhausen's criteria for oscillation) का उल्लेख कीजिये।

(d) निम्नलिखित oscillators को उनके परिपथ, कार्यकारी सिद्धान्त, आवृत्ति रेन्ज, लाभ व आवृत्ति सूत्र सहित समझाइये—

(i) Tuned collector oscillator

(ii) Hartley collector oscillator

(iii) Colpitt's collector oscillator

(iv) Phase shift oscillator

(v) Wein's bridge oscillator

(vi) Crystal bridge oscillator.

(e) Oscillators के विभिन्न प्रकारों हेतु प्रचालित ICs की व्याख्या block diagram, pin configuration तथा कार्यप्रणाली सहित कीजिये।

6. (a) विभिन्न प्रकार की waveshapes को चित्र सहित समझाइये। Waveshaping से आप क्या समझते हैं?

(b) RC व RL परिपथों में transients (क्षणिकायें) उत्पन्न होने की प्रक्रिया को समझाइये।

(c) RC परिपथ में capacitor की charging व discharging के समीकरण लिखिये। इसमें time constant के महत्व को समझाइये। एक 21 μf, 10 kΩ वाले RC परिपथ के time constant की गणना कीजिये।

(d) एक series RL परिपथ में inductor में flow होने वाली धारा का सूत्र लिखिये तथा इसमें time constant का महत्व समझाइये। 33 mH तथा 20 kΩ RL series परिपथ के time constant की गणना कीजिये।

(e) RL व RC differentiating परिपथ बनाकर समझाइये। Proper working हेतु इन परिपथों में R, L व C के मान संबंधित शर्तें बताइये। इनके अनुप्रयोग लिखिये। Square तथा rectangular inputs हेतु इनके outputs की तरंगों की सचित्र व्याख्या कीजिये।

KC TECHNICAL CLASSES

Scanned with CamScanner

(f) Clippers क्या होते हैं? Series व shunt biased clippers की इनपुट व आउटपुट तरंगाकार सहित व्याख्या कीजिये।

(g) निम्न की व्याख्या परिपथ तथा इनपुट व आउटपुट तरंगाकार सहित कीजिये—
  (i) Double diode clipper
  (ii) Zener diode double clipper
  (iii) Transistor clipper.

(h) Clampers से आप क्या समझते हैं? किसी तरंग की negative peak व positive peak को clamp करने हेतु परिपथ बनाइये व तरंगाकार की सहायता से समझाइये। किसी विशेष level पर तरंग को clamp करने हेतु biased clampers बनाइये। Sine, square तथा Triangular inputs देने पर विभिन्न clampers से प्राप्त आउटपुट तरंगें बनाइये।

7. (a) ट्रांजिस्टर स्विच का सचित्र वर्णन कीजिये। इसको CE transistor के आउटपुट अभिलक्षणों पर समझाइये।

(b) एक ट्रांजिस्टर के स्विच के रूप में work करने हेतु शर्तें बताइये। किसी प्रैक्टिकल ट्रांजिस्टर स्विच हेतु घटकों के मान (कलक्टर प्रतिरोध R_C तथा बेस प्रतिरोध R_B) की गणना की विधि समझाइये।

(c) ट्रांजिस्टर स्विचिंग टाइम से आप क्या समझते हैं? स्पीड अप कैपेसिटर क्या होता है?

(d) Multivibrators से आप क्या समझते हैं? Collector coupled bistable, monostable तथा astable multivibrators की परिपथ सहित व्याख्या कीजिये। इन सभी के अनुप्रयोग भी लिखिये।

(e) Multivibrators के अनुप्रयोग लिखिये।

(f) Multivibrators की ट्रिगरिंग से आप क्या समझते हैं? यह कितने प्रकार की होती है? सचित्र समझाइये। Triggering हेतु positive pulse के बजाय negative pulse को क्यों प्राथमिकता दी जाती है।

(g) Schmitt trigger क्या होता है? इसका परिपथ बनाकर इसकी कार्यप्रणाली समझाइये। UTP तथा LTP क्या होते हैं? Hysteresis voltage क्या होती हैं? Schmit trigger के आउटपुट पर किस प्रकार की waveform प्राप्त होती है? Schmitt trigger के अनुप्रयोग लिखिये।

(h) Transistorized voltage controlled oscillator के सिद्धान्त को परिपथ सहित समझाइये।

(i) प्रत्येक multivibrator circuit हेतु प्रयुक्त IC को block diagram, pin configuration तथा कार्य-प्रणाली सहित समझाइये।

8. (a) ऑपरेशनल प्रवर्धक क्या होता है? इसका ब्लॉक डायग्राम बनाकर समझाइये।

(b) आदर्श ऑपरेशनल प्रवर्धक (ideal op-amp) की specifications लिखिये।

(c) निम्न को परिभाषित कीजिये—
  (i) Inverting and non-inverting input.
  (ii) Differential voltage gain.
  (iii) Input and output offset voltage.
  (iv) Input offset current.
  (v) Input bias current.
  (vi) Common mode rejection ratio (CMRR)
  (vii) Power supply rejection ratio (PSRR)
  (viii) Slew rate.

(d) Explain the method of offset null adjustments.

(e) Explain the use of op-amp as—
  (i) Inverter (ii) Scale charges
  (iii) Adder (iv) Subtracter
  (v) Differential amplifier (vi) Buffer amplifier
  (vii) Differentiator (viii) Integrator
  (ix) Comparator (x) Schmitt trigger
  (xi) Square wave generator (xii) Triangular wave generator
  (xiii) Log and antilog amplifier (xiv) PLL and its applications
  (xv) IC power amplifier.

(f) What is phase loaded loop? Where it is used.

(g) Op-amp के निम्न अनुप्रयोगों को समझाइये—
  (i) Inverting-non inverting VCVS.
  (ii) Integrator
  (iii) Differentiator (iv) CCVS
  (v) VCCS (vi) CCCS
  (vii) Instrumentation amplifier
  (viii) Active low pass, high pass and notch filters.
  (ix) Oscillators (x) Log antilog modules
  (xi) Precision rectifier. (xii) Peak detector
  (xiii) Sample and hold circuit
  (xiv) IC analog multiplier and its applications
  (xv) Analog multiplexer and demultiplexer
  (xvi) Unity gain amplifier

9. Explain the block diagram of timer IC SSS and its working? Explain how it is used as monostable and astable multivibrator and waveforms generator.

10. (a) What is regulated power supply? What do you mean by regulation?

(b) Explain the basic voltage regulator circuit using zener diode.

Scanned with CamScanner

(c) Explain the working of series and shunt voltage regulator circuit?

(d) What are three terminal voltage regulator ICs? Explain with block diagram, Pin configuration and working of positive, negative and variable voltage regulator ICs.

(e) Exlain the 78XX and 79XX series of ICs? Also explain IC 723(f). What do you mean by current limiting and current fold back.

(f) Write a short note on SMPS.

11. (a) What is integration? What are integrated circuits? What are their advantages.

(b) Explain the types of integrated circuits. Monolithic and hybrid.

(c) Explain the following stages of fabrication of ICs—

(i) Substrate preparation (ii) Epitaxial growth
(iii) Oxidation and film deposition
(iv) Diffusion and Ion implantation
(v) Lithography (vi) Etching.

(d) How are BJTS, MOS, transistors and other circuit elements fabricated on a monolithic IC?

(e) Write a short note on VLSI.

(f) Why can't inductors be fabricated on ICs?

❑❑❑

SEMESTER EXAMINATION 2016

इलैक्ट्रॉनिक्स युक्तियाँ एवं परिपथ

(Electronic Devices and Circuits)

[Time : 2:30 Hours] **[Maximum Marks : 50]**

1. किन्हीं **दो भागों** के उत्तर दीजिए: **[2 × 5 = 10]**

(अ) सिंगल स्टेज कामन एमिटर एम्लीफायर के लिए *h*-पैरामीटर के टर्मस में वोल्टेज गेन, धारा गेन, इनपुट तथा आउटपुट इम्पीडेन्स को व्यक्त करें।

(ब) कम्पलीमेन्टरी सेमिटरी पुश-पुल परिपथ का कार्य सिद्धान्त तथा उपयोगिता समझाइए।

(स) RC कपुल्ड मल्टीस्टेज एम्लीफाएर का आरेख खींचकर कार्यविधि समझाइए।

2. किन्हीं **चार भागों** के उत्तर दीजिए: **[4 × 3 = 12]**

(अ) प्रवर्धकों में बूट-स्ट्रैप तकनीकी को समझाइए।

(ब) फीड-बैक का मूल सिद्धान्त तथा प्रकार का वर्णन कीजिए।

(स) ऋणात्मक फीड बैक का गेन, स्थिरता तथा बैडविड्थ पर क्या प्रभाव पड़ता है?

(द) हार्टले दोलित्र का सर्किट डायग्राम बनाकर इसका कार्य सिद्धान्त समझाइए।

(य) एमीटर फलोवर का सर्किट डायग्राम बनाकर कार्यविधि समझाइए।

3. किन्हीं **तीन भागों** का उत्तर दीजिए: **[3 × 4 = 12]**

(अ) श्रेणी तथा शन्ट वायस डायोड क्लिपर का सर्किट डायग्राम बनाये।

(ब) दोलित्र के पाँच उपयोग लिखिए।

(स) DC amplifier के मुख्य लिमिटेशन क्या हैं?

(द) जीनर डायोड का क्लिपर परिपथ की तरह किस प्रकार उपयोग किया जाता है, समझाइए।

4. किन्हीं **दो भागों** के उत्तर दीजिए: **[2 × 4 = 8]**

(अ) दोलित्र क्या होते हैं? दोलित्र में किस प्रकार का फीडबैक उपयोग किया जाता है? और क्यों?

AKC TECHNICAL CLASSES

Scanned with CamScanner

(ODD SEMESTER) DECEMBER-2017 EXAMINATION

इलैक्ट्रॉनिक्स युक्तियाँ एवं परिपथ

(Electronic Devices and Circuits)

[Time : 2:30 Hours] [Maximum Marks : 50]

नोट: सभी प्रश्नों के उत्तर दीजिए—

1. किन्हीं **दो** भागों के उत्तर दीजिए— [2 × 5 = 10]
   (अ) परिपथ आरेख से साधारण CE कॉमन आमीटर प्रवर्धक की कार्य प्रणाली समझाइये उसके वोल्टेज गेन प्राप्त करते हैं?
   (ब) प्रवर्धक को भिन्नता, आवृत्ति, युग्मन और संक्रिया के आधार पर वर्गीकृत कीजिए।
   (स) निम्न संकेत रूपात्मक व्याख्या कर आरेखित विधि FET
      (i) निम्न आवृत्ति पर
      (ii) उच्च आवृत्ति पर

2. किन्हीं **दो** भागों पर संक्षिप्त टिप्पणी करें— [2 × 5 = 10]
   (अ) R-C युग्मन ट्रॉंजिस्टरड प्रवर्धक।
   (ब) ट्रॉंसफारमड युग्मन प्रवर्धक।
   (स) कासकेड एम्प्लीफायर।

3. किन्हीं **दो** भागों के उत्तर दीजिए— [2 × 5 = 10]
   (अ) क्लास-A, क्लास-B और क्लास-C में अन्तर बताइये।
   (ब) ऋणात्मक प्रतिपुष्टि के क्या लाभ है प्रवर्धक में? व्याख्या कीजिए।
   (स) प्रतिबाधा सुमेलन में परिवर्तक में आमीटर को क्यों चाहते हैं?

4. किन्हीं **दो** भागों पर संक्षिप्त टिप्पणी लिखें— [2 × 5 = 10]
   (अ) काल्पिट दोलित्र
   (ब) वेन सेतु दोलित्र
   (स) क्रिस्टल दोलित्र

(ब) ऑपरेशनल एम्प्लीफायर का ब्लॉक डायग्राम बनाइए। इन्वर्टिंग तथा नॉन इन्वर्टिंग इनपुट को समझाइए।
(स) एडर, सब्सट्रैक्टर तथा डिफरेंशिएटर सर्किट की OP-AMP उपयोग कर बनायें।

5. किन्हीं **दो** भागों का उत्तर दीजिए: [2 × 4 = 8]
   (अ) IC 555 का ब्लॉक डायग्राम खींचिए।
   (ब) रेगुलेटेड पावर सप्लाई का ब्लॉक डायग्राम बनाकर कार्यविधि समझाइए।
   (स) IC के निर्माण की विभिन्न स्टेजों को लिखिए।

Scanned with CamScanner

AKC TECHNICAL CLASSES

5. किन्हीं दो भागों के उत्तर दीजिए: [2 × 5 = 10]

(अ) मोनो स्टेबल वाईब्रेटर की कार्य प्रणाली वर्णित करें।

(ब) Operational Amplifier के छः प्रमुख पैरामीटर लिखिये। उनकी गुणजवाली महत्व (Ideal values) और व्यवहारिक मुल्यांकन।

(स) ICS के ऊपर पृथक परिपथ के लाभ, हानि पर संक्षिप्त टिप्पणी लिखें।

AKC TECHNICAL CLASSES

Scanned with CamScanner